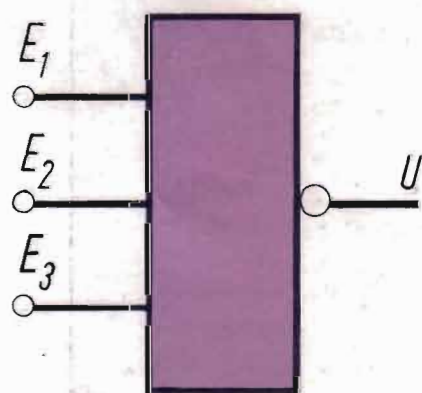
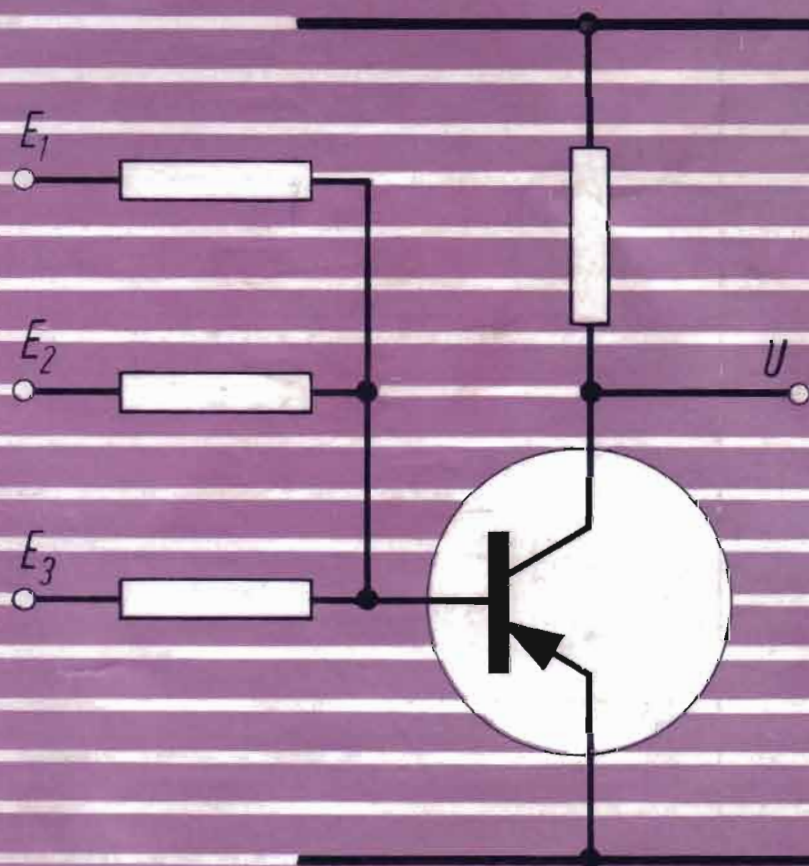
QUADERNI di **Elettronica** 14E

GIANFRANCO FIGINI

I CIRCUITI LOGICI STATICI e le loro applicazioni negli azionamenti industriali

II EDIZIONE

EDITORIALE DELFINO - MILANO

Seguendo costantemente le norme CEI, le opere della **EDITORIALE DELFINO** *facilitano la formazione professionale nella scuola e nell'industria.*

DISEGNO ELETTROTECNICO

G. Del Monaco - **Schemi elettrici - Convenzioni per impianti di energia.**

G. Del Monaco - **Schemi elettrici funzionali.**

G. Del Monaco - **Atlante dei circuiti.**

G. Del Monaco - V. Re - **Disegno elettrotecnico ed elettromeccanico.**

MISURE ELETTRICHE

E. Cometta - L. Cibrario - **Unità di misura.**

E. Cometta - **Riduttori di misura.**

C. Clerici - **Illuminotecnica: principi di fotometria.**

E. Cometta - **Misura delle temperature.**

A. Bandini Buti - **I nomogrammi per l'elettrotecnico.**

A. Bossi - E. Coppi - **Metodi di misura nei circuiti a corrente continua.**

A. Bandini Buti - M. Bertolini - **Misure elettriche: strumenti e metodi di misura.**

A. Bandini Buti - M. Bertolini - **Prove e collaudi delle macchine e degli impianti.**

A. Bandini Buti - **Elettrotecnica pratica: misure elettriche.**

A. Bossi - **La tecnica delle prove ad impulsi.**

D. Armanini - A. Bandini Buti - **Teoria e tecnica delle misure elettriche.**

MACCHINE ELETTRICHE

E. Carbone - **Costruzione e calcolo dei piccoli trasformatori.**

M. Rossini - **Progettazione e calcolo dei motori asincroni trifasi di piccola e media potenza.**

M. Bertolini - **Motori elettrici di piccola e piccolissima potenza.**

F. Pezzoli - V. Re - **Protezione delle macchine elettriche.**

P. L. Cerato - **Gruppi Ward Leonard: composizione, funzionamento, realizzazioni elettroniche, applicazioni.**

A. Bandini Buti - **Elettrotecnica pratica: macchine elettriche.**

MATEMATICA

A. Bandini Buti - **La matematica per l'elettrotecnico - Algebra e trigonometria.**

A. Bandini Buti - **La matematica per l'elettrotecnico - Geometria piana e solida - Diagrammi - Geometria analitica - Vettori.**

A. Bandini Buti - **La matematica per l'elettrotecnico - Logaritmi - Regolo calcolatore - Numeri normali - Calcolo differenziale.**

segue in terza di copertina

GIANFRANCO FIGINI

I CIRCUITI LOGICI STATICI

e le loro applicazioni negli azionamenti industriali

EDITORIALE DELFINO - MILANO

PREFAZIONE
alla I Edizione

I circuiti logici statici trovano sempre maggior impiego nelle apparecchiature elettriche di comando di macchine operatrici.

I tecnici che vogliono approfondire la conoscenza di questo argomento si trovano spesso di fronte a testi specializzati che impiegano un linguaggio diverso da quello a cui i tecnici stessi, abituati alle apparecchiature tradizionali, sono abituati. Nascono da qui difficoltà nella conoscenza della tecnica di questi circuiti.

Questo « quaderno » vuole appunto essere una introduzione allo studio dei circuiti logici, ed è appunto indirizzato a quei tecnici che, pur non avendo una specifica preparazione, desiderano conoscere questa nuova tecnica. A questo scopo l'autore ha cercato di usare un linguaggio il più possibile piano, mettendo in rilievo il parallelismo fra relè elettromeccanici e circuiti logici statici, in modo che i tecnici, abituati all'impiego dei primi, passino facilmente alle corrispondenti soluzioni statiche.

Dopo una descrizione dei circuiti fondamentali, sono esposti alcuni esempi di applicazioni. Anche qui sono spesso descritte in parallelo soluzioni elettromeccaniche e soluzioni statiche, perchè le une e le altre non sono che due diverse realizzazioni degli stessi concetti logici.

Ci auguriamo che questo testo possa facilitare la conoscenza dei circuiti logici statici ad una schiera sempre più estesa di tecnici, e con ciò facilitare la diffusione dei circuiti logici stessi nelle applicazioni industriali.

Milano - gennaio 1969

PREFAZIONE

alla II Edizione

L'esaurirsi della I Edizione mi ha dato l'occasione per rivedere e completare il « quaderno » relativo ai circuiti logici statici.

In questi quattro anni i circuiti logici hanno trovato numerose applicazioni industriali e sono diventati familiari ad un numero abbastanza elevato di tecnici; contemporaneamente si è diffusa l'applicazione di circuiti micrologici anche ad apparecchiature industriali.

Ho pertanto ritenuto di dover rivedere e completare il volumetto specialmente con questi due intendimenti;

— dare un maggiore sviluppo alla parte teorica dello studio dei circuiti logici (algebra di Boole e teoremi relativi):

— aggiungere una nuova parte che descrive i circuiti micrologici e ne esamina le applicazioni ad apparecchiature industriali.

Mi auguro che la seconda edizione di questo volumetto, così completata, trovi presso i tecnici la stessa favorevole accoglienza avuta dalla prima edizione, e costituisca un utile ausilio per il loro lavoro.

L'Autore

Milano, gennaio 1974

INTRODUZIONE AI CIRCUITI LOGICI STATICI

Il sempre maggior grado di automazione che viene richiesto agli azionamenti industriali rende necessario, come conseguenza, l'impiego di un numero sempre più elevato di elementi che, elaborando i segnali esterni provenienti dall'operatore e dagli organi di controllo, comandino la macchina operatrice secondo una sequenza determinata.

Nell'esecuzione tradizionale, questo compito è affidato normalmente a relè elettromagnetici, coadiuvati da temporizzatori (generalmente del tipo pneumatico o meccanico) e da selettori passo-passo (derivati dal corrispondente tipo telefonico), oppure da programmatori a camme comandati da motorini. Per l'inserzione dei vari organi della macchina (motori, elettrovalvole, frizioni elettromagnetiche, ecc.) si ricorre invece a relè di potenza più elevata, o a contattori o teleruttori.

Il funzionamento di tutti questi elementi è basato, come noto, sull'attrazione di una bobina magnetica che provoca il movimento (chiusura o apertura) dei contatti. Si hanno contatti in chiusura (normalmente aperti) che si chiudono quando la bobina è eccitata, e contatti in apertura (normalmente chiusi), che si aprono quando la bobina viene eccitata.

Sono noti, particolarmente alle persone che si occupano di manutenzione in impianti di questo tipo, gli inconvenienti che derivano dai relè tradizionali, ed in particolare:

1) usura meccanica del relè e dei suoi contatti, che ne richiede il ricambio dopo un certo numero di manovre;

2) possibilità che il relè resti « incollato » o che attiri in maniera imperfetta, provocando falsi contatti o contatti incompleti;

3) elevata resistenza di contatto, che può manifestarsi specialmente in ambienti polverosi o in corrispondenza a basse tensioni o a basse correnti, inconveniente specialmente grave quando ci si trova in presenza di numerosi contatti che devono agire in serie fra loro;

4) tempo di azionamento del relè relativamente lungo (dell'ordine di alcuni centesimi di secondo), che può essere troppo elevato in alcune applicazioni con segnali molto brevi;

5) necessità di montaggi speciali negli ambienti dove vi è pericolo di esplosione.

Naturalmente, tali inconvenienti risultano più evidenti in quegli impianti ove l'apparecchiatura di comando è sottoposta a condizioni di funzionamento molto gravose, o per l'elevato numero di manovre, o per la presenza di atmosfere corrosive o molto polverose; occorre inoltre tenere presente che in questi ultimi tempi sono stati studiati particolari accorgimenti (per esempio: contatti stagni) che possono ridurre notevolmente l'incidenza degli inconvenienti stessi; si va però sempre più imponendo la soluzione consistente nel sostituire i relè elettromagnetici con relè statici, realizzati mediante semiconduttori, nei quali la funzione di apertura e chiusura del circuito è realizzata nell'interno del semiconduttore stesso, e pertanto senza parti in movimento; inoltre l'esecuzione risulta completamente stagna e pertanto insensibile agli agenti atmosferici.

Il recente sviluppo nel campo dei semiconduttori (diodi, transistori, diodi controllati) ha permesso in questi ultimi anni di realizzare relè statici di funzionamento sicuro e di costo non elevato. Nei successivi capitoli ci proponiamo di illustrare il principio di funzionamento e la realizzazione pratica di questi elementi e la loro applicazione negli equipaggiamenti industriali.

In questa esposizione distingueremo gli elementi aventi una semplice funzione logica (e cioè di elaborazione dei segnali) che chiameremo appunto « elementi logici » da quelli aventi la funzione di comandare direttamente elementi in uscita (elettrovalvole, frizioni, motori), richiedenti una potenza non indifferente e che sono normalmente denominati « interruttori statici »; questi ultimi sono normalmente previsti per poter essere comandati dai segnali di uscita degli elementi logici.

PARTE I

CIRCUITI LOGICI FONDAMENTALI

CAPITOLO I

ELEMENTI LOGICI STATICI

Vengono definiti « elementi logici statici » quegli elementi, generalmente realizzati mediante semiconduttori, che, a somiglianza dei relè non di potenza, hanno lo scopo di elaborare una determinata serie di segnali, traendo, dalle combinazioni degli stessi, delle « conclusioni logiche » aventi come risultato il comando dell'apparato secondo il programma che era stato determinato.

Tali funzioni vengono generalmente distinte in:

a) – *Funzioni combinatorie*, in cui lo stato dei segnali di uscita dipende esclusivamente dallo stato, in quel determinato istante, dei segnali di ingresso e quindi dalla loro combinazione;

b) – *Funzioni sequenziali*, in cui lo stato dei segnali di uscita dipende, oltre che dallo stato dei segnali di ingresso, in quel determinato istante, anche dallo stato che detti segnali avevano assunto in precedenza.

Come esempio di tali funzioni, possiamo citare:

1 - Funzioni di consenso.

Sono funzioni tipicamente combinatorie, ed hanno lo scopo di impedire l'effettuarsi di manovre false, o comunque non coerenti con il programma imposto; pertanto subordinano la possibilità di determinate operazioni al fatto che siano completamente soddisfatte determinate combinazioni di segnali (per esempio: che determinati contatti siano chiusi e che altri siano tutti aperti).

2 - Funzioni di programma.

Si tratta di funzioni sequenziali, appunto con lo scopo di far eseguire all'apparato controllato una serie di operazioni secondo una sequenza predeterminata, tenendo conto dei segnali di ingresso (co-

mandati dall'operatore) o di segnali provenienti dagli organi stessi della macchina.

3 - Circuiti di blocco e allarme.

Vengono ad interrompere il processo quando si verificano determinate condizioni, corrispondenti a situazioni limite per la macchina azionata, o a guasti nel suo apparato (per esempio: il raggiungimento della posizione di finecorsa, o di temperature troppo elevate o troppo basse).

Inoltre gli stessi circuiti possono comandare dispositivi di segnalazione ottica od acustica, indicando anche la localizzazione e la natura del guasto stesso.

4 - Circuiti di conteggio e di programma.

Hanno lo scopo di contare un determinato numero di impulsi o segnali similari, fornendo un segnale di uscita quando viene raggiunto il numero predeterminato; talvolta, si ha anche la visualizzazione del conteggio stesso.

Tralasciamo invece da questa descrizione, in quanto esulano dal campo che ci siamo proposti, i circuiti di immagazzinamento di dati e di calcolo propri dei programmatori ed elaboratori industriali, che rientrano più propriamente nella categoria dei calcolatori.

Segnali di ingresso e di uscita.

Le funzioni logiche sopra indicate risultano dalla combinazione di una serie di funzioni elementari, attraverso le quali un certo numero di « segnali di ingresso » (detti anche « variabili di ingresso ») vengono elaborati dando luogo ad uno o più « segnali di uscita ».

Nel caso del relè, il segnale di ingresso corrisponde all'eccitazione della sua bobina, mentre i segnali di uscita corrispondono all'apertura o chiusura dei suoi contatti.

Nel caso degli elementi logici, i segnali, sia di ingresso che di uscita, consistono nell'esistenza o meno di un livello di tensione determinato.

Viene comunemente definito « segnale zero » la situazione di contatto aperto nel relè, o di livello di tensione zero nell'elemento statico; « segnale uno » la situazione di contatto chiuso nel relè e di livello di tensione a un valore determinato, per gli elementi logici statici.

Ogni serie di elementi logici funziona ad un determinato livello di tensione; per esempio, nella serie PROLOGIC della TEOMR, il livello di « zero » corrisponde ad una tensione di 0 volt e il li-

vello « uno » corrisponde alla tensione di — 12 V (1).

Occorre a questo proposito notare che mentre in un relè si ha un solo ingresso e più uscite (l'applicazione del segnale ingresso consiste nell'eccitazione della bobina, mentre i vari contatti di cui è munito il relè corrispondono ad altrettante uscite indipendenti), negli elementi logici si hanno generalmente diversi ingressi indipendenti a cui pertanto possono essere applicati segnali diversi, e una sola uscita, a cui apparirà segnale 0 o segnale 1 a seconda della combinazione dei segnali di ingresso (vedi fig. 1.1).

a b

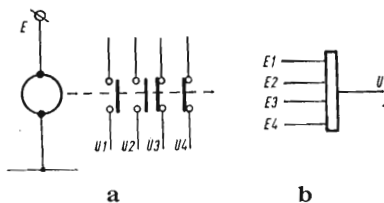



Fig. 1.1 - Relè ed elementi logici statici.

a – Relè *b* – Elemento logico

Nel caso del relè si ha generalmente una sola entrata (corrispondente all'eccitazione della bobina), e più uscite, concordi e discordi, corrispondenti ai contatti del relè stesso.
Nel caso dell'elemento statico si hanno invece generalmente più entrate ed una sola uscita, alla quale apparirà « segnale 1 » o « segnale 0 », a seconda della combinazione dei segnali applicati alle entrate.

La combinazione dei vari relè — o dei vari elementi logici — realizzata collegando opportunamente fra loro le entrate e le uscite degli stessi, permette in ogni caso di realizzare la sequenza desiderata.

La combinazione dei vari segnali può essere sintetizzata mediante le espressioni proprie dell'algebra di Boole (2); la notazione A, B, C, ecc. sta ad indicare segnali diretti (per esempio: contatti che si chiudono quando il relè è eccitato); le notazioni $\overline{A}$, $\overline{B}$, $\overline{C}$, ecc. stanno ad indicare segnali invertiti, per esempio contatti chiusi quando il relè è diseccitato.

Circuiti attivi e passivi.

I circuiti logici statici vengono attualmente realizzati con l'impiego di semiconduttori (transistori o diodi) e di resistenze; dal punto di vista del livello di potenza del segnale, possiamo distinguere due tipi di circuiti:

---

(1) In effetti per tenere conto delle cadute di tensione nei semiconduttori e nelle resistenze di carico, il sistema funziona con una certa tolleranza rispetto i valori sopra indicati.

(2) Per maggiori dettagli vedasi capitolo VII a pag. 44.

— *Circuiti attivi*: il segnale in uscita è di potenza maggiore di quello di entrata (ovvero l'impedenza di uscita è minore di quella di ingresso); vengono generalmente realizzati coll'impiego di transistori.

— *Circuiti passivi*: il segnale in uscita ha potenza minore o uguale a quello in entrata, ovvero l'impedenza in uscita è maggiore o uguale a quella in ingresso; si tratta di circuiti realizzati con diodi e resistenze.

Nella tecnica moderna vengono quasi esclusivamente usati circuiti del primo tipo.

CAPITOLO II

CIRCUITI LOGICI FONDAMENTALI

Generalità.

Come abbiamo più sopra accennato, tutte le funzioni logiche possono essere scomposte in una serie di funzioni elementari: indichiamo qui di seguito quelle più comunemente impiegate, riportando per ciascuna di esse anche l'equivalente realizzazione a relè.

Indichiamo inoltre il simbolo relativo che verrà usato più avanti nella trattazione; richiamiamo però l'attenzione sul fatto che tali simboli non sono normalizzati, e che pertanto vengono usati simboli differenti in altri testi o trattazioni. Sarebbe naturalmente auspicabile che si giunga al più presto ad una unificazione di tali simboli, onde ottenere una uniformità nelle trattazioni ed una più facile comprensione dei vari schemi.

Abbiamo comunque riassunto, nella tabella 1.1, i simboli più comunemente usati, alcuni dei quali già ratificati da norme nazionali.

Avvertiamo inoltre che nella trattazione che segue ci riferiremo ad elementi rispondenti ad una « logica negativa », cioè in cui il segnale « uno » corrisponde ad una tensione più negativa che non il segnale « zero ». Gli schemi indicati possono però essere facilmente adattati a circuiti rispondenti ad una « logica positiva » (cioè con il segnale « uno » più positivo del segnale « zero »), invertendo la polarità dell'alimentazione, il collegamento dei diodi e sostituendo i transistor « pnp » con transistor « npn ».

Gli schemi riportati più avanti sono inoltre solo schemi di principio, aventi lo scopo di illustrare il funzionamento dei vari circuiti; in pratica gli schemi saranno alquanto più complessi, per l'aggiunta di accorgimenti atti a renderne più sicuro il funzionamento, secondo l'esperienza dei vari costruttori.

Circuito OR (fig. 1.2)

L'espressione OR, corrisponde in lingua inglese all'espressione

TAB. 1.1 - *Simboli più comunemente usati negli elementi logici.*

Elemento logico	Simbologia usata in questo volumetto	Norme NEMA	Norme DIN	Altre simbologie	
OR					
AND					
NOT					
NOR					

« O » (i francesi usano l'espressione « OU »): per ottenere il segnale 1 in uscita è sufficiente portare il segnale 1 ad uno qualunque dei suoi ingressi (o anche a più di uno).

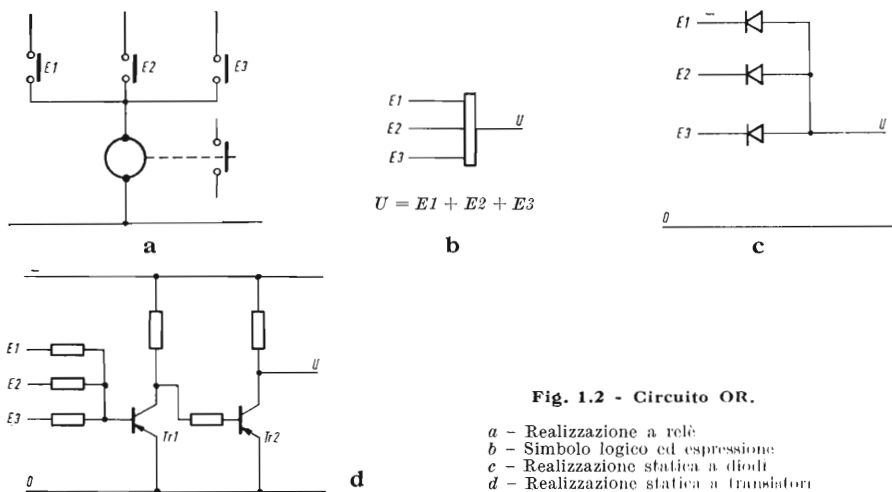



Fig. 1.2 - Circuito OR.

a – Realizzazione a relè
b – Simbolo logico ed espressione
c – Realizzazione statica a diodi
d – Realizzazione statica a transistori

Tale funzione corrisponde al caso di relè comandati da diversi contatti in parallelo fra loro; è infatti sufficiente che uno di questi contatti sia chiuso perchè il relè sia eccitato.

Abbiamo riportato due soluzioni statiche: la prima è del tipo passivo a diodi (i diodi sono disposti nel senso da lasciar passare il segnale; è pertanto sufficiente la presenza del segnale ad un ingresso, perchè questo attraversi il diodo e si trasferisca all'uscita, mentre gli altri diodi impediscono che lo stesso segnale si comunichi anche agli altri ingressi.)

Nel secondo esempio si tratta invece di un circuito attivo a transistori: esaminando lo schema di principio risulta evidente che è sufficiente la presenza di una tensione negativa a uno qualsiasi degli ingressi, perchè il transistor *Tr1* risulti in conduzione, portando quindi a 0 il potenziale della base del transistor *Tr2* che risulta interdetto; l'uscita *U* si trova pertanto al potenziale della tensione di alimentazione, e quindi a livello 1.

Le resistenze ai vari ingressi hanno lo scopo sia di disaccoppiare gli ingressi stessi, sia di limitare la corrente assorbita dal circuito di base del transistor, pur assicurandone la saturazione.

La tabella degli stati, riportante lo stato del segnale di uscita in funzione delle varie combinazioni dei segnali di ingresso, e detta anche « tabella della verità », per il circuito OR è la seguente:

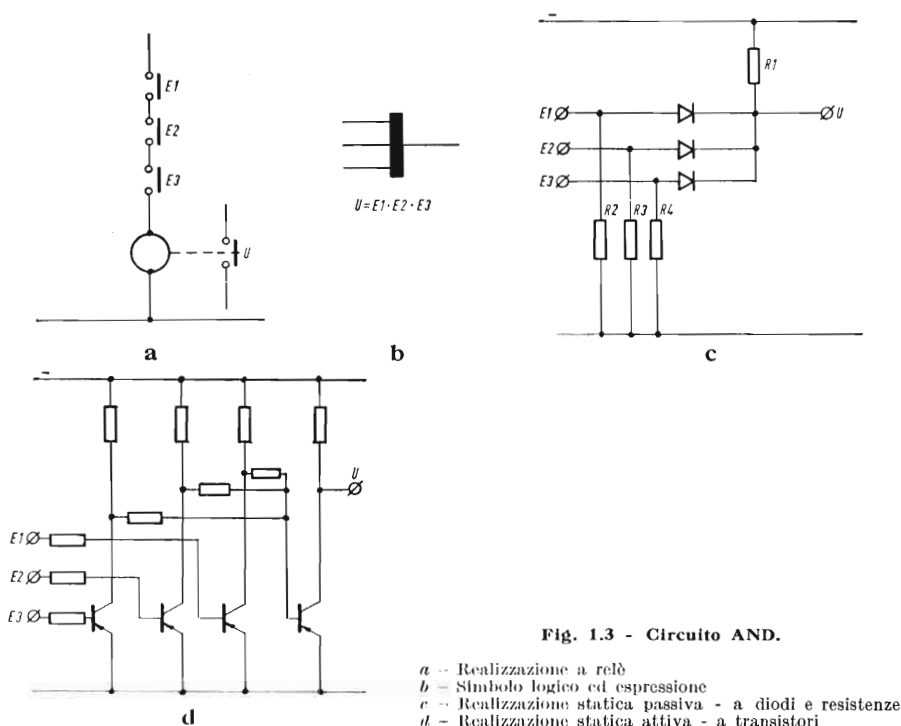
E_1	E_2	E_3	U
0	0	0	0
1	0	0	1
0	1	0	1
0	0	1	1
1	1	0	1
1	0	1	1
0	1	1	1
1	1	1	1

Circuito AND (fig. 1.3).

La notazione inglese corrisponde a quella italiana di « E » (in francese « ET »). L'uscita si trova a livello 1 solo se tutti gli ingressi si trovano contemporaneamente a livello 1.

Tale funzione corrisponde al caso di un relè azionato attraverso diversi contatti in serie; il relè si eccita solo se tutti i contatti sono chiusi.

Fig. 1.3 - Circuito AND.

a – Realizzazione a relè
b – Simbolo logico ed espressione
c – Realizzazione statica passiva - a diodi e resistenze
d – Realizzazione statica attiva - a transistori

Anche in questo caso abbiamo riportato due soluzioni statiche: la prima è passiva, realizzata con diodi e resistenze; il rapporto fra la resistenza *R 1* di uscita e le resistenze *R 2 - R 3 - R 4*, messe fra gli ingressi e la massa, è tale che se gli ingressi non sono collegati, la tensione di uscita *U* è molto vicina allo 0. Solo quando tutte e tre le entrate sono portate al potenziale corrispondente al segnale 1, i tre diodi vengono a bloccare il collegamento fra gli ingressi e l'uscita e pertanto l'uscita si trova al potenziale della tensione di alimentazione. Tale tipo di circuito è fortemente dissipativo, in quanto le resistenze *R 2 - R 3 - R 4* devono essere molto più piccole di *R 1*, affinchè il segnale di uscita resti basso anche se uno solo degli ingressi non è a potenziale 1; tali resistenze possono essere evitate se se il segnale 0 viene ottenuto collegando a massa l'ingresso relativo, attraverso un contatto o un transistore; in questo caso però il non collegamento dell'ingresso ha lo stesso effetto della presenza del segnale 1.

Nella figura 1.3 d è invece schematizzato un circuito AND a transistori; ciascun segnale di ingresso è applicato al circuito di base di

un transistor, che viene pertanto saturato quando l'ingresso si trova a livello 1; i collettori dei tre transistor di ingresso agiscono sulla base del collettore di uscita, che si trova pertanto interdetto solo nel caso che tutti e tre i transistor di ingresso siano saturati. In questo caso l'uscita si trova al potenziale della tensione di alimentazione, e cioè al livello 1.

Come si vede questo circuito è alquanto più complesso del precedente, però a differenza di quest'ultimo non è dissipativo, ma anzi fortemente amplificatore.

La tabella della verità del circuito AND è la seguente:

E_1	E_2	E_3	U
0	0	0	0
1	0	0	0
0	1	0	0
0	0	1	0
1	1	0	0
1	0	1	0
0	1	1	0
1	1	1	1

Circuito NOT (fig. 1.4).

La notazione inglese corrisponde a quella italiana di NO (in francese NON); l'uscita si trova a livello 1 quando l'ingresso è a livello 0 e viceversa. Tale funzione corrisponde al caso di un relè con contatto chiuso a riposo (il contatto si apre quando il relè è eccitato).

La soluzione statica è molto semplice e si basa sull'impiego di un transistore: come al solito il segnale di ingresso viene ad agire sulla base del transistore stesso, mentre il segnale di uscita è deri-

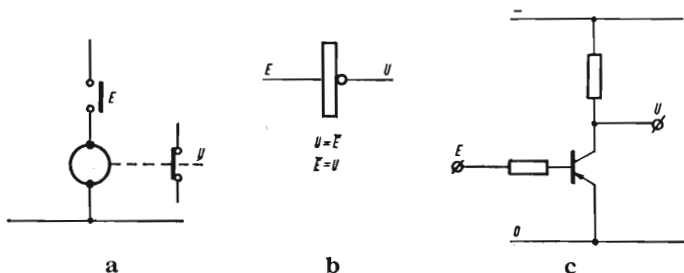



Fig. 1.4 - Circuito NOT.

a – Realizzazione a relè *b* – Simbolo logico ed espressione *c* – Realizzazione statica a transistori

vato dal collettore; pertanto quando è presente il segnale di ingresso il transistore è saturo e quindi l'uscita si trova a potenziale 0; quando invece l'entrata è a livello 0 il transistore è interdetto e l'uscita si trova a livello 1.

Il circuito è attivo.

La tabella della verità del circuito NOT è la seguente:

E	U
0	1
1	0

Circuito NOR (fig. 1.5).

La notazione inglese è la fusione delle due notazioni NOT e OR; può pertanto considerarsi derivato dall'unione di un circuito NOT e di un circuito OR: il segnale in uscita va a zero se è presente uno qualunque dei segnali di ingresso. Il modello a relè è costituito da un relè con un contatto in apertura, azionato da diversi contatti in chiusura in parallelo fra loro; la chiusura di uno qualsiasi dei contatti di ingresso provoca l'apertura del contatto in uscita.

Il modello statico è costituito da un transistore, sulla base del quale agiscono i segnali di ingresso, disaccoppiati fra loro mediante resistenze o diodi, mentre il segnale di uscita è prelevato dal collettore del transistore stesso.

Applicando il segnale 1 ad uno qualsiasi degli ingressi, il transistore viene portato in conduzione e quindi il segnale di uscita scende a 0.

Il circuito è amplificatore, in quanto l'impedenza di ingresso è più elevata di quella di uscita; impiegando transistori con coeffi-

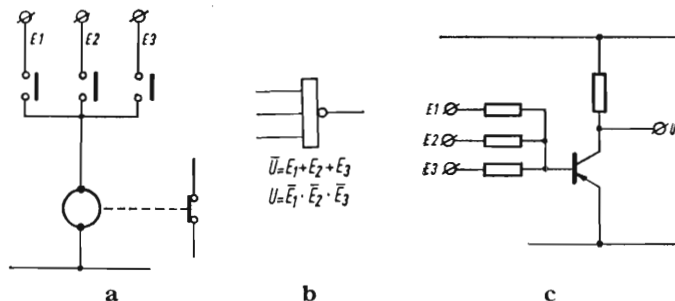



Fig. 1.5 - Circuito NOR.

a – Realizzazione a relè *b* – Simbolo logico ed espressione *c* – Realizzazione statica a transistor

ciente di amplificazione superiore a 40 si può tenere un rapporto di circa 1 ÷ 10 fra le resistenze di ingresso e di uscita, avendo così la certezza di saturare completamente il transistore.

La tabella della verità del circuito NOR è la seguente:

E	*E*	*E*	*U*
0	0	0	1
1	0	0	0
0	1	0	0
0	0	1	0
1	1	0	0
1	0	1	0
0	1	1	0
1	1	1	0

Il circuito NOR, per la sua semplicità e per il fatto di essere amplificatore viene assunto, in molti sistemi, come circuito base, per la realizzazione anche dei circuiti AND e OR

Se infatti osserviamo le soluzioni statiche che abbiamo più sopra indicato per questi circuiti, vediamo come esse possono risultare degli accoppiamenti di due o più circuiti NOR; nella figura 1.6 riportiamo comunque gli schemi logici relativi alla realizzazione delle funzioni OR e AND, mediante circuiti NOR. Il fatto di avere un solo elemento base rappresenta un vantaggio tale da compensare la maggiore complicazione circuitale.

a

b

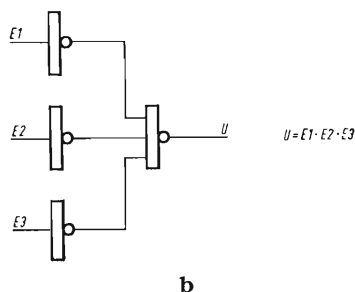
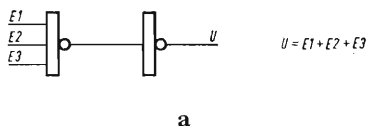



Fig. 1.6 - Funzioni logiche realizzate con elementi NOR.

a – Funzione OR
b – Funzione AND

Notiamo inoltre che lo studio dei circuiti nel loro complesso permette di apportare delle semplificazioni, rispetto ai circuiti risultanti dalla somma delle funzioni elementari, in modo da ridurre il numero di elementi logici in gioco. Ritorneremo su questo argomento più avanti, quando tratteremo la realizzazione dei circuiti complessi.

CAPITOLO III

CIRCUITI LOGICI DI MEMORIA

Generalità.

Nella realizzazione di funzioni di tipo *sequenziale* è necessario disporre di elementi che tengano conto della *storia* di determinati segnali, e che cioè siano in grado di *memorizzarli.*

Ciò è ottenuto mediante elementi, detti appunto « *memorie* », la cui uscita assume un determinato stato in corrispondenza dell'applicazione di un segnale di ingresso, e lo mantiene, anche dopo la scomparsa del segnale stesso, fino a quando viene applicato un segnale di cancellazione.

Detti circuiti sono pertanto muniti di due ingressi, uno di inserzione (detto anche di « *set* »), ed uno di annullamento o cancellazione (detto anche di « *reset* »). Anche le uscite sono normalmente due, una *diretta*, che passa a livello 1 quando si applica il segnale di « set », e ritorna a zero quando si dà il comando di « reset », ed una *negata* o *inversa* che assume il segnale opposto, passa cioè a zero al « set » e ad uno al « reset ».

Inoltre possiamo avere alcuni tipi di circuiti che reagiscono semplicemente al *livello* del segnale di ingresso, ed altri che reagiscono invece al *fronte* (normalmente a quello di discesa) del segnale stesso; i primi sono le memorie propriamente dette, mentre ai secondi si dà l'appellativo di « *bistabili* ».

Altri tipi di circuito hanno un solo ingresso, e commutano di stato ad ogni fronte del segnale di comando: vengono detti « *contatori binari* » o « *flip-flop* ».

Occorre infine considereare che i circuiti di cui sopra diventano « labili » in caso di interruzione della tensione di alimentazione (al ritorno della tensione possono cioè assumere uno stato qualsiasi, indipendentemente da quello che avevano in precedenza); si sono pertanto studiati particolari tipi di memorie, dette appunto « *memorie permanenti* », in grado di conservare, al ritorno della tensione di alimentazione, lo stato che avevano prima dell'interruzione.

Circuito memoria

Come abbiamo accennato più sopra, in questo circuito l'uscita diretta passa da 0 a 1 applicando un segnale 1 all'ingresso di « set », mentre ritorna a zero applicando il segnale 1 all'ingresso di « reset ».

Nella soluzione a relè questo circuito corrisponde ad un relè con contatto di autoritenuta; l'entrata di inserzione corrisponde a uu contatto di chiusura che eccita la bobina; il relè, una volta eccitato, si autoritiene attraverso un suo contatto e resta pertanto eccitato anche se si apre il contatto di comando. L'annullamento avviene tramite l'apertura di un contatto normalmente chiuso posto in serie al contatto di autoritenuta. L'uscita diretta e quella inversa corrispondono ad un contatto normalmente aperto e ad un contatto normalmente chiuso dello stesso relè.

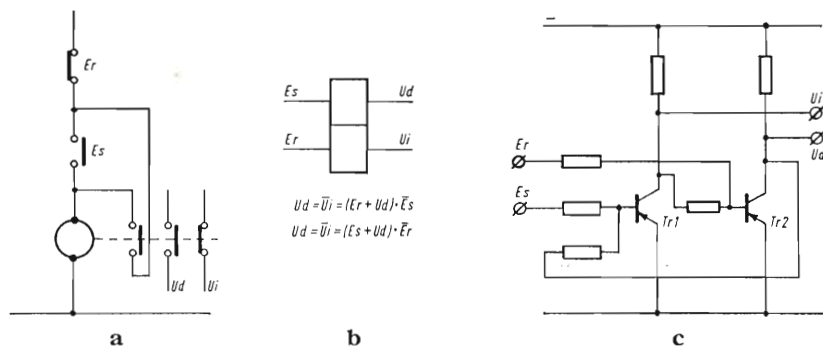



Fig. 1.7 - Circuito memoria.

a – Realizzazione a relè
b – Simbolo logico ed espressione
c – Realizzazione statica a transistori

E_s – Entrata di comando (set)
E_r – Entrata di annullamento (reset)
U_d – Uscita diretta
U_i – Uscita inversa

La soluzione statica, come indicato in figura 1.7 c, viene realizzata tramite l'accoppiamento di due transistori, la base di ciascuno dei quali è collegata al collettore dell'altro. Come si può facilmente constatare, portando il segnale all'entrata *Es*, *Tr 1* conduce e pertanto *Tr 2* si interdice; l'uscita *Ud* collegata al collettore di *Tr 2* va a livello 1, mentre l'uscita *Ui* collegata al collettore di *Tr 1*, va a livello 0.

Togliendo il segnale da *Es* la situazione resta stabile; portando invece il segnale all'ingresso *Er*, che agisce sulla base di *Tr 2*, questo ultimo conduce portando a 0 l'uscita *Ud*, mentre si interdice nuovamente *Tr 1*, portando a 1 l'uscita *Ui*, e la situazione resta stabile anche togliendo il segnale; la memoria si trova pertanto nuovamente nella posizione iniziale.

Fra i due modelli, quello a relè e quello statico, esiste però una differenza; infatti il relè ha una posizione preferenziale (posizione di riposo) in cui si trova a riposo e in cui si porta nel caso che vengano azionati contemporaneamente i due comandi; mentre invece il circuito a memoria statico è simmetrico e non ha pertanto una posizione preferenziale: al momento della inserzione può trovarsi pertanto indifferentemente in una delle sue due posizioni stabili.

Portando il segnale contemporaneamente ai due ingressi le due uscite vanno entrambe a zero, di ciò bisogna tener conto nel redigere gli schemi con elementi statici.

La tabella degli stati viene redatta tenendo conto dello stato delle entrate e delle uscite, oltre che al tempo t_n in cui agisce l'impulso, anche ai tempi t_{n-1} (prima dell'impulso) e t_{n+1} (dopo l'impulso).

Avremo pertanto:

E_s			E_r			U_d			U_i		
t_{n-1}	t_n	t_{n+1}	t_{n-1}	t_n	t_{n+1}	t_{n-1}	t_n	t_{n+1}	t_{n-1}	t_n	t_{n+1}
0	0	0	0	0	0	0	0	0	1	1	1
0	1	0	0	0	0	0	1	1	1	0	0
0	0	0	0	1	0	0	0	0	1	1	1
0	1	0	0	1	0	0	0	*	1	0	*
0	0	0	0	0	0	1	1	1	0	0	0
0	1	0	0	0	0	1	1	1	0	0	0
0	0	0	0	1	0	1	0	0	0	1	1
0	1	0	0	1	0	1	0	*	0	0	*
1	1	1	0	0	0	1	1	1	0	0	0
0	0	0	1	1	1	0	0	0	1	1	1
1	1	1	1	1	1	0	0	0	0	0	0

* *non determinato*

Tale tipo di funzionamento può essere anche sintetizzato in un diagramma in funzione del tempo, in cui siano riportate diverse combinazioni di impulsi (fig. 1.8).

Il circuito *memoria* può essere realizzato anche con due circuiti NOR, in collegamento incrociato, come indica la fig. 1.9.

Notiamo infine come memorie di questo tipo, specialmente se realizzate con transistori « veloci », sono particolarmente sensibili all'influsso di disturbi esterni, che possono facilmente superare i livelli di energia e durata necessari per farle commutare. Per ovviare

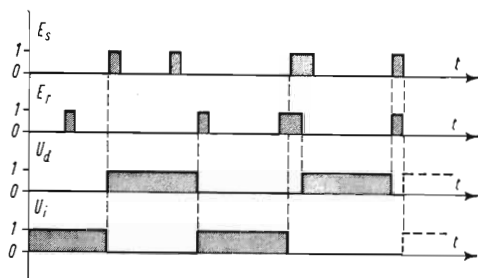



Fig. 1.8 - Diagramma di funzionamento del circuito memoria.
Si noti come l'applicazione contemporanea dei due segnali di « set » e « reset » porti a livello zero entrambe le uscite; se i due segnali cessano contemporaneamente, non è determinabile lo stato che assumerà la memoria.

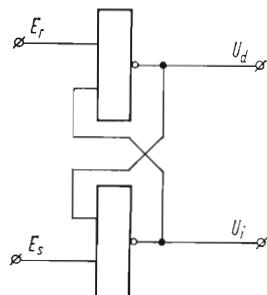



Fig. 1.9 - Memoria realizzata con due circuiti NOR.

a questo inconveniente tali circuiti, specialmente se destinati ad usi industriali, vengono « rallentati » coll'inserzione di condensatori in reazione fra base e collettore di ciascun transistor, come indica la fig. 1.10. In tal modo viene diminuita la frequenza massima di funzionamento, e i segnali devono avere una certa durata (normalmente almeno dell'ordine del ms) per far commutare il circuito, escludendo così l'influsso dei segnali di disturbo, normalmente di durata molto inferiore.

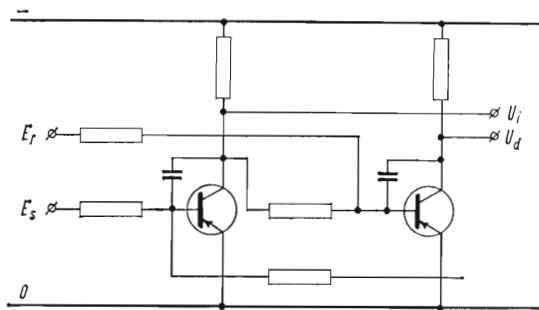



Fig. 1.10 - Circuito « memoria » rallentato coll'aggiunta di condensatori di reazione.

Circuiti bistabili.

Come abbiamo accennato più sopra, i circuiti bistabili si comportano come i circuiti memoria, ma reagiscono ai fronti d'onda (generalmente in discesa) del segnale di ingresso. Vengono pertanto preferiti in tutti quei casi in cui assume importanza l'istante esatto in cui avviene la commutazione.

I circuiti bistabili vengono generalmente realizzati:

a) con ingresso capacitivo;

b) con ingresso logico reagente al doppio cambiamento di livello.

Premettiamo che con « fronte di discesa » del segnale si intende il passaggio da livello 1 a livello 0. Poichè nella nostra trattazione si è supposto che il livello 1 corrisponda ad una tensione negativa, il fronte di discesa rappresenta in realtà il passaggio di una tensione « più bassa » ad una « più alta » in valore algebrico; ossia, come si dice, da un livello « basso (low) » ad un livello « alto (high) ». Ovviamente, in caso di logica positiva, avverrà il contrario: il « fronte di discesa » sarà effettivamente il passaggio da una tensione « più alta ad una « più bassa ».

Un esempio di circuito con ingresso capacitivo è rappresentato in fig. 1.11; la stessa figura indica anche l'equivalente circuito a relè.

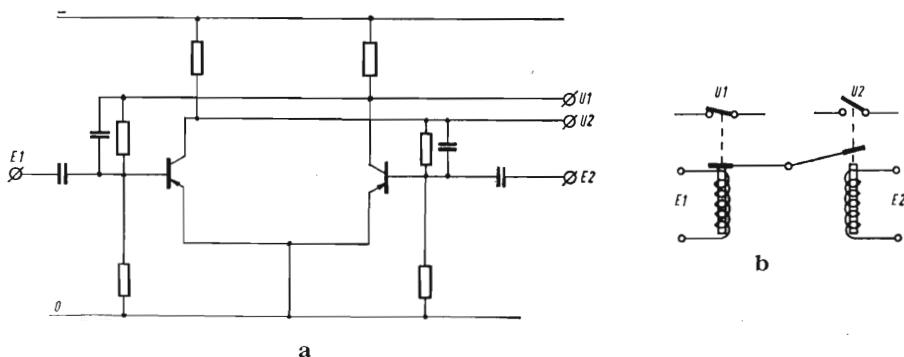



Fig. 1.11 - Circuito bistabile.

a – esempio di realizzazione
b – equivalente circuito a relè (relè con due posizioni stabili e due bobine di comando).

Applicando un impulso negativo all'entrata $E1$, l'uscita $U1$ commuta da 0 a 1 e l'uscita $U2$ da 1 a 0; il circuito resta in questa condizione fino a che si applica un impulso negativo all'ingresso $E2$, che fa commutare nuovamente le uscite.
Il circuito si comporta come una memoria, ma è particolarmente adatto al funzionamento per comandi impulsivi.

Un esempio di circuito reagente al doppio cambiamento di livello è indicato in fig. 1.12. Il circuito è rappresentato come composto da tanti elementi « NOR » anche se in pratica sarà costituito da un unico elemento complesso; come si vede, oltre alle entrate per segnali impulsivi E_1 ed E_2, vi sono due entrate di « set » e « reset » in continua (E_s - E_r), che reagiscono alla semplice applicazione del

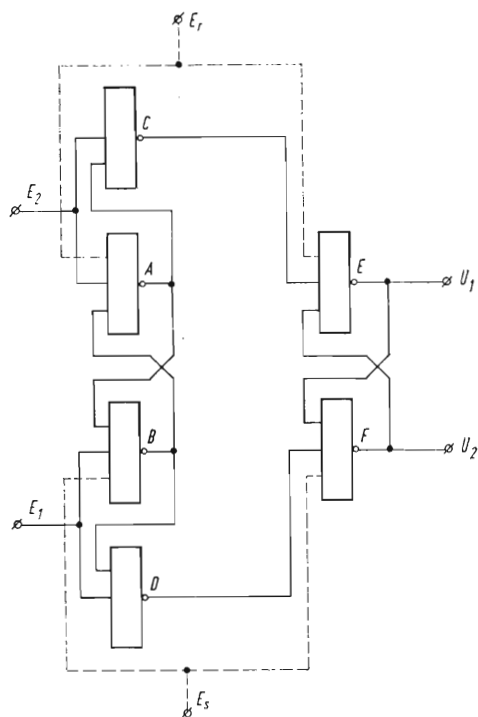



Fig. 1.12 - Circuito bistabile reagente a doppio cambiamento di livello
Applicando un segnale impulsivo all'ingresso E_1, l'uscita U_1 commuta da 0 a 1 in corrispondenza del fronte di discesa del segnale stesso; similmente l'uscita U_2 per un segnale impulsivo applicato all'ingresso E_2.
Rispetto alle entrate E_r ed E_s il circuito si comporta come una memoria (commuta al raggiungimento del livello 1 da parte del segnale di ingresso).

segnale (cioè quando questo raggiunge il livello desiderato, come nei normali circuiti di memoria); essi servono a portare l'elemento nello stato desiderato, all'inizio del funzionamento, o anche a bloccarne il funzionamento in uno dei due stati, indipendentemente dai segnali impulsivi di ingresso.

Il funzionamento del complesso è illustrato dal diagramma della fig. 1.13, in cui è riportata, in funzione del tempo, una ipotetica successione dei segnali.

Come si vede, l'applicazione di un segnale impulsivo ad uno dei due ingressi E_1 o E_2 provoca la commutazione, (quando questo raggiunge il livello 1) della memoria di ingresso costituita dai NOR A e B; quando il segnale torna a zero, il contenuto della memoria di ingresso viene trasferito a quella di uscita (costituita dai NOR E e F) tramite le « porte » costituite dai NOR C e D.

La commutazione del segnale di uscita avviene pertanto in corrispondenza del fronte di discesa del segnale di ingresso.

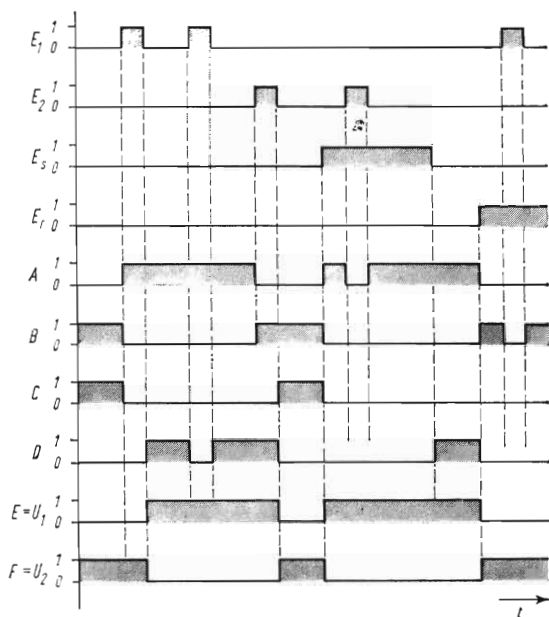



Fig. 1.13 - Diagramma di funzionamento del circuito di fig. 1.12.
Il diagramma riporta l'andamento dei segnali, in funzione del tempo, in vari punti del circuito in corrispondenza all'applicazione di segnali sui vari ingressi.

Applicando invece un segnale agli ingressi E_s o E_r la commutazione avviene appena il segnale di ingresso assume il livello 1.

Dal diagramma della fig. 1.13 si vede come l'applicazione di due segnali consecutivi allo stesso ingresso non provochi la commutazione del bistabile, che si trova già nella posizione desiderata; risulta inoltre come l'applicazione di un segnale agli ingressi E_s o E_r mantiene il bistabile in un determinato stato, mentre i segnali impulsivi non hanno più alcun effetto.

La tabella degli stati in questo caso risulterebbe alquanto complessa, dovendo tener conto delle varie combinazioni dei segnali di ingresso e di uscita; pertanto non la riportiamo, ritenendo che il funzionamento sia stato già sufficientemente chiarito da quanto esposto.

Circuito contatore binario.

Il circuito contatore binario (il suo nome deriva dal fatto che detto circuito rappresenta l'elemento base dei complessi di conteggio a sistema binario, che saranno illustrati più avanti), reagisce esso

pure al fronte di discesa dei segnali impulsivi, ma presenta un solo ingresso: ad ogni impulso le due uscite vengono commutate da segnale 1 a segnale 0 o viceversa.

Anche questo circuito può essere realizzato:

a) con impulso capacitivo;

b) con circuito logico reagente al doppio cambiamento di livello.

La fig. 1.14 rappresenta un circuito del primo tipo e l'equivalente soluzione a relè (ad ogni impulso applicato alla bobina il cricchetto compie ¼ di giro e la camma fa passare il contatto alternativamente da posizione chiusa a posizione aperta).

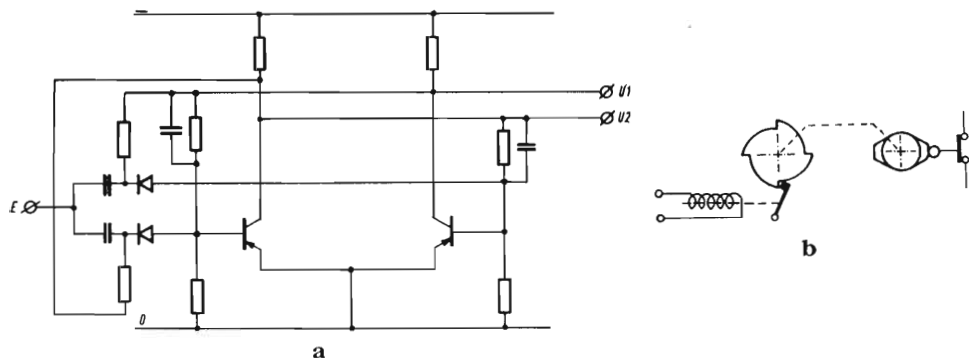



Fig. 1.14 - Contatore binario.

a – esempio di realizzazione

b – equivalente circuito a relè, del tipo ad ancora, il cui contatto commuta ad ogni impulso applicato alla bobina.

Ad ogni impulso negativo applicato al circuito di ingresso, le due uscite commutano: quella che era a potenziale zero passa ad 1, e quella che era a 1 passa a zero.

La fig. 1.15 rappresenta invece il circuito reagente al doppio cambiamento di livello. Anche detto circuito, oltre all'entrata impulsiva (di conteggio), ha le due entrate di « set » e « reset » (sensibili solo al livello di segnale) che fanno funzionare il circuito come una memoria, permettendo di portarlo in uno dei due stati. La presenza del segnale sull'ingresso di « set » o di « reset » blocca il funzionamento dell'ingresso impulsivo.

La fig. 1.16 rappresenta il diagramma di funzionamento del circuito stesso, in corrispondenza a varie combinazioni dei segnali di ingresso. Come si vede, è lo stesso segnale di uscita che predispone il circuito alla commutazione successiva.

Si può notare come sia il bistabile, sia il contatore binario, nella realizzazione ad elementi logici hanno un funzionamento analogo. In entrambi i casi, infatti, il funzionamento avviene in due tempi:

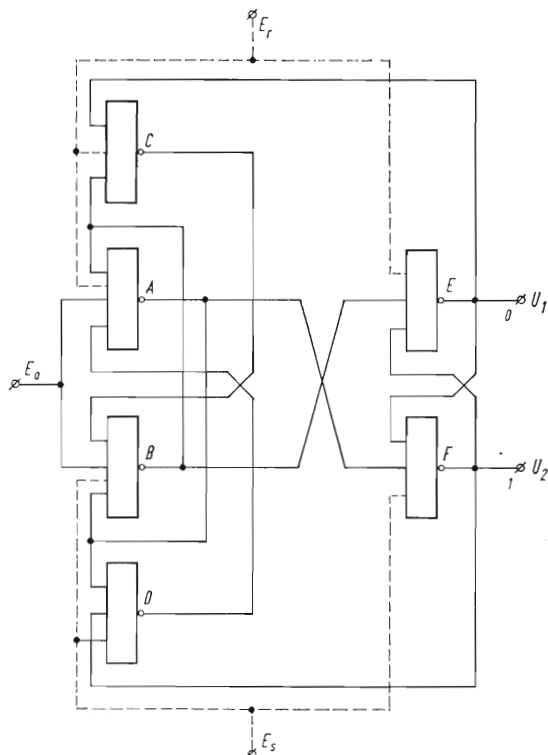



Fig. 1.15 - Circuito contatore binario reagente a doppio cambiamento di livello.

Il circuito commuta in corrispondenza al fronte di discesa di ogni impulso applicato all'entrata E_1. Le entrate E_r ed E_s servono per predisporre il contatore in un determinato stato (la commutazione avviene al raggiungimento del livello 1 da parte del segnale di ingresso).

alla salita del segnale di ingresso si ha la predisposizione dello stato successivo in una memoria interna; al fronte di discesa dell'impulso detto stato viene trasferito sullo stadio di uscita.

Per questa ragione, questo tipo di funzionamento viene anche detto « master-slave » (padrone-schiavo), intendendo come *padrone* lo stadio di predisposizione, e come *schiavo* lo stadio di uscita.

I bistabili e i contatori binari vengono inoltre definiti anche con la denominazione generica di Flip-Flop.

Circuito memoria permanente.

Per poter togliere, ai circuiti di memoria, (e similmente si può fare anche nei bistabili e nei contatori), la labilità in caso di interruzione di alimentazione della tensione (occorre far cioè in modo che

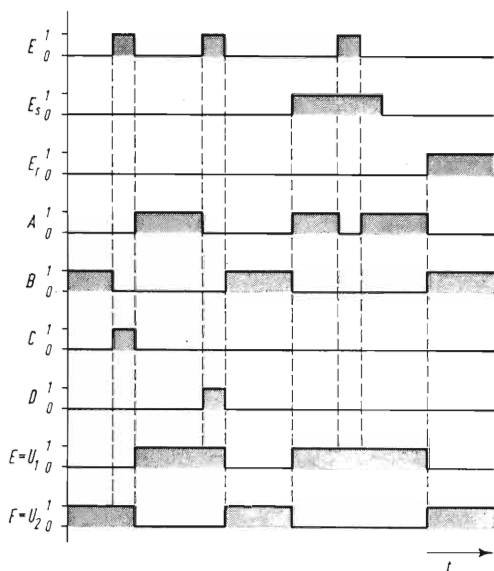



Fig. 1.16 - Diagramma di funzionamento del circuito di fig. 1.15.

al ritorno della tensione il circuito assuma lo stesso stato che aveva prima dell'interruzione), si ricorre all'ausilio di nuclei magnetici a ciclo di isteresi rettangolare.

Si tratta cioè di materiali che, oltre ad avere una permeabilità molto elevata (è cioè sufficiente il passaggio di una corrente molto piccola nell'avvolgimento per ottenere la saturazione — cioè la magnetizzazione completa — del nucleo), sono in grado di mantenere detto stato di magnetizzazione all'annullarsi della corrente nell'avvolgimento, e si saturano prontamente in senso opposto se la corrente di magnetizzazione si inverte.

Occorre però tenere presente che, se col nucleo saturato magneticamente in un determinato senso, si fa passare nel suo avvolgimento una corrente che provoca un flusso concorde, l'induttanza dell'avvolgimento stesso risulta praticamente nulla, in quanto il flusso magnetico non può più aumentare; la corrente raggiunge pertanto istantaneamente il valore desiderato. Se si deve invece invertire il senso della corrente, l'induttanza del circuito risulta inizialmente elevata, in quanto la corrente stessa provoca l'inversione del flusso magnetico; la corrente impiega pertanto un certo tempo a raggiungere il valore desiderato.

Utilizzando queste proprietà, è pertanto possibile far riprendere alla memoria lo stato che aveva prima dell'interruzione. La fig. 1.17 rappresenta lo schema di principio del circuito: come si vede, l'av-

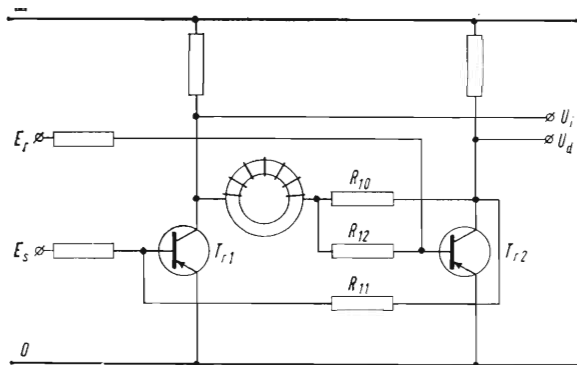



Fig. 1.17 - Circuito memoria permanente.
Il nucleo magnetico, il cui senso di magnetizzazione dipende dallo stato della memoria, fa sì che, in caso di interruzione della tensione di alimentazione, al ritorno della stessa la memoria riacquisti lo stato che aveva in precedenza.

volgimento col nucleo magnetico è inserito fra i collettori dei due transistor; risulterà pertanto magnetizzato in un senso o nell'altro a seconda che sia saturato Tr_1 o Tr_2. Lo stesso circuito è inoltre in serie al circuito di reazione di Tr_2: quando questo è saturo, la corrente che percorre detto circuito (resistenza R_{12}) è concorde a quella fra i due collettori (resistenza R_{10}).

In caso di interruzione della tensione, il nucleo resta magnetizzato; al ritorno, il circuito di base di Tr_2 presenterà una piccola induttanza, se precedentemente era stato saturato Tr_2: in questo caso le resistenze sono dimensionate in modo tale che si saturi nuovamente Tr_2.

Se invece, prima dell'interruzione, era saturo Tr_1, la corrente di base di Tr_2 incontra un'impedenza molto elevata, in quanto il nucleo era magnetizzato in senso opposto; il circuito è dimensionato in modo tale che in questo caso si saturi nuovamente Tr_1.

Perchè l'effetto dell'induttanza sia determinante, occorre che la tensione ritorni in maniera netta, e non gradualmente; occorre pertanto disporre di opportuni circuiti ausiliari che ricolleghino l'alimentazione quando la tensione si è effettivamente ristabilita.

CAPITOLO IV

CIRCUITI LOGICI DI TEMPO E AUSILIARI

Generalità.

Oltre agli elementi logici descritti nei capitoli precedenti, sono stati realizzati molti altri circuiti, per ottenere le funzioni di ritardo, di adattamento, ed altre funzioni ausiliarie.

Ne citiamo qui di seguito alcuni, premettendo però che ogni costruttore ha cercato di completare la propria serie con quei tipi di circuito che meglio si adattavano alle applicazioni a cui erano destinati, ed è pertanto praticamente impossibile elencarli tutti.

Circuiti temporizzatori.

Lo scopo di questi circuiti è lo stesso dei relè temporizzatori o dei contatti ritardati dei relè elettromeccanici: e cioè dilazionare nel tempo l'effetto del segnale di ingresso.

I temporizzatori possono essere *ritardati all'eccitazione* o *ritardati alla diseccitazione*; possono essere costruiti, nell'esecuzione statica, per tempi da frazioni di secondo ad alcuni minuti (per tempi più lunghi — dell'ordine di decine di minuti o di ore — bisogna ricorrere a ritardatori meccanici ad orologeria).

I tempi sono generalmente regolabili, entro un'ampia gamma, mediante potenziometri di predisposizione.

Lo schema realizzativo può variare notevolmente a seconda della gamma dei tempi e della precisione richiesta; essi comprendono di solito un circuito a rampa (cioè con tensione gradualmente crescente o decrescente) ed un circuito a soglia: la rampa viene fatta partire quando viene applicato (o tolto) il segnale di ingresso; quando la rampa raggiunge il segnale di soglia, si ha l'apparire (o l'annullarsi) del segnale di uscita.

La regolazione del tempo avviene o regolando la pendenza della rampa, o variando la soglia di intervento.

A titolo di esempio la fig. 1.18 riporta lo schema di due tempo-

rizzatori molto semplici, per tempi brevi, uno ritardato all'attrazione e uno ritardato al rilascio.

In questi circuiti la rampa è ottenuta dalla carica o dalla scarica di un condensatore, la cui pendenza è regolabile agendo sul potenziometro, mentre la soglia è fissa ed è rappresentata da un diodo Zener.

Naturalmente, per tempi più lunghi e precisioni più elevate, i circuiti risultano notevolmente più complessi.

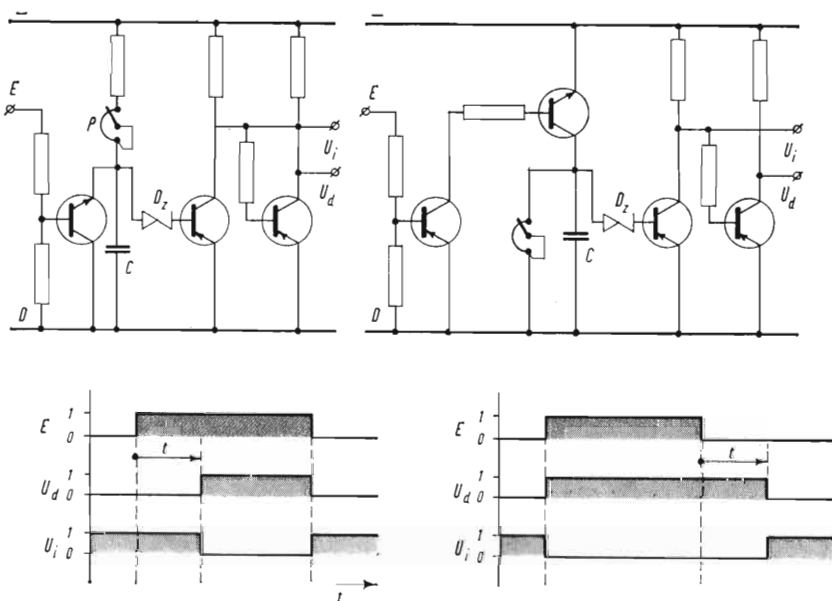



Fig. 1.18 - Circuiti temporizzatori.

Esempi di realizzazione:

a – Con ritardo all'eccitazione *b* – Con ritardo alla diseccitazione

Il tempo di intervento può essere regolato agendo sul potenziometro *P*, e dipende dalla sua resistenza e dalla capacità *C*.

Circuito monostabile.

Il circuito monostabile fornisce un segnale impulsivo di larghezza determinata ed a fronte ripido, in corrispondenza di segnali di ingresso aventi forma e durata qualsiasi. Detti circuiti possono

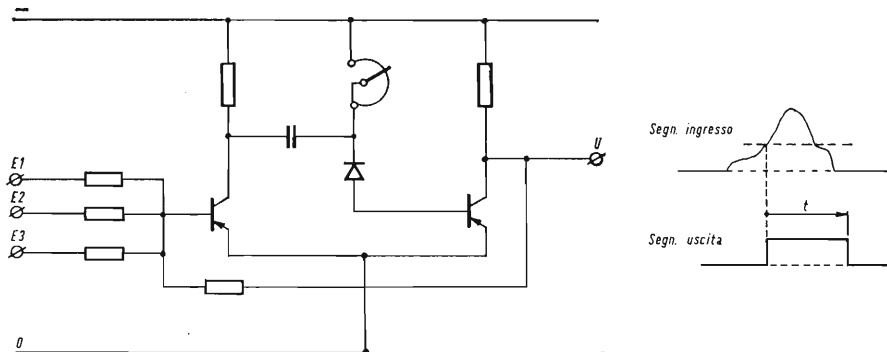



Fig. 1.19 - Circuito monostabile.

Esempi di realizzazione:
ad ogni impulso di ingresso, di durata qualsiasi, corrisponde un impulso di uscita di durata determinata, e prefissabile mediante il potenziometro di regolazione.

« scattare », a seconda della loro costruzione, in corrispondenza al fronte di salita o a quello di discesa del segnale in questione, quando questo superi un livello determinato.

Vengono impiegati specialmente per fornire a circuiti contatori, o comunque ad elementi a comando impulsivo (elettrovalvole, selettori, ecc.), impulsi di comando di grandezza ben determinata. La larghezza dell'impulso dipende naturalmente dalla costante di tempo del circuito, costituito dal condensatore e dal potenziometro di regolazione, e pertanto questi elementi possono essere previsti, come i temporizzatori, per diversi valori di tempo.

La figura 1.19 riporta un esempio di circuito monostabile.

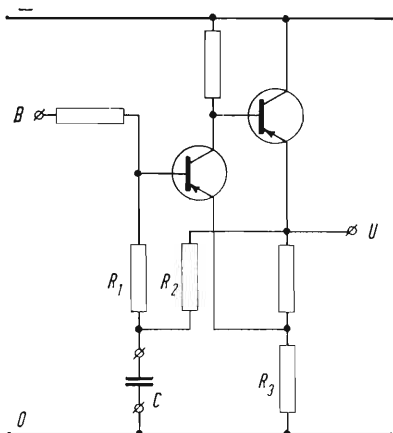



Fig. 1.20 - Circuito generatore di impulsi.
Il circuito è costituito da un oscillatore ad onda quadra, il cui funzionamento può venire bloccato (uscita a livello 1) applicando un segnale 1 all'ingresso *B*.
La frequenza di oscillazione può essere modificata variando il valore del condensatore *C*.

Circuito generatore di impulsi.

Detto circuito è essenzialmente composto da un oscillatore bloccato ed è in grado di fornire una serie di impulsi ad una frequenza determinata, per i segnali di sincronismo (clock) in apparecchiature di conteggio o di logica sequenziale.

La fig. 1.20 rappresenta lo schema di principio di un oscillatore di questo tipo; la frequenza degli impulsi può essere scelta, variando la capacità del condensatore, da pochi Hz a diversi KHz. Se predisposto per frequenze molto basse può essere utilizzato anche per pilotare lampade lampeggianti.

Circuiti adattatori di ingresso.

Gli adattatori di ingresso hanno lo scopo di portare il segnale di ingresso — molte volte di tensione e caratteristiche non idonee al comando degli elementi logici — al valore standard necessario per l'azionamento degli stessi, ed eliminare nel contempo segnali di disturbo che possono essere trasportati dai fili di collegamento (specialmente se giungono da elementi situati fuori dal quadro), come pure di evitare l'effetto dei rimbalzi dei contatti, che potrebbero, se applicati a circuiti a conteggio o a memoria, dare l'effetto di due o più segnali.

La figura 1.21 rappresenta alcuni tipi di questi adattatori, ma naturalmente molti altri ne possono essere realizzati a seconda delle esigenze dell'impianto.

a

b

c

d

Fig. 1.21 - Adattatori di ingresso.

I circuiti adattatori uniformano i segnali di ingresso al valore necessario per il comando degli elementi logici, ed eliminano eventuali disturbi.

Esempi di realizzazione:

a – Per tensioni dello stesso ordine di quelle di comando (la resistenza *R 1* deve essere piccola rispetto a quella di ingresso dell'elemento logico da azionare)

b – } Per tensioni superiori a quelle di comando
c – }

d – Per tensioni in c.a. (il condensatore deve avere capacità sufficiente per mantenere il segnale durante le semionde negative)

In linea di principio quando si devono portare al circuito logico, segnali provenienti dall'esterno — pulsanti, fine corsa, ecc. — è conveniente alimentare gli stessi ad una tensione più elevata di quella necessaria al comando dei circuiti logici, in modo che l'adattatore d'ingresso possa ridurre e filtrare detti segnali, riducendo od eliminando contemporaneamente eventuali disturbi che possono essere trasportati dai conduttori di collegamento.

L'impiego degli adattatori di ingresso è particolarmente raccomandabile quando i segnali in questione devono essere portati su circuiti MEMORIA, che possono essere commutati anche da segnali molto brevi e di piccola potenza, dello stesso ordine di grandezza dei disturbi che possono essere raccolti dai conduttori che passano in prossimità dei circuiti di potenza.

Adattatori di ingresso con separazione galvanica.

Talvolta è necessario mantenere una separazione galvanica fra il segnale di ingresso ed il circuito logico. In questo caso la trasmissione dell'informazione può essere ottenuta tramite una piccola lampada od un diodo luminescente collegato al circuito di ingresso, ed una fotoresistenza collegata al circuito logico, come indica l'esempio della fig. 1.22.

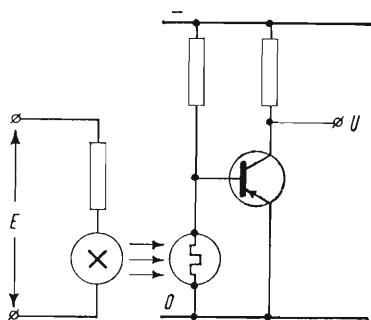



Fig. 1.22 - Adattatore di ingresso con separazione galvanica.
L'accoppiamento fra entrata e uscita è realizzato tramite un diodo luminescente ed una fotoresistenza; ciò permette di eliminare qualsiasi collegamento galvanico fra i due circuiti.

CAPITOLO V

INTERRUTTORI STATICI

Generalità.

Come abbiamo accennato nel capitolo introduttivo, gli elementi logici propriamente detti lavorano con livelli di segnale molto ridotti, sia come tensione che come potenza; sono pertanto idonei ad eseguire tutte le elaborazioni necessarie sui segnali stessi, ma non sono in grado di comandare gli attuatori esterni (motori, elettrovalvole, frizioni, lampade di segnalzione, bobine di contatori meccanici o di telescriventi, ecc.) che richiedono potenze di comando da pochi watt ad alcuni kilowatt.

Bisogna pertanto ricorrere ad altri elementi, in grado di essere pilotati dai segnali dei circuiti logici, e di fornire all'uscita la potenza necessaria a comandare gli attuatori in questione.

Questi elementi, se realizzati in modo completamente statico, si dicono *interruttori statici.*

Qualche volta, per ragioni pratiche ed economiche, si preferisce mantenere come elemento di uscita un apparecchio elettromeccanico (relè, contattore, interruttore). Anche in questo caso bisognerà però ricorrere ad un interruttore statico — sia pure di potenza molto minore a quella che sarebbe stata necessaria per comandare direttamente il carico — per azionare le bobine di comando degli apparecchi stessi.

Nel descrivere gli interruttori statici dobbiamo anzitutto distinguere quelli previsti per agire sui carichi in corrente continua e quelli per carico in corrente alternata.

Interruttori in corrente continua.

Vengono usati per comandare bobine di relè, lampade di segnalazione, frizioni, elettrovalvole in continua; lavorano su tensioni di 24 o 48 V (eccezionalmente 110 V), con portate — in esecuzione modulare — fino a 3 A.

L'alimentazione di potenza deve avere il punto di massa collegato a quello dell'alimentazione logica.

La fig. 1.23 rappresenta lo schema di un interruttore statico in c.c.: l'elemento di uscita è rappresentato da un transistor di potenza (eventualmente montato su di un piccolo dissipatore), pilotato da un transistor intermedio che a sua volta viene comandato dal segnale di logica.

In parallelo al carico viene generalmente messo un diodo, in grado di portare le extracorrenti di apertura, ed impedire le sovratensioni sul transistor alla disinserzione del carico.

Qualora si debbano comandare correnti più elevate si può ricorrere ai transistor esterni — eventualmente in parallelo fra loro — montati su opportuno dissipatore e pilotati da un interruttore di piccola potenza.

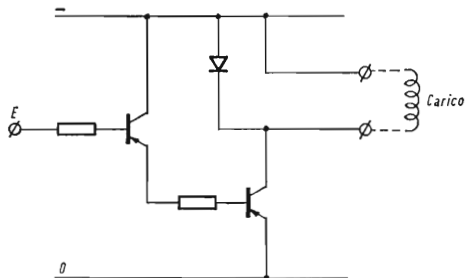



Fig. 1.23 - Interruttore in corrente continua.

Esempio di realizzazione:
applicando il segnale « 1 » all'ingresso dell'interruttore, i due transistori conducono dando tensione al carico.

Interruttori in corrente alternata.

In questo caso l'elemento di potenza è rappresentato da due tiristori (SCR o diodi controllati) collegati in controfase, oppure da un Triac; ciò per permettere il passaggio di entrambe le semionde della corrente alternata.

Gli impulsi di accensione ai tiristori o al Triac sono forniti da un piccolo oscillatore, che entra in funzione quando viene applicato il segnale logico all'ingresso; detto oscillatore funziona ad una frequenza molto più alta di quella di rete (in genere dell'ordine di 1000 Hz), in modo da ottenere il passaggio praticamente completo dell'onda di rete, senza necessità di sincronizzazioni.

Gli impulsi di accensione vengono portati alle porte dei tiristori tramite trasformatori di isolamento, cosicchè il circuito a corrente alternata può restare galvanicamente isolato dal circuito logico.

Gli interruttori per corrente alternata, in esecuzione modulare, sono in genere previsti per corrente alternata di 220 V e correnti di

5/6 A; anche qui, per tensioni o correnti più elevate bisogna ricorrere a tiristori o Triac montati esternamente su supporti dissipatori.

La fig. 1.24 riporta lo schema di un interruttore a tiristori, e la fig. 1.25 lo schema di un interruttore a Triac.

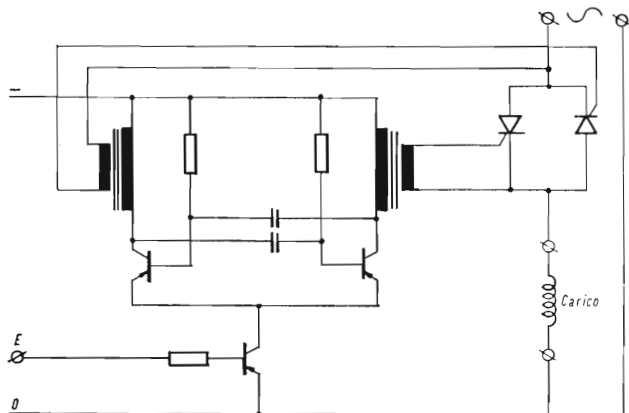



Fig. 1.24 - Interruttore in corrente alternata.

Esempio di realizzazione:
applicando il segnale « 1 » all'ingresso, si sblocca l'oscillatore che fornisce gli impulsi di comando ai due diodi controllati, in serie al carico sulla linea a corrente alternata.

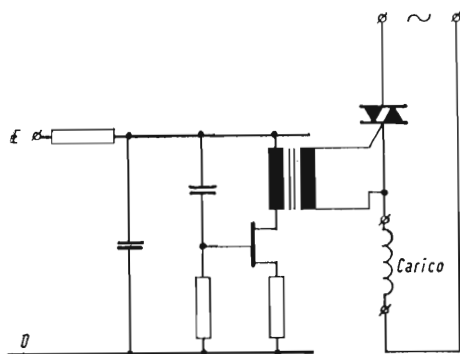



Fig. 1.25 - Interruttore in corrente alternata.
A differenza dell'esempio di fig. 1.23, viene impiegato come elemento di uscita un Triac. Anche in questo caso applicando il segnale 1 all'ingresso *E*, l'oscillatore entra in funzione fornendo gli impulsi di comando al Triac.
Nei due schemi sono stati indicati, a titolo di esempio, due diversi tipi di oscillatori.

Circuiti logici di potenza.

Alcune serie di elementi logici comprendono anche circuiti logici di potenza: elementi cioè in grado di eseguire una determinata elaborazione logica, ed aventi inoltre la possibilità di comandare

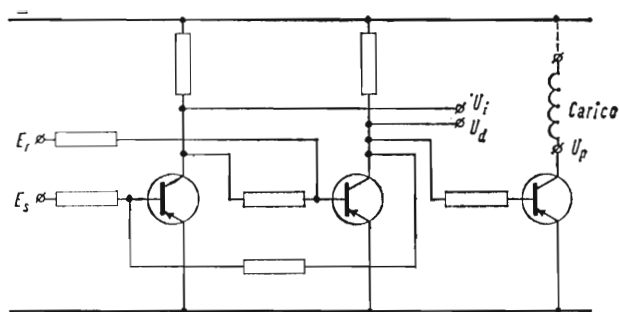



Fig. 1.26 - Memoria di potenza.
Il circuito presenta, oltre alle due uscite logiche U_i e U_d, un'uscita di potenza U_p atta a comandare un piccolo carico in corrente continua.

in uscita piccoli carichi in c.c., come relè, lampade, ecc. Praticamente si tratta di elementi logici con uno stadio amplificatore in uscita. A titolo di esempio riportiamo, nella fig. 1.26, lo schema di una memoria di potenza.

CAPITOLO VI

COMPONENTI AUSILIARI - ESECUZIONI COSTRUTTIVE

Organi di ingresso.

Come organi di ingresso, in apparecchiature a circuiti logici statici, vengono normalmente impiegati quelli usati nelle normali apparecchiature elettromeccaniche, e cioè pulsanti, commutatori, interruttori, fine corsa, ecc.

In qualche caso si richiede però che anche questi organi siano completamente statici, privi cioè di contatti elettromeccanici.

La soluzione più comunemente usata in questi casi consiste nell'impiego di speciali sensori (comunemente detti proximity-swicht, interruttori di prossimità) contenenti al loro interno un circuito oscillante, che viene disturbato dalla presenza di corpi metallici accostati al sensore stesso. Il circuito di uscita è derivato da un piccolo avvolgimento accoppiato magneticamente all'oscillaotre stesso: la tensione indotta, opportunamente raddrizzata e filtrata, costituisce il segnale logico di uscita, che si annulla quando la presenza di un copro metallico interdice il funzionamento dell'oscillatore.

È evidente che, collegando opportunamente il corpo metallico di disturbo (che può essere di dimensioni abbastanza ridotte) a pulsanti, levette, parti mobili della macchina, ecc., si possono ottenre pulsanti, interruttori, fine corsa, ecc., completamente statici.

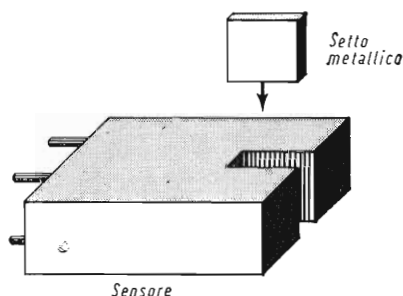



Fig. 1.27 - Interruttore di prossimità.
L'entrata del setto metallico nella fenditura determina l'annullamento del segnale di uscita.

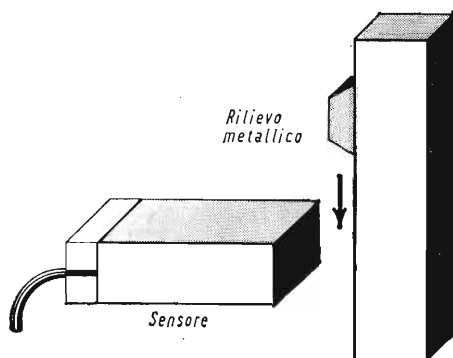



Fig. 1.28 - Interruttore di prossimità.
L'approssimarsi del rilievo metallico alla faccia anteriore del sensore determina l'annullamento del segnale di uscita.

Alcune delle forme più comunemente usate per questi sensori sono quelle schematizzate nelle figg. 1.27 (questo tipo presenta una fenditura, dove il setto metallico deve entrare per provocare il funzionamento del dispositivo) e 1.28 (tipo parallelepipedo, sensibile ad un corpo metallico che si avvicina alla faccia anteriore).

Vengono usati sensori basati anche su principi diversi: p. es. sensori fotoelettrici, o ad effetto Hall.

Alimentatori.

I circuiti logici statici, essendo basati sull'impiego di diodi e transistori, richiedono un'alimentazione in corrente continua di particolari caratteristiche, i cui valori di tensione dipendono dalla serie costruttiva adottata.

La maggior parte dei sistemi logici richiedono l'alimentazione con una sola tensione (generalmente 12 V o 24 V); qualche sistema richiede però anche la presenza di una tensione di polarizzazione di polarità inversa.

Inoltre spesso gli interruttori statici e gli elementi di comando esterni (pulsanti, fine corsa, ecc.) sono alimentati ad una tensione più elevata; per gli interruttori statici, specie se comandano carichi relativamente elevati, si preferisce ricorrere ad alimentazioni separate.

La maggior parte delle serie costruttive di elementi logici sopporta variazioni nella tensione di alimentazione del $\pm$ 20 %, e non richiede pertanto alimentatori stabilizzati. Il ripple contenuto nella tensione raddrizzata deve però essere molto ridotto (dell'ordine del 5 %) per non disturbare il funzionamento dei circuiti logici; occorre pertanto inserire opportuni filtri in uscita. Non occorre invece generalmente un filtraggio sull'alimentazione per gli interruttori statici, qualora sia separata da quella dei circuiti logici propriamente detti.

Qualora l'alimentazione sia a ponte monofase, e il filtraggio sia affidato al solo condensatore, si può valutare che, per ottenere un ripple efficace inferiore al 5 %, bisogna inserire un condensatore avente la capacità, in microfarad di:

$$C\,(\mu F) = 10\,000\,\frac{I}{V}.$$

Per esempio, per un alimentatore da 5 A a 24 V occorre un condensatore di circa 2000 μF.

Qualora occorrano correnti più elevate, è più conveniente ricorrere a raddrizzatori in ponte trifase, che presentano un ripple del 4 % e non richiedono pertanto condensatori di filtro; viene però egualmente previsto un condensatore di capacità limitata per bloccare eventuali disturbi provenienti dalla rete.

Le fig. 1.29 e 1.30 rappresentano alimentatori non stabilizzati, rispettivamente in ponte monofase e trifase.

In caso di circuiti più sensibili, o di reti che presentano forti variazioni di tensione, è meglio ricorrere ad alimentatori stabilizzati, che possono essere realizzati secondo diversi schemi. La fig. 1.31 rappresenta uno degli schemi più frequentemente usati.

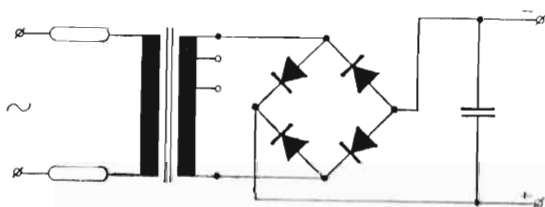



Fig. - 1.29 Alimentatore in ponte monofase.

Il condensatore C ha lo scopo di ridurre il ripple della tensione continua a valori tali che non rechino disturbo ai circuiti logici.

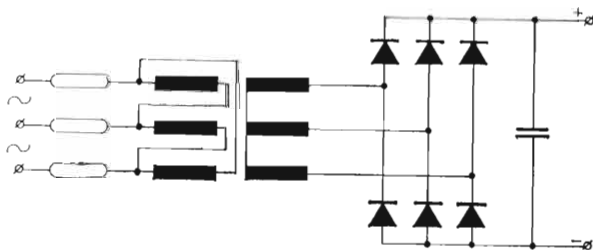



Fig. 1.30 - Alimentatore in ponte trifase.

Con questo schema il ripple presente sulla tensione continua (inferiore al 4%) è accettabile dalla maggior parte dei circuiti logici, senza bisogno di urlteiori filtraggi.
Il condensatore indicato sullo schema, di piccola capacità, ha solo lo scopo di eliminare eventuali disturbi provenienti daila rete.

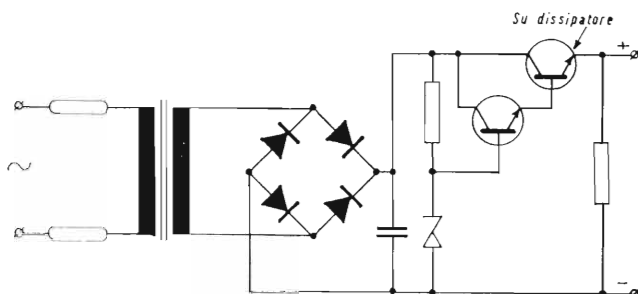



Fig. 1.31 - Alimentatore stabilizzato.
Lo schema si riferisce ad un alimentatore stabilizzato tramite un diodo Zener e un transistor di potenza in serie al carico.

In definitiva, per un'apparecchiatura logica occorre prevedere un alimentatore ad una o più tensioni, che, secondo il tipo di servizio, devono essere eventualmente filtrate o stabilizzate.

Realizzazioni pratiche dei circuiti logici statici.

I circuiti logici sopra descritti vengono generalmente realizzati secondo due esecuzioni fondamentali:

a) in blocchetti standard;

b) su cartelle estraibili.

La prima esecuzione è quella più generale, praticamente adatta per tutte le realizzazioni; i circuiti sono montati in speciali contenitori — la cui forma varia naturalmente da costruttore a costruttore — ognuno dei quali comprende uno o più circuiti base, del tipo di quelli sopra descritti.

Generalmente questi blocchetti vengono poi impregnati in resina epossidica o simile, e pertanto si presentano come un tutto unico compatto, insensibili all'azione di vibrazioni o di agenti esterni, e vengono poi montati e collegati fra loro in modo da realizzare lo schema desiderato.

Questo sistema presenta il vantaggio di avere pochi elementi base, intercambiabili, prodotti in grandi serie e quindi rispondenti tutti alle stesse caratteristiche funzionali, e che possono essere combinati a formare qualsiasi tipo di apparecchiatura.

Il sistema risulta molto flessibile, in quanto aggiunte e modifiche sono realizzabili abbastanza facilmente.

Praticamente ogni grande costruttore ha realizzato una serie di elementi logici di tale tipo; ricordiamo, fra gli altri, la serie NORBIT della Philips, la serie SIMATIC della Siemens, e fra i costruttori italiani, la serie PROLOGIC della TEOMR.

La soluzione in cartelle consiste invece nel raccogliere, su cartelle a circuito stampato, un certo numero di elementi logici, già combinati fra loro, atti a realizzare una funzione elementare più complessa.

Le cartelle fanno generalmente capo ad un connettore, per cui sono facilmente estraibili e sostituibili.

Questo sistema si presenta più conveniente nel caso in cui si debbano realizzare apparecchiature che consistono nella combinazione di un certo numero di blocchi logici, risultanti ciascuno dalla combinazione di un certo numero di funzioni logiche elementari.

In questo caso ogni cartella riassume su di sè un blocco logico; deve essere studiata appositamente per ciascun tipo di apparecchiatura, ma risulta generalmente più economica rispetto alla soluzione a blocchetti, in quanto ciascuna cartella viene praticamente a sostituire un certo numero di blocchetti ed inoltre il cablaggio interno risulta già realizzato.

Comunque, in pratica, entrambe le soluzioni sopra indicate vengono realizzate, ed il costruttore si orienta caso per caso su una o su l'altra soluzione.

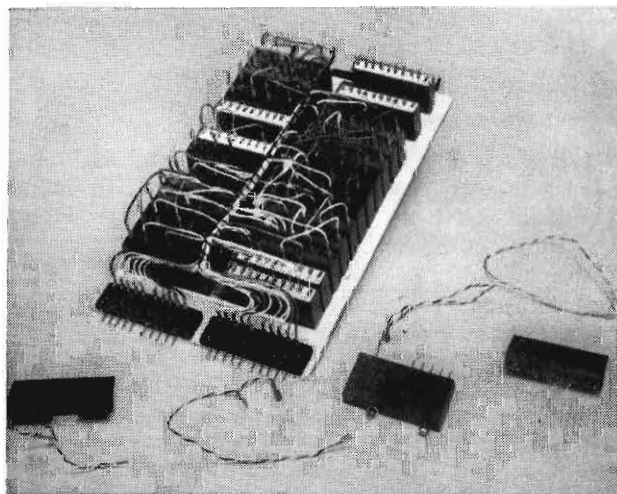



Fig. 1.32 - Circuiti logici della serie « PROLOGIC » della TEOMR.

Ogni blocchetto contiene da uno a quattro circuiti logici, di vario tipo. I blocchetti possono essere poi montati su piastre, realizzando così un montaggio molto compatto; i bulloncini di fissaggio sulla parte inferiore servono per l'alimentazione dei blocchetti, mentre le entrate e le uscite sono sulla parte superiore con attacchi « Faston ».

TAB. 1.2 - *Caratteristiche dei principali blocchi logici della serie Prologic.*

Tipo di Blocco	Colore del		Caratteristiche
	Contenitore	Coperchio	
NOR 2 2 3	blu	azzurro	2 circuiti NOR a 2 entrate 1 circuito NOR a 3 entrate
NOR 3 5	blu	blu	1 circuito NOR a 3 entrate 1 circuito NOR a 5 entrate
NOR 9	blu	nero	1 circuito NOR a 9 entrate
Invertitore	blu	nocciola	4 circuiti NOR ad alto guadagno
Memoria lenta	nocciola	nocciola	1 circuito memoria, insensibile ai disturbi
Monostabile	blu	verde	1 circuito « in continua », generatore di impulso
Bistabile	blu	rosso	1 circuito bistabile « in continua »
Contatore binario .	blu	amaranto	1 circuito contatore « in continua »
Filtro di ingresso ..	nocciola	blu	2 circuiti di ingresso, per l'eliminazione dei disturbi
Temporizzatore ...	nocciola	verde	1 circuito con ritardo regolabile da 1 a 60 sec
Interruttore 30 V - 200 mA	nocciola	grigio	2 circuiti interruttori per corrente continua, di media potenza
Interruttore 60 V - 3 A	nocciola	giallo	1 circuito interruttore di potenza in corrente continua bassa tensione
Interruttore 60 V - 1 A	nocciola	rosso	1 circuito interruttore di potenza in corrente continua media tensione
Interruttore 220 V - 1 A C.A.	nocciola	amaranto	1 circuito interruttore di potenza in corrente alternata

Riportiamo infine, come esempio realizzativo, nella figura 1.32 e nella tabella 1.2, le caratteristiche dei circuiti logici della serie PROLOGIC della TEOMR.

CAPITOLO VII

L'ALGEBRA DI BOOLE

Generalità.

Si fa spesso riferimento alle formule dell'algebra di Boole per sintetizzare le relazioni intercorrenti fra segnali di ingresso e di uscita di un determinato circuito, e per trovare più facilmente la soluzione più razionale di un determinato problema; riteniamo pertanto utile ricordarne brevemente qui di seguito i principali criteri:

1) ogni segnale può assumere solo due classi di valori, indicate convenzionalmente come 0 e 1;

2) ogni segnale è indicato con una lettera o sigla; la stessa lettera o la stessa sigla sormontata da un trattino indica il contrario di detto segnale; nel momento in cui il segnale A è uguale a 1, il segnale $\overline{A}$ sarà uguale a 0 e viceversa;

3) si intende « somma logica » la funzione relativa al circuito OR; se indichiamo pertanto la espressione:

$$U = A + B$$

U sarà uguale a 1 se A, o B o entrambi saranno uguali a 1; sarà invece uguale a 0 solo se A e B saranno uguali entrambi a 0;

4) si intende per prodotto logico la funzione relativa al circuito AND;

se pertanto scriviamo:

$$U = A \cdot B$$

U sarà uguale a 1 solo se A e B saranno entrambi uguali a 1; in tutti gli altri casi U sarà uguale a 0.

Rappresentazione con le mappe di Venn.

Una rappresentazione grafica, molto utile per lo studio delle combinazioni di segnali logici, è quella delle mappe di Venn.

In queste mappe, un rettangolo rappresenta la totalità delle combinazioni possibili: all'interno di tale rettangolo, un'area più ristretta rappresenta la zona in cui il segnale è uguale a 1; la restante area la zona in cui il segnale è uguale a zero.

Se tratteggiamo le zone corrispondenti a segnale 1, e lasciamo bianche le aree corrispondenti a segnale zero, avremo le rappresentazioni indicate in fig. 1.33.

L'operazione somma di due segnali corrisponde, sulle mappe di Venn, a sovrapporre le mappe dei due o più segnali e rappresentare il segnale somma con tutta l'area occupata da almeno un segnale (fig. 1.34).

L'operazione prodotto consiste invece nel rappresentare il segnale risultante con la sola area occupata contemporaneamente da tutti i segnali che ne costituiscono i fattori (fig. 1.35).

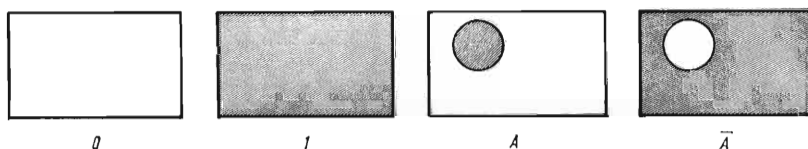



Fig. 1.33 - Mappe di Venn relative a segnali tipici.
Il tratteggio corrisponde a segnale 1.

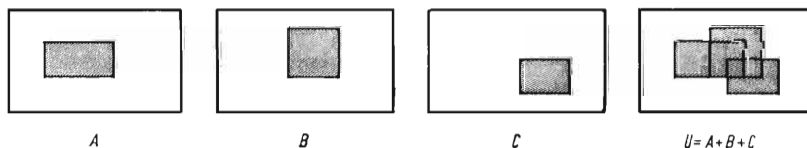



Fig. 1.34 - Mappe di Venn relative alla somma di tre segnali.
Nella mappa relativa alla somma risulta tratteggiata l'area che lo è in almeno una delle mappe relative ai segnali addendi.

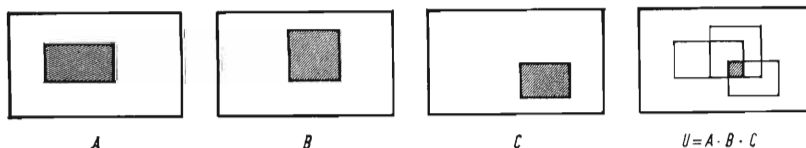



Fig. 1.35 - Mappe di Venn relative al prodotto di ter segnali.
Nella mappa relativa al prodotto risulta tratteggiata solo l'area che lo è in tutte e tre le mappe dei segnali di ingresso.

Postulati dell'algebra di Boole.

L'algebra di Boole permette di elaborare fra loro i vari segnali, con regole simili a quelle dell'algebra tradizionale.

L'elaborazione si basa sui seguenti postulati fondamentali, facilmente dimostrabili, sia con l'impiego delle mappe di Venn (fig. 1.36), sia ricorrendo all'esemplificazione attraverso la realizzazione pratica a contatti elettromagnetici (fig. 1.37).

$a_1)$ $\quad 0 \cdot 0 = 0$

$a_2)$ $\quad 1 + 1 = 1$

$a_3)$ $\quad 1 \cdot 1 = 1$

$a_4)$ $\quad 0 + 0 = 0$

$a_5)$ $\quad 1 \cdot 0 = 0 \cdot 1 = 0$

$a_6)$ $\quad 0 + 1 = 1 + 0 = 1$

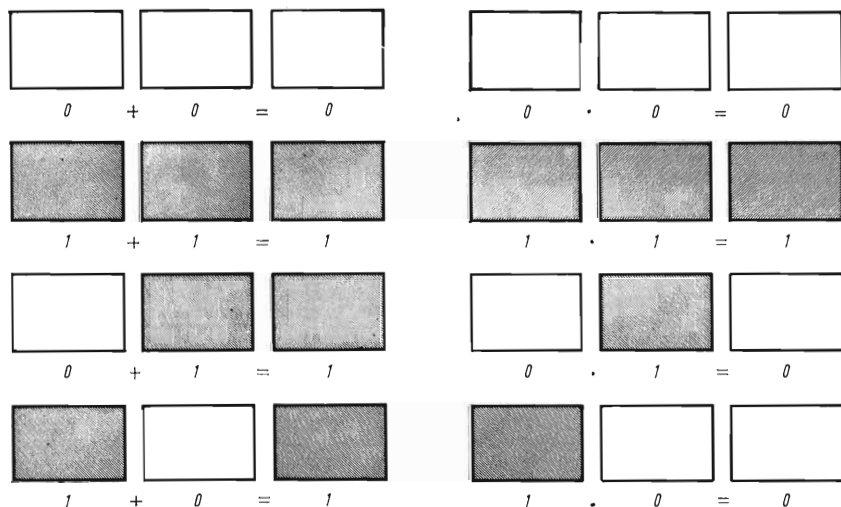



Fig. 1.36 - Dimostrazione dei postulati fondamentali dell'algebra di Boole mediante l'impiego delle mappe di Venn.

Se osserviamo inoltre i gruppi di postulati a_1 - a_2, a_3 - a_4 - a_5 - a_6, rileviamo che si può passare dall'uno all'altro mettendo al posto di ciascun segnale il suo inverso, ed al posto del segno + il segno ($\cdot$).

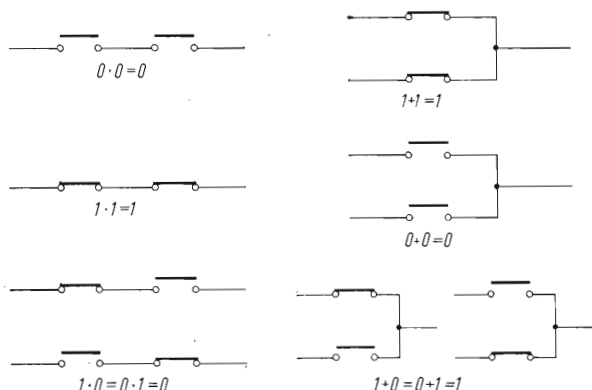



Fig. 1.37 - Postulati fondamentali dell'algebra di Boole e loro rappresentazione equivalente con contatti di relè.

Più in generale possiamo dire:

$$b_1); \quad \text{se} \quad A + B = C, \qquad \bar{A} \cdot \bar{B} = \bar{C}$$

$$b_2); \quad \text{se} \quad A \cdot B = C, \qquad \bar{A} + \bar{B} = \bar{C}$$

Questa proprietà è molto importante per la semplificazione di espressioni complesse, e viene anche espressa dai due teoremi di De Morgan:

$$C_1) \quad \overline{A + B} = \bar{A} \cdot \bar{B}, \quad \text{ovvero:} \quad A + B = (\overline{\bar{A} \cdot \bar{B}})$$

$$C_2) \quad \overline{A \cdot B} = \bar{A} + \bar{B}, \quad \text{ovvero:} \quad A \cdot B = (\overline{\bar{A} + \bar{B}})$$

Possiamo cioè anche dire che la somma di due o più segnali corrisponde all'inverso del prodotto degli inversi dei segnali stessi, mentre il prodotto di due o più segnali corrisponde all'inverso della somma degli inversi dei segnali stessi.

Questi teoremi possono venire dimostrati, attraverso le mappe di Venn, come indica la fig. 1.38.

Principali teoremi dell'algebra di Boole.

Dai postulati di cui sopra derivano diversi teoremi, molto utili nello studio dei processi di semplificazione delle relazioni fra i vari segnali.

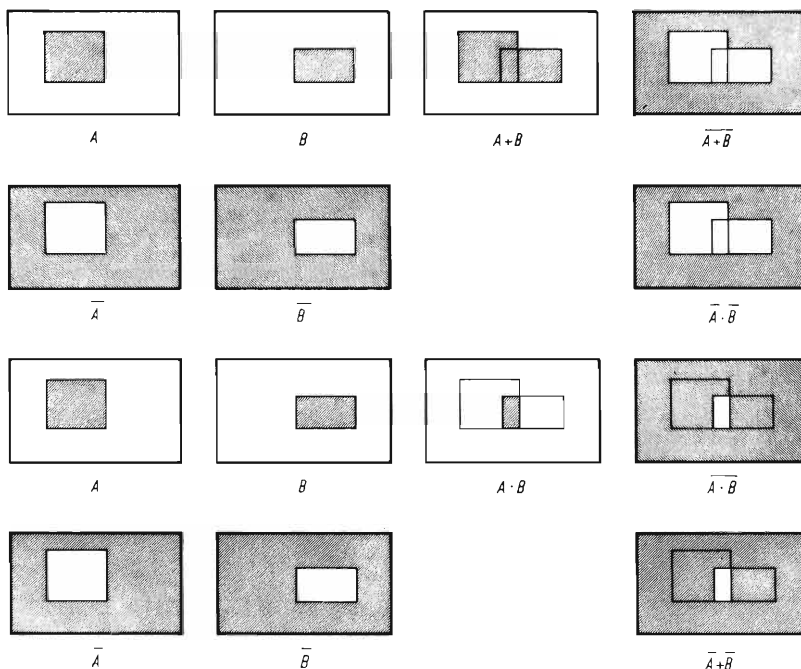
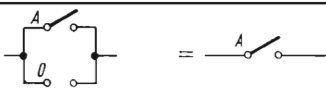
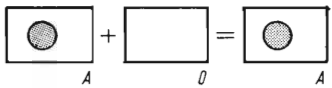
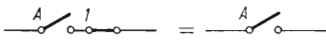
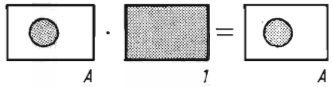
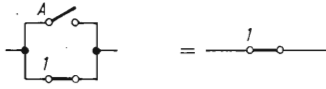
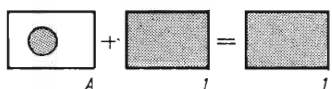
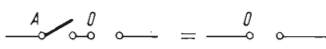
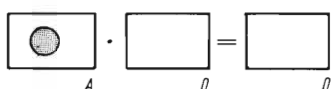
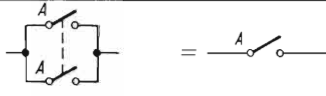
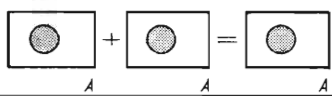
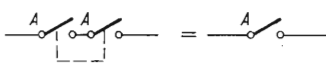
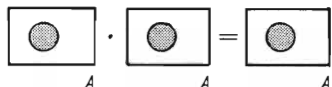
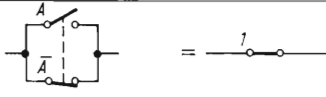
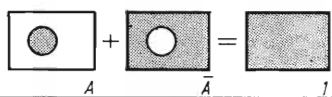
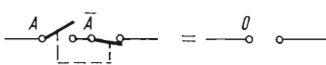
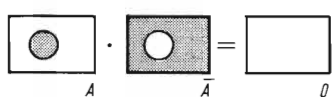
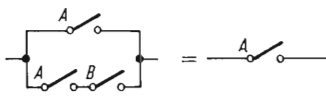
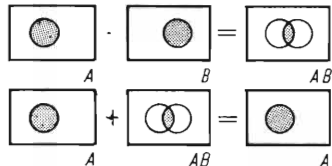
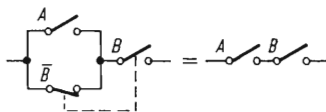
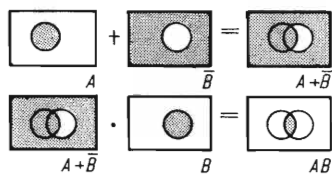



Fig. 1.38 - Dimostrazione, attraverso le mappe di Venn, dei teoremi di De Morgan.

1) $\overline{A+B}=\overline{A}\cdot\overline{B}$ 2) $\overline{A\cdot B}=\overline{A}+\overline{B}$

Indichiamo qui di seguito i principali teoremi; per alcuni di questi, nella tabella 1.3, ne abbiamo schematizzato la dimostrazione, sia attraverso gli schemi equivalenti a contatti, sia per mezzo delle mappe di Venn.

$T_1)$ $A + 0 = A$

$T_{1a})$ $A \cdot 1 = A$

$T_2)$ $A + 1 = 1$

$T_{2a})$ $A \cdot 0 = 0$

$T_3)$ $A + A = A$

$T_{3a})$ $A \cdot A = A$

$T_4)$ $\overline{(A)} = \overline{A}$

$T_{4a})$ $\overline{\overline{(A)}} = A$

$T_5)$ $A + \overline{A} = 1$

TAB. 1.3 - *Schermatizzazione attraverso circuiti a relè e dimostrazione con le mappe di Venn, di alcuni teoremi dell'algebra di Boole.*

Enunciato	Schema equivalente a relè	Mappe di Venn
$A + 0 = A$		$A + 0 = A$
$A \cdot 1 = A$		$A \cdot 1 = A$
$A + 1 = 1$		$A + 1 = 1$
$A \cdot 0 = 0$		$A \cdot 0 = 0$
$A + A = A$		$A + A = A$
$A \cdot A = A$		$A \cdot A = A$
$A + \bar{A} = 1$		$A + \bar{A} = 1$
$A \cdot \bar{A} = 0$		$A \cdot \bar{A} = 0$
$A + AB = A$		$A \cdot B = AB$; $A + AB = A$
$(A+\bar{B}) \cdot B = AB$		$A + \bar{B} = A+\bar{B}$; $(A+\bar{B}) \cdot B = AB$

$T_6)$ $A \cdot \overline{A} = 0$

$T_7)$ $A + B = B + A$

$T_{7a})$ $A \cdot B = B \cdot A$

$T_8)$ $A + AB = A$

$T_{8a})$ $A (A + B) = A$

$T_9)$ $(A + \overline{B})\, B = AB$

$T_{9a})$ $A\overline{B} + B = A + B$

$T_{10})$ $A + B + C = (A + B) + C = A + (B + C)$

$T_{10a})$ $ABC = (AB)\, C = A\, (BC)$

$T_{11})$ $AB + AC = A\, (B + C)$

$T_{11a})$ $(A + B)\,(A + C) = A + BC$

Riportiamo infine nella tabella 1.4 un esempio di varie combinazioni di tre segnali.

TAB. 1.4 - *Combinazioni varie di tre segnali.*

A B C	$\overline{A}$ $\overline{B}$ $\overline{C}$	$B + C$	$\overline{B} \cdot \overline{C}$	$A\,(B + C)$	$\overline{A\,(B + C)}$	$A + \overline{B} \cdot \overline{C}$
0 0 0	1 1 1	0	1	0	1	1
1 0 0	0 1 1	0	1	0	1	1
0 1 0	1 0 1	1	0	0	1	0
0 0 1	1 1 0	1	0	0	1	0
1 1 0	0 0 1	1	0	1	0	1
0 1 1	1 0 0	1	0	0	1	0
1 0 1	0 1 0	1	0	1	0	1
1 1 1	0 0 0	1	0	1	0	1

Proprietà distributive.

Le proprietà distributive, nella somma e nel prodotto di segnali logici, sono espresse da queste due leggi

1) $A \cdot (B + C) = A \cdot B + A \cdot C$

2) $A + B \cdot C = (A + B)\,(A + C)$

Anche queste due leggi possono facilmente essere dimostrate coll'ausilio della esemplificazione con contatti elettromeccanici e con le mappe di Venn.

Possono inoltre essere eseguite tutte le operazioni sui polinomi (p. es., prodotto di polinomi e raccolta a fattor comune), tenendo però presente i postulati e i teoremi di cui sopra, ed in particolare:

$$A + A + A$$
$$A \cdot A = A$$

Per esempio:

$$(A + B\ (AC + D) = AC + AD + ABC + BD = A\ (C + D) + \\ + B\ (AC + D)$$
$$(A + B)\ (A + C) = A + AB + AC + BC$$

e qui, ricordando che $A + AB = A$, e quindi similmente anche $A + AC = A$, l'espressione si riduce a:

$$A + BC$$

Rappresentazione con le mappe di Karnaugh.

Le mappe di Karnaugh consentono una rappresentazione più sinstetica degli stati del sistema, che non le tabelle della verità; inoltre permettono di risalire all'espressione più semplice delle variabili di ingresso che dia lo stesso risultato: permettono cioè, se la cosa è possibile, di semplificare le espressioni stesse. (La semplificazione potrebbe ovviamente essere effettuata anche con altri mezzi: p. es. attraverso l'applicazione dei vari postulati e teoremi sopra indicati).

La rappresentazione con le mappe di Karnaugh è sufficientemente agevole nei casi con due, tre o quattro variabili di ingresso. Nei casi con un numero più elevato di variabili, può essere conveniente scindere il sistema in due o più sottosistemi, e studiare su questi la minimizzazione.

Mappe di Karnaugh per due variabili.

Nel caso di due variabili, la mappa ha quattro caselle: due colonne e due righe. In orizzontale si indicano i possibili valori della prima variabile, in verticale quelli della seconda. In ciascuna casella indicheremo il valore che assume la funzione in corrispondenza alle varie combinazioni delle variabili di ingresso.

Per esempio, nella fig. 1.39 è riportata la mappa di Karnaugh relativa alla funzione:

$$U = AB + \overline{A} + B$$

avremo:

per	$A = 0$	$B = 0$	$U = 1$
per	$A = 1$	$B = 0$	$U = 0$
per	$A = 0$	$B = 1$	$U = 1$
per	$A = 1$	$B = 1$	$U = 1$

L'espressione semplificata si ottiene raccogliendo le possibili coppie di 1 in caselle adiacenti (le coppie si possono anche sovrapporre). Per ogni coppia si scrive il valore della grandezza che non è variata (diretta o negata a seconda che la coppia sia in corrispondenza al valore 1 o al valore 0 della grandezza stessa), ed infine se ne fa la somma.

Nel caso della fig. 1.39 avremo:

1° coppia (corrispondente alla 1° colonna): $\overline{A}$

2° coppia (corrispondente alla 2° riga): B.

La funzione semplificata è pertanto:

$$U = \overline{A} + B$$

Se vi fosse un solo uno, la funzione sarebbe il prodotto delle due grandezze, che figurerebbero dirette o negate a seconda che figurino con 1 o 0 nell'intersezione della casella in questione.

Per esempio, nel caso della fig. 1.40, abbiamo un solo uno, in

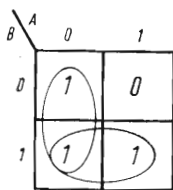



Fig. 1.39 - Mappa di Karnaugh relativa ad una funzione a 2 variabili.

Espressione originaria: $U = AB + \overline{A} + B$

Espressione semplificata: $U = \overline{A} + B$

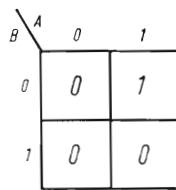



Fig. 1.40 - Mappa di Karnaugh relativa alla funzione:

$U = A \cdot B$

corrispondenza all'intersezione fra $A = 1$ e $B = 0$. La funzione semplificata risulterà pertanto:

$$U = A \cdot \overline{B}$$

La fig. 1.41 riporta le mappe di Karnaugh di tutte le possibili combinazioni di una funzione di due variabili (dalle stesse si possono controllare i teoremi di De Morgan). Notiamo che se gli « 1 » occupassero una sola riga, od una sola colonna, la funzione sarebbe in realtà relativa ad una sola variabile: quella che appare in quella riga o colonna.

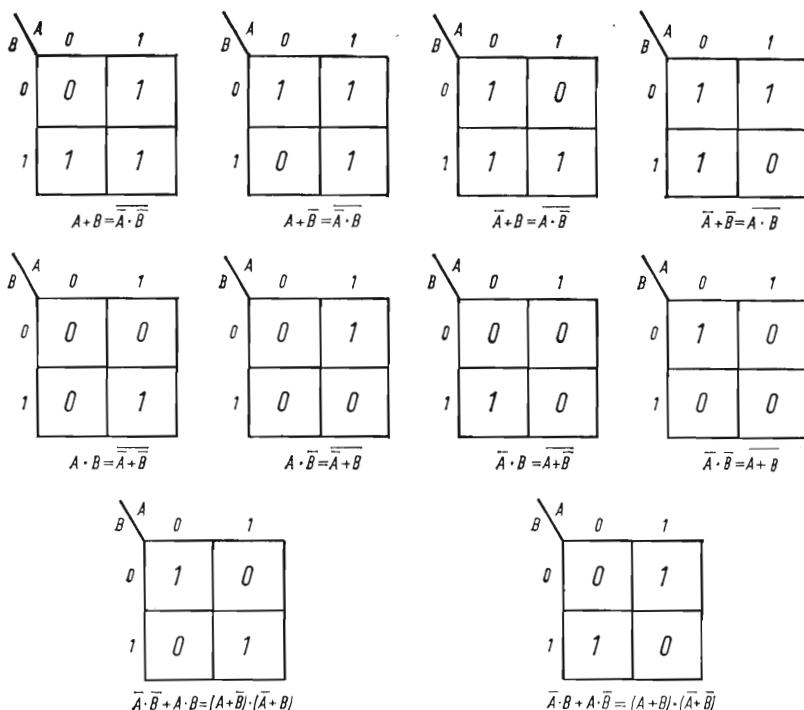



Fig. 1.41 - Mappa di Karnaugh delle possibili combinazioni di una funzione di due variabili.

Mappe di Karnaugh per tre variabili.

Nel caso di una funzione di tre variabili, si portano in orizzontale le quattro combinazioni di due delle variabili, ed in verticale i due valori della terza.

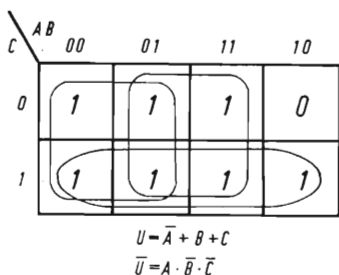



Fig. 1.42 - Mappa di Karnaugh relativa ad una funzione di tre variabili.

Espressione originaria: $U = \overline{A} + \overline{A\overline{C}} + AB$
L'espressione minimizzata può essere trovata anche facendo riferimento alla posizione dell'unico zero e tenendo conto che a questa corrisponde l'uscita negata.

Si hanno così 8 caselle.

Le quattro combinazioni delle prime due variabili devono essere riportate in modo che fra due caselle adiacenti vi sia la commutazione di una sola variabile; per esempio nell'ordine:

00 - 01 - 11 - 10

La mappa viene poi compilata scrivendo in ogni casella il valore assunto dalla funzione per la determinata combinazione dei segnali di ingresso corrispondenti alle intersezioni della casella stessa.

Nella fig. 1.42 è rappresentata, per esempio, la mappa relativa alla funzione:

$$U = \overline{A} + \overline{A\overline{C}} + AB$$

L'espressione semplificata risulta:

$$U = \overline{A} + B + C$$

La ricerca dell'espressione semplificata può essere ottenuta anche riferendosi alla posizione dell'unico zero, e tenendo presente che a questa corrisponde l'uscita negata:

$$\overline{U} = A \cdot \overline{B} \cdot \overline{C}$$

La minimizzazione avviene anzitutto ricercando i possibili gruppi di quattro « 1 » adiacenti, cioè formanti un quadrato o disposti su di un'unica riga (sono considerate adiacenti anche la prima e l'ultima colonna). Se restano ancora degli 1 liberi, cercare ora le combinazioni di due « 1 » adiacenti, fino ad impegnare tutti gli 1

(per minimizzare, occorre però cercare anzitutto le combinazioni a quattro, anche utilizzando più volte gli stessi 1).

La funzione minimizzata corrisponderà alla somma di tanti addendi quanti sono i gruppi: i gruppi di quattro daranno luogo ad un addendo comprendente una sola variabile (quella che nel gruppo stesso conserva sempre lo stesso valore); i gruppi di due daranno luogo ad un addendo con le due variabili che hanno conservato lo stesso valore nel gruppo stesso. Infine se vi fosse un « 1 » isolato, si avrebbe un addendo comprendente tutte e tre le variabili.

Mappe di Karnaugh per quattro variabili.

Per quattro variabili avremo quattro righe e quattro colonne, con gli stessi criteri indicati in precedenza.

La minimizzazione avverrà cercando anzitutto i gruppi di otto « 1 » adiacenti, poi quelli di quattro, di due e infine di eventuali « 1 » isolati.

Anche qui per ogni gruppo si scriveranno le espressioni relative al prodotto delle variabili che nel gruppo stesso conservano sempre lo stesso valore, e si sommeranno i vari addendi.

La fig. 1.43 rappresenta la mappa di Karnaugh relativa alla espressione:

$$AB + ABC + ACD$$

riducibile all'espressione:

$$AB + ACD$$

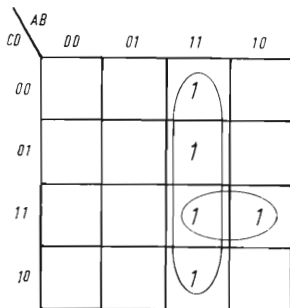



Fig. 1.43 - Mappa di Karnaugh relativa ad una funzione di quattro variabili.
Espressione originaria: $U = AB + ABC + ACD$
Espressione semplificata: $U = AB + ACD$

PARTE SECONDA

CIRCUITI DI CONTEGGIO

CAPITOLO I

CONSIDERAZIONI FONDAMENTALI

Generalità.

Una applicazione caratteristica dei circuiti logici industriali è costituita dai circuiti di conteggio.

E' noto lo scopo di questi circuiti: si tratta di conteggiare gli impulsi elettrici provenienti da appositi trasduttori, nei tipi più semplici totalizzandoli e permettendo la lettura del numero raggiunto, ed in alcuni casi permettendo l'emissione di un segnale elettrico quando viene raggiunto il numero di impulsi predisposti (contatori a predisposizione).

Gli impulsi da conteggiare possono a loro volta corrispondere ad eventi molto diversi, come per esempio:

— conteggio di pezzi (il trasduttore, generalmente di tipo fotoelettrico, fornisce un impulso in corrispondenza al passaggio di ciascun pezzo);

— conteggio di numero di giri o di spazi percorsi (il trasduttore, generalmente di tipo elettromeccanico o fotoelettrico, fornisce un impulso in corrispondenza ad ogni giro o frazione di giro, oppure in corrispondenza ad una frazione di unità di spostamento lineare);

— conteggio di tempi (in questo caso gli impulsi vengono forniti da un oscillatore a frequenza rigorosamente costante);

— misure di portata o simili (in questo caso il trasduttore è collegato ad opportuni dispositivi di misura e fornisce un impulso in corrispondenza di ogni unità o frazione di unità della grandezza da misurare).

Il conteggio normalmente viene effettuato in un solo senso (in addizione); in alcuni casi viene però richiesto il conteggio nei due sensi (in addizione o sottrazione): per esempio, quando si debba tener

conto dello spostamento nei due sensi di un organo in movimento, oppure quando il contatore debba rilevare la differenza di due movimenti o di due conteggi.

In quest'ultimo caso avremo due serie di impulsi, di cui una deve venir conteggiata in addizione e l'altra in sottrazione; nel primo caso invece la serie di impulsi sarà unica, ed occorrerà inviare al contatore una seconda informazione (dipendente dal senso del movimento) per precisare se il conteggio debba essere effettuato in addizione o sottrazione.

I problemi di cui sopra possono essere risolti, specialmente nei casi più semplici, anche da contatori elettromeccanici, costituiti da una bobina di attrazione e da un dispositivo ad arpionismo, che fa avanzare il numeratore di conteggio. Quando il conteggio si debba effettuare nei due sensi si avranno due bobine, una per il conteggio in addizione ed una per il conteggio in sottrazione.

Detti contatori possono essere anche completati da un predispositore, che permette di ottenere la chiusura di un contatto elettrico al raggiungimento della cifra prefissata.

Inconveniente principale dei contatori elettromeccanici è una velocità di conteggio piuttosto limitata (circa 10 impulsi al secondo), assolutamente insufficiente per molte applicazioni; essi sono inoltre soggetti ai difetti comuni a tutti i dispositivi elettromeccanici, e cioè logorio e aggressibilità dagli agenti atmosferici.

Gli elementi logici permettono invece di effettuare lo stesso conteggio con una velocità molto più elevata, dell'ordine di decine di migliaia di impulsi al secondo, ed inoltre sono esenti da logorio e insensibili agli agenti esterni.

Nella descrizione di questi dispositivi, distingueremo le seguenti parti costruttive:

1) il dispositivo di conteggio vero e proprio;

2) il dispositivo di visualizzazione;

3) il dispositivo di predisposizione.

Sistemi di numerazione e conteggio.

Nell'uso corrente tutte le numerazioni sono fatte nel sistema decimale, che si basa sull'impiego di 10 cifre diverse, dalla cui combinazione risulta il numero desiderato. Il peso di ciascuna cifra varia secondo la potenza di 10 e cioè, in un determinato numero, l'ultima cifra si intende moltiplicata per 1 (10^0), la penultima cifra per 10 (10^1), la terzultima cifra per 100 (10^2) e così via.

Per esempio il numero 8345 si intende formato da:

$$
\begin{array}{lcr}
5 \times 1 & = & 5 \\
4 \times 10 & = & 40 \\
3 \times 100 & = & 300 \\
8 \times 1000 & = & 8000 \\
\hline
 & & 8345
\end{array}
$$

Questo sistema non può essere utilizzato nei circuiti elettronici di conteggio, in quanto occorrerebbe disporre di 10 segnali elettrici diversi (per esempio: 10 livelli di tensione) che non sono facilmente ottenibili con i sistemi normali. In particolare impiegando elementi logici abbiamo a disposizione due soli segnali elettrici (0 e 1).

Occorre pertanto ricorrere ad un sistema di conteggio che possa disporre di due sole cifre; tale sistema è detto sistema *binario.*

La formazione dei numeri in tale sistema è del tutto analoga a quella del sistema decimale, ma con la differenza che il peso di ciascuna cifra varia secondo la potenza di 2.

Per esempio il numero binario 10110 risulta corrispondente a:

$$
\begin{array}{lcr}
0 \times 1 & = & 0 \\
1 \times 2 & = & 2 \\
1 \times 4 & = & 4 \\
0 \times 8 & = & 0 \\
1 \times 16 & = & 16 \\
\hline
 & & 22
\end{array}
$$

corrisponde cioè al numero 22 in codice decimale.

Nella tabella 2.1 sono riportati, a titolo di esempio, i primi 16 numeri tradotti in codice binario da cui risulta chiaramente il meccanismo del sistema.

Con questo codice (detto *binario naturale*) risulta però complessa la traduzione dal sistema decimale a quello binario e viceversa; si preferisce pertanto ricorrere ad un sistema misto, detto *binario decimale*, in cui ogni cifra dell'espressione decimale di un numero viene tradotta nella corrispondente espressione binaria, che risulterà pertanto dalla combinazione di quattro cifre binarie (dette anche *bits*).

Pertanto ogni numero in codice decimale risulta scomposto in tanti gruppi di quattro bits, costituenti ciascuno una decade.

Utilizzando il codice binario naturale, ogni decade è espressa dai primi dieci numeri di detto codice, le cui cifre avranno rispettivamente il peso di 8 - 4 - 2 - 1.

TAB. 2.1 - *Corrispondenze in codice binario naturale dei primi sedici numeri decimali.*

Codice Decimale	Codice Binario
0	0
1	1
2	10
3	11
4	100
5	101
6	110
7	111
8	1000
9	1001
10	1010
11	1011
12	1100
13	1101
14	1110
15	1111

TAB. 2.2 - *Alcuni esempi di codici binario - decimali.*

codice	8421	2421	4321	4421	5221
0	0000	0000	0000	0000	0000
1	0001	0001	0001	0001	0001
2	0010	0010	0010	0010	0010
3	0011	0011	0100	0011	0011
4	0100	0100	1000	0100	0110
5	0101	1011	1001	0101	1000
6	0110	1100	1010	0110	1001
7	0111	1101	1100	0111	1010
8	1000	1110	1101	1100	1011
9	1001	1111	1111	1101	1110

Per ragioni inerenti alle possibilità di meglio eseguire i controlli, si preferisce spesso ricorrere a codici binari aventi cifre di peso diverso: a titolo di esempio nella tabella 2.2 è riportata la traduzione di una decade in 5 diversi tipi di codice binario; i vari codici sono appunto contrassegnati dalla combinazione dei pesi dei vari bits (per esempio, codice 2 4 2 1).

CAPITOLO II

CONTATORI IN CODICE BINARIO UNIDIREZIONALI

Generalità.

Per la realizzazione di contatori in codice binario si usano gli elementi « Contatori binari », descritti al Cap. III - parte I. Come si ricorderà, questi elementi cambiano di stato ad ogni impulso portato al loro ingresso (più precisamente, in corrispondenza al fronte di discesa di ogni impulso). Sono muniti di due uscite, una diretta ed una negata, ed anche di due entrate ausiliarie di « set » e « reset » in continua, attraverso le quali si può portare l'elemento stesso in uno dei due stati, indipendentemente dagli impulsi di ingresso.

Nel sistema binario naturale, è sufficiente disporre di tanti contatori binari, in catena fra loro, quante sono le cifre in codice binario da realizzare.

La fig. 2.1 rappresenta lo schema di un contatore binario a 4 cifre (corrispondenti ai numeri da 0 a 15); nella stessa figura è indicato lo stato dei quattro contatori alla fine di ciascun impulso.

L'uscita dell'ultimo contatore può essere utilizzata come riporto per il comando di eventuali cifre successive.

Nella fig. 2.2 è riportato il diagramma, in funzione del tempo dei segnali di uscita dei 4 contatori (il cambiamento di stato di ogni contatore avviene in corrispondenza al fronte di discesa dell'impulso negativo di comando).

Qualora si impieghi il codice binario decimale, per ogni cifra decimale entrano in considerazione quattro contatori binari; poichè questi effettuerebbero il conteggio fino al 15, occorre, con un particolare artificio, comandare il passaggio della posizione di 9 a quella di 0, saltando le altre sei posizioni intermedie.

Questo artificio può essere realizzato in diversi modi; a titolo

Impulsi	A	$\bar{A}$	B	$\bar{B}$	C	$\bar{C}$	D	$\bar{D}$
0	0	1	0	1	0	1	0	1
1	1	0	0	1	0	1	0	1
2	0	1	1	0	0	1	0	1
3	1	0	1	0	0	1	0	1
4	0	1	0	1	1	0	0	1
5	1	0	0	1	1	0	0	1
6	0	1	1	0	1	0	0	1
7	1	0	1	0	1	0	0	1
8	0	1	0	1	0	1	1	0
9	1	0	0	1	0	1	1	0
10	0	1	1	0	0	1	1	0
11	1	0	1	0	0	1	1	0
12	0	1	0	1	1	0	1	0
13	1	0	0	1	1	0	1	0
14	0	1	1	0	1	0	1	0
15	1	0	1	0	1	0	1	0

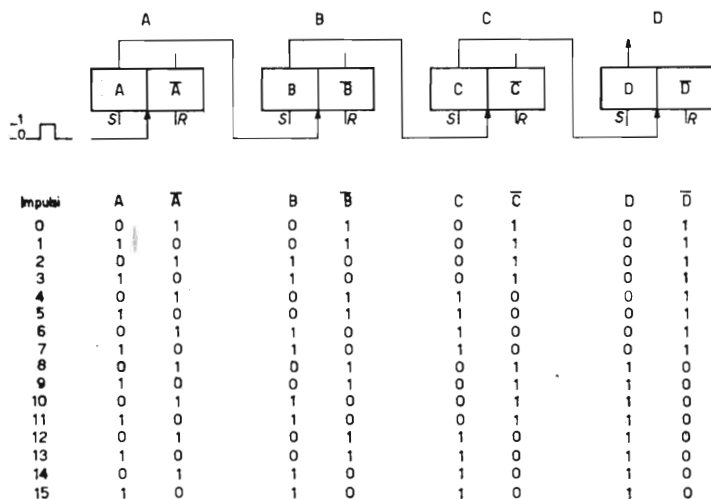



Fig. 2.1 - Contatore unidirezionale a 4 cifre binarie.

Il contattore è in codice binario naturale, ed è composto da 4 elementi contatori, corrispondenti a 4 cifre del codice binario, mediante le quali si possono conteggiare 16 numeri (da 0 a 15 del codice decimale).

di esempio, nella figura 2.3 è appunto riportato lo schema di una decade binaria-decimale, in cui l'ultimo contatore è sostituito da un bistabile; dalla tabella riportata sotto la figura stessa, nonchè dal diagramma riportato nella fig. 2.4, risulta chiaro come venga effettuato il passaggio da 9 a 0.

Infatti, il comando del contatore *B* è effettuato tramite un elemento NOR che prende come ingresso l'uscita invertita del primo contatore (segnale $\bar{A}$) e l'uscita del bistabile (segnale *D*).

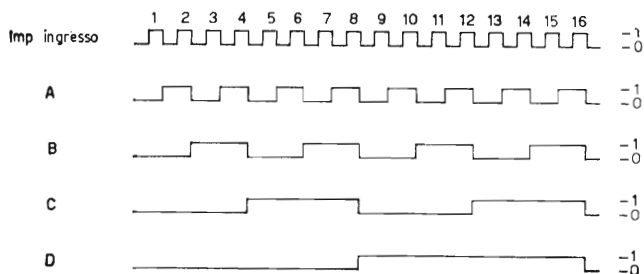



Fig. 2.2 - Diagramma dei segnali di uscita del contatore binario di fig. 2.1.

La commutazione dei contatori avviene in corrispondenza del passaggio del segnale di ingresso dai livello logico 1 a 0.

Impulsi	A	Ā	X	B	B̄	C	C̄	D	D̄
0	0	1	0	0	1	0	1	0	1
1	1	0	1	0	1	0	1	0	1
2	0	1	0	1	0	0	1	0	1
3	1	0	1	1	0	0	1	0	1
4	0	1	0	0	1	1	0	0	1
5	1	0	1	0	1	1	0	0	1
6	0	1	0	1	0	1	0	0	1
7	1	0	1	1	0	1	0	0	1
8	0	1	0	0	1	0	1	1	0
9	1	0	0	0	1	0	1	1	0
0	0	1	0	0	1	0	1	0	1

Fig. 2.3 - Contatore unidirezionale corrispondente ad 1 decade in codice binario - decimale (8 - 4 - 2 - 1).

Il contatore è composto da 3 elementi contatori binari, da un bistabile e da un elemento NOR; i collegamenti sono realizzati in modo che dalla posizione corrispondente al numero 9 si passi a quella di 0, saltando le altre 7 posizioni del codice binario naturale.

Nelle posizioni da 1 a 7 l'uscita D è uguale a O; pertanto il NOR si limita ad invertire il segnale $\overline{A}$; all'uscita del NOR si ha pertanto il segnale A e quindi il comando normale del contatore B. Nel contempo il segnale A sull'entrata di « reset » del bistabile D non ha alcun effetto, essendo lo stesso già in posizione 0 - 1.

Fig. 2.4 - Diagramma dei segnali di uscita del contatore binario di fig. 2.3.

Occorre tener presente che l'elemento D è un bistabile il cui « set » è comandato dal passaggio a zero del segnale C, ed il « reset » dal passaggio a zero del segnale A.

Quando si arriva alla posizione 8 il segnale C passa da 1 a 0 e fa quindi commutare D nella posizione 1 - 0, tenendo così a 0 l'ingresso del blocchetto B. Alla posizione 9 si ha pertanto solo la commutazione di A; il bistabile D non cambia di stato in quanto che il segnale A passa da 0 a 1.

Al successivo impulso (posizione di 0) A commuta nella posizione 0 - 1, provocando pertanto il reset nel contatore D.

Gli altri due contatori restano invariati e si riottiene così la posizione di 0.

Contatori sincronizzati.

I contatori sopra descritti, sono del tipo detto « trascinato » in quanto la commutazione di ciascun elemento contatore comanda in catena l'eventuale commutazione del successivo. Il tempo di commutazione di ciascun elemento è molto piccolo (dell'ordine di qualche milionesimo di secondo), ma in catene di contatori molto lunghe potrebbero nascere differenze più notevoli fra la commutazione del primo elemento e quella dell'ultimo: si tratterebbe sempre di tempi molto piccoli, ma sufficienti in qualche caso a provocare disturbi o falsi funzionamenti.

Per ovviare a questo inconveniente si preferisce spesso ricorrere a contatori *sincronizzati*, in cui cioè è lo stesso impulso di comando che viene portato, attraverso opportuni circuiti di coincidenza, su tutti gli elementi che debbono venire commutati. In tal modo tutti gli elementi commutano contemporaneamente.

Impulsi	A	$\overline{A}$	B	$\overline{B}$	C	$\overline{C}$	D	$\overline{D}$
0	0	1	0	1	0	1	0	1
1	0	1	0	1	0	1	1	0
2	0	1	0	1	1	0	0	1
3	0	1	0	1	1	0	1	0
4	0	1	1	0	0	1	0	1
5	1	0	0	1	1	0	1	0
6	1	0	1	0	0	1	0	1
7	1	0	1	0	0	1	1	0
8	1	0	1	0	1	0	0	1
9	1	0	1	0	1	0	1	0

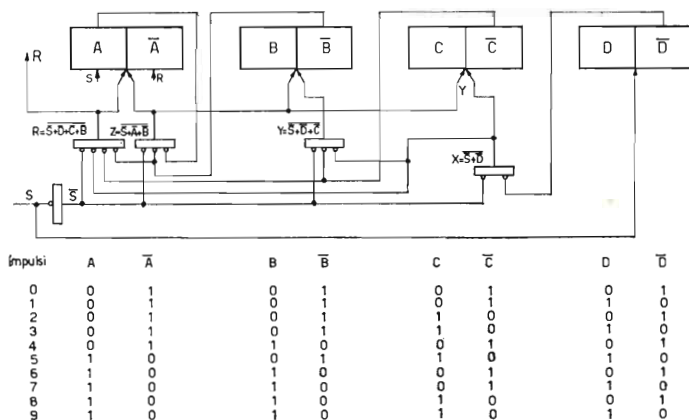



Fig. 2.5 - Contatore unidirezionale sincronizzato binario - decimale (1 decade) - Codice 2 - 4 - 2 - 1.

La commutazione di tutti gli elementi viene comandata contemporaneamente dall'impulso di ingresso S.

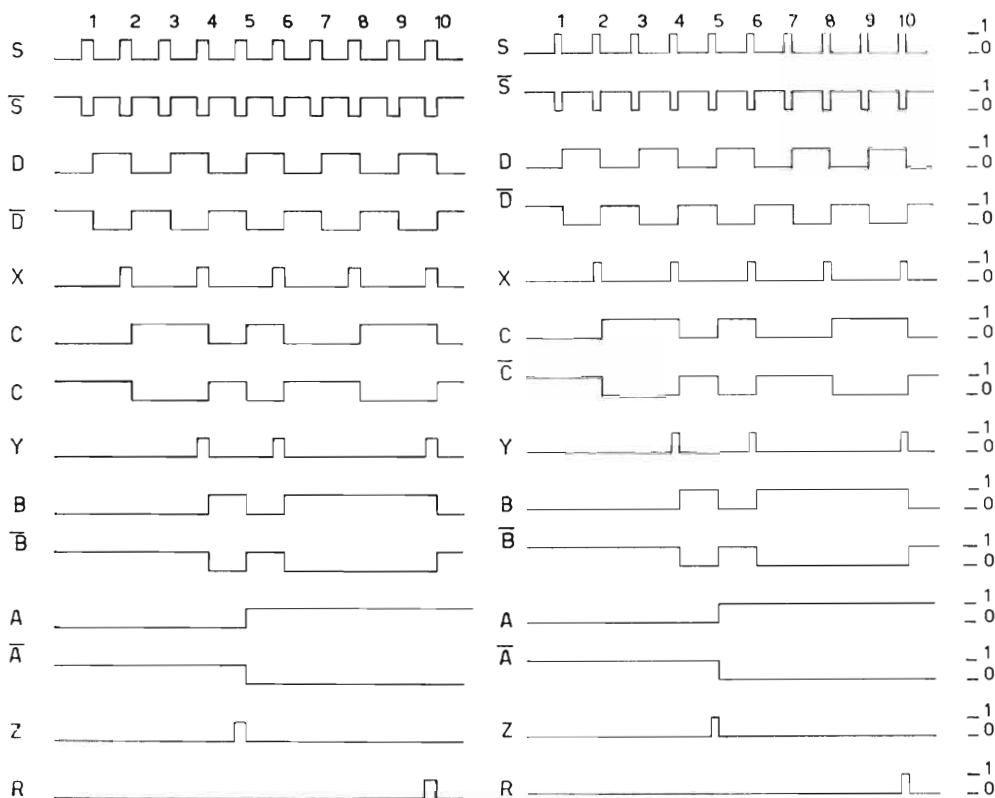



Fig. 2.6 - Diagramma degli impulsi di comando relativi al contatore unidirezionale sincronizzato di fig. 2.5.

I circuiti di coincidenza devono naturalmente predisporre il passaggio dell'impulso di comando a ciascun elemento solo quando ciò è richiesto dalla sequenza di intervento degli elementi stessi.

A titolo di esempio, nella fig. 2.5 è riportato lo schema di una decade sincronizzata secondo il codice 2 4 2 1, e nella fig. 2.6 il diagramma degli impulsi ad essa relativo.

CAPITOLO III

CONTATORI BINARI REVERSIBILI

Generalità

I contatori sopra indicati sono *unidirezionali*: effettuano cioè solo il conteggio in addizione. Per molte applicazioni occorrono contatori che effettuino il conteggio sia in addizione che in sottrazione: occorre pertanto realizzare dei contatori reversibili.

Se osserviamo la sequenza degli stati dei vari elementi del contatore binario indicato nella fig. 2.1, vediamo che l'elemento contatore A deve commutare sia per passare ad un numero superiore (caso del conteggio in addizione) che per passare ad un numero inferiore (caso del conteggio in sottrazione); pertanto il comando di questo primo contatore non dipende dal senso in cui viene effettuato il conteggio.

Diverso invece è il caso degli elementi contatori successivi: infatti, nel conteggio *in addizione*, ogni elemento commuta quando l'uscita diretta dell'elemento precedente passa da 1 a 0; nel conteggio in sottrazione invece la commutazione deve avvenire quando l'uscita *inversa* dell'elemento precedente passa da 1 a 0. Questo risulta chiaro se osserviamo le seguenti sequenze relative ai primi tre elementi di un contatore in codice binario naturale.

Conteggio in addizione:

	A	$\overline{A}$	B	$\overline{B}$	C	$\overline{C}$
0	0	1	0	1	0	1
1	1	0	0	1	0	1
2	0	1	1	0	0	1
3	1	0	1	0	0	1
4	0	1	0	1	1	0

Conteggio in sottrazione:

	A	$\overline{A}$	B	$\overline{B}$	C	$\overline{C}$
4	0	1	0	1	1	0
3	1	0	1	0	0	1
2	0	1	1	0	0	1
1	1	0	0	1	0	1
0	0	1	0	1	0	1

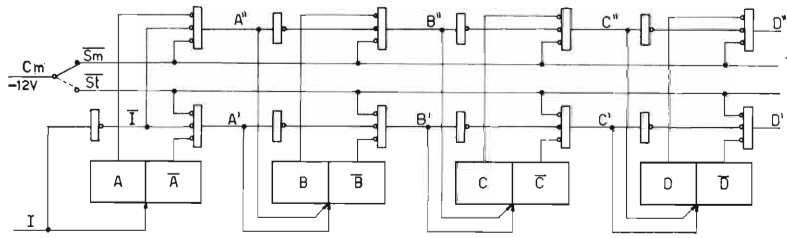



Fig. 2.7 - Contatore reversibile binario - decimale (1 decade) - Codice 1 - 2 - 4 - 8.

Il contatore può contare sia in somma che in sottrazione; gli impulsi giungono tutti dalla stessa via (segnale I), mentre la scelta fra somma e sottrazione è fatta dal commutatore C_m.

Impulsi		A	$\overline{A}$	B	$\overline{B}$	C	$\overline{C}$	D	$\overline{D}$
	0	0	1	0	1	0	1	0	1
in sottrazione	1	1	0	0	1	0	1	0	1
	2	0	1	1	0	0	1	0	1
	3	1	0	1	0	0	1	0	1
	4	0	1	0	1	1	0	0	1
	5	1	0	0	1	1	0	0	1
	6	0	1	1	0	1	0	0	1
in addizione	5	1	0	0	1	1	0	0	1
	4	0	1	0	1	1	0	0	1
	3	1	0	1	0	0	1	0	1
	2	0	1	1	0	0	1	0	1
	1	1	0	0	1	0	1	0	1
	0	0	1	0	1	0	1	0	1

Fig. 2.8 - Diagramma degli impulsi di comando del contatore reversibile di fig. 2.7.

Gli impulsi A' - B' - C' corrispondono al conteggio in addizione; gli impulsi A'' - B'' - C'' al conteggio in sottrazione.

Il contatore reversibile deve pertanto selezionare il percorso degli impulsi di comando, secondo due diversi tragitti, a seconda che si tratti di conteggio in addizione o in sottrazione.

La fig. 2.7 rappresenta un contatore reversibile binario naturale, a 4 cifre binarie. In questo caso, la serie di impulsi perviene da un'unica linea, mentre una commutazione esterna permette di scegliere il conteggio in addizione oppure in sottrazione. Come si può rilevare, gli impulsi di comando giungono tutti all'elemento contatore *A* (prima cifra binaria), mentre dal contatore *A* al *B* al *C* e così via vengono smistati attraverso un circuito logico che li seleziona sulla

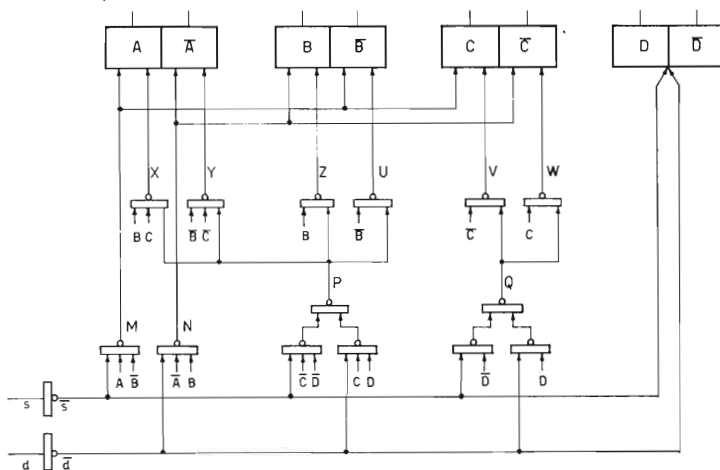



Fig. 2.9 - Contatore reversibile sincronizzato binario - decimale (1 decade) - Codice 2 - 4 - 2 - 1.
Il contatore è composto da tre bistabili ed un contatore binario, oltre a vari elementi NOR di comando; vi sono due ingressi distinti: gli impulsi « *s* » vengono contati in somma gli impulsi « *d* » in differenza.

via relativa all'« addizione » oppure alla « sottrazione ». (Occorre tenere presente che, essendo la logica realizzata con elementi NOR, si portano come ingressi gli inversi dei segnali da considerare). I diagrammi della fig. 2.8 indicano chiaramente l'andamento dei vari segnali.

Con procedimento analogo possono naturalmente essere realizzati contatori reversibili in codice binario-decimale come pure decadi con codice diverso da quello 8 - 4 - 2 - 1.

La fig. 2.9 riporta lo schema di una decade sincronizzata reversibile e la fig. 2.10 il relativo diagramma degli impulsi; da queste

figure ci si può rendere conto facilmente del meccanismo del loro funzionamento.

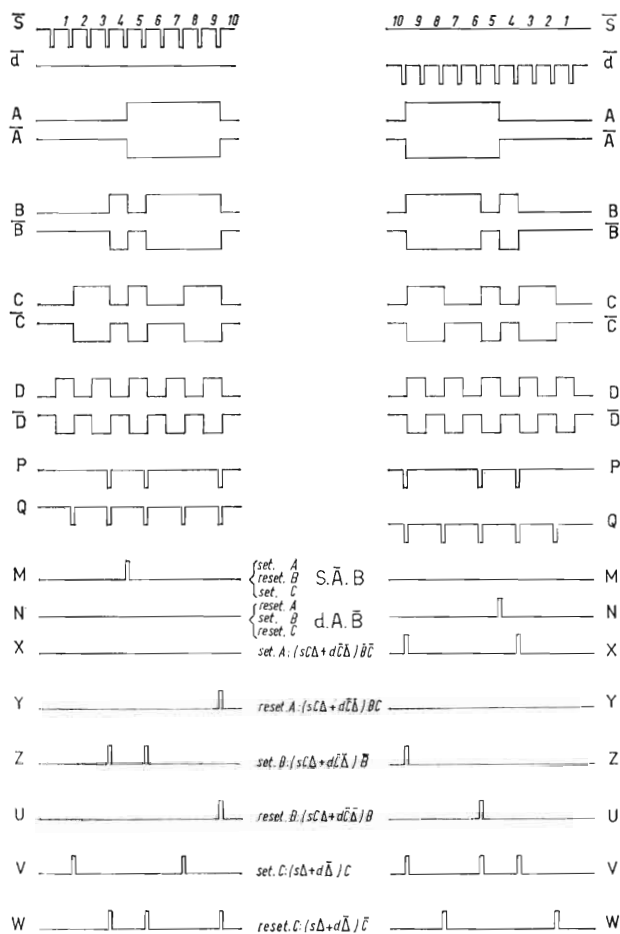



Fig. 2.10 - Diagramma degli impulsi di comando relativo al contatore reversibile sincronizzato di fig. 2.9.

CAPITOLO IV

DECODIFICA E VISUALIZZAZIONE

Generalità.

Per poter rendere visibile il contenuto delle decadi, sotto forma di un numero in cifre decimali, occorre anzitutto *decodificare*, ovverossia convertire le informazioni contenute nel contatore stesso in informazioni in codice decimale, e con le stesse azionare particolari dispositivi, detti *display* o visualizzatori, generalmente luminosi, che permettono la lettura diretta del contenuto del contatore stesso.

	A B C D
0	0 0 0 0
1	1 0 0 0
2	0 1 0 0
3	1 1 0 0
4	0 0 1 0
5	1 0 1 0
6	0 1 1 0
7	1 1 1 0
8	0 0 0 1
9	1 0 0 1

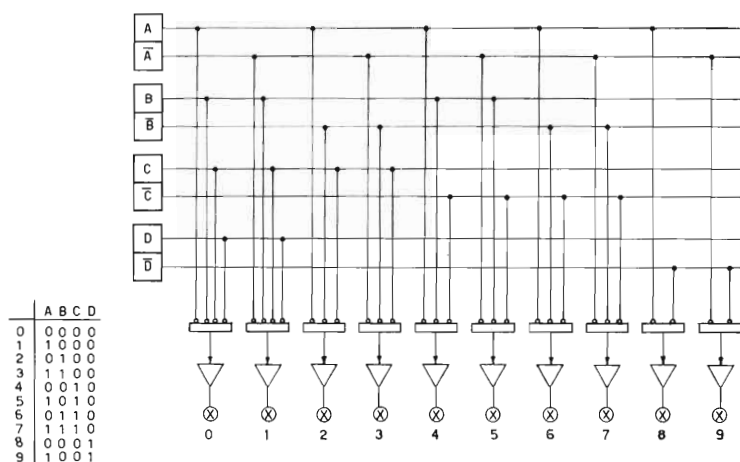



Fig. 2.11 - Circuito di decodifica e visualizzazione per una decade in codice binario 1 - 2 - 4 - 8

Ogni lampada si accende quando sono a zero gli ingressi del NOR che comanda il relativo amplificatore, in tal modo viene reso evidente il contenuto della decade.

Esempio di circuito.

Un esempio di circuito di decodifica di una decade in codice 1 2 4 8, è rappresentato nella fig. 2.11; come si vede ad ogni cifra decimale corrisponde un elemento NOR, azionato dalle uscite dei contatori binari che sono a 0 in corrispondenza a ciascuna cifra decimale.

L'uscita di ciascun NOR, opportunamente amplificata, aziona la corrispondente lampada del visualizzatore.

Queste sono in genere o del tipo a luminescenza (fig. 2.12) o del tipo ad incandescenza; il tipo di amplificatore di comando, naturalmente, dipende dal tipo di lampada da azionare.

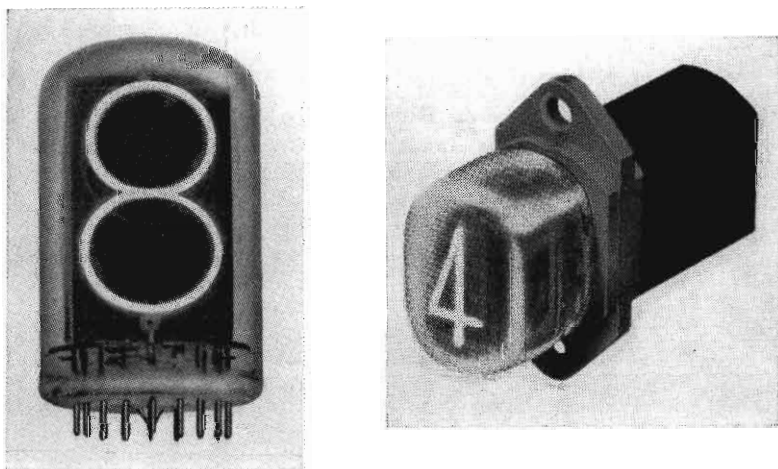



Fig. 2.12 - Indicatore numerico con elementi al neon.

Le dieci cifre sono costituite da altrettanti tubicini al neon, sovrapposti l'uno all'altro; resta visibile solo quella che viene accesa.

Altre volte il contatore deve comandare altri organi di informazione, come per esempio, una macchina scrivente, un perforatore di scheda o un perforatore di nastro.

In questi casi, naturalmente, il circuito di decodifica dipende dal codice di comando dell'apparecchio da azionare.

CAPITOLO V

AZZERAMENTO, IMPOSTAZIONE E PREDISPOSIZIONE

Generalità.

Il circuito di impostazione serve a fare assumere al contatore un determinato stato iniziale, che può essere di zero (azzeramento), o consistere in un numero determinato dall'operatore.

L'impostazione avviene utilizzando le entrate di « set » e « reset » dei vari contatori binari, o bistabili che compongono il contatore; in pratica si porta ciascun elemento ad assumere lo stato corrispondente al numero da impostare.

Esempio di circuito.

La fig. 2.13 riporta l'esempio di un circuito di solo azzeramento, nel caso di una decade binaria - decimale; come si vede, vengono azionate le entrate di « reset » di ciascun elemento.

Qualora si voglia invece impostare una determinata cifra, si ricorre in genere a commutatori di predisposizione, con impostazione decimale. Occorre in questo caso effettuare una codifica, come nell'esempio della fig. 2.14.

Qualche volta la codifica è effettuata dal commutatore stesso, che risulta allora composto di tanti elementi quanti sono i *bit* da selezionare (fig. 2.15).

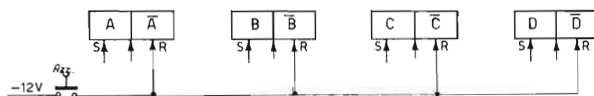



Fig. 2.13 - Circuito di azzeramento di una decade binaria.

L'azzeramento viene effettuato comandando le entrate di « reset » degli elementi contatori binari.

	A	B	C	D
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1

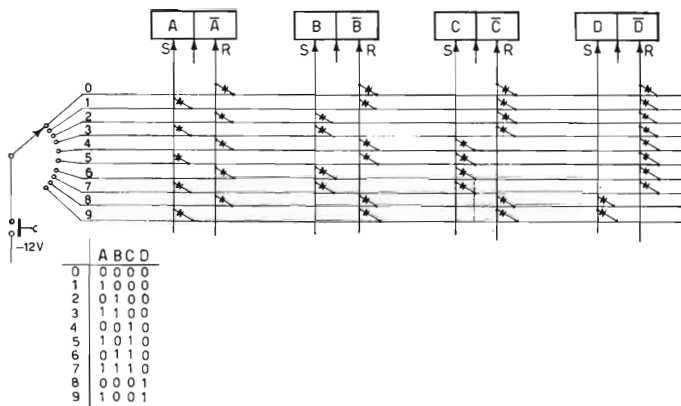



Fig. 2.14 - Circuito di impostazione in una decade binaria.

Mediante il commutatore e la matrice a diodi, si fa assumere alla decade il contenuto desiderato comandando le entrate di « set » e « reset » dei vari elementi.

La predisposizione del segnale.

Per ottenere la *predisposizione* e cioè un segnale logico al raggiungimento di un numero determinato, il procedimento è analogo. Come si vede dalla fig. 2.16, quando le uscite del contatore corrispondono al numero impostato, si ha segnale « 1 » sul circuito di uscita.

Molte volte la predisposizione si ottiene impostando sul contatore un numero determinato, ed effettuando il conteggio alla ro-

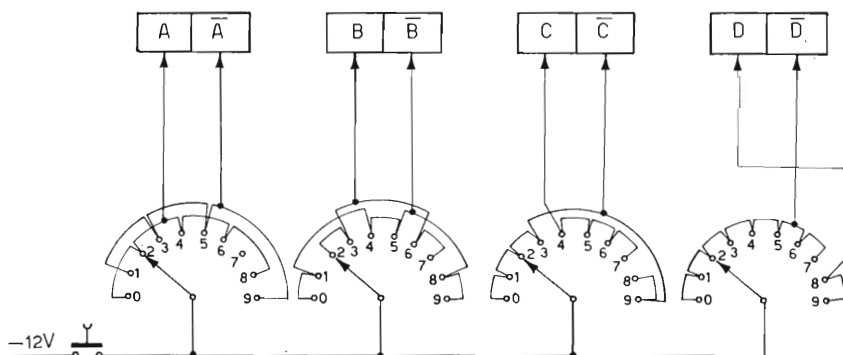



Fig. 2.15 - Circuito di impostazione in una decade binaria.

A differenza del circuito di fig. 14, la codifica è ottenuta attraverso lo stesso commutatore di comando, composto da 4 elementi.

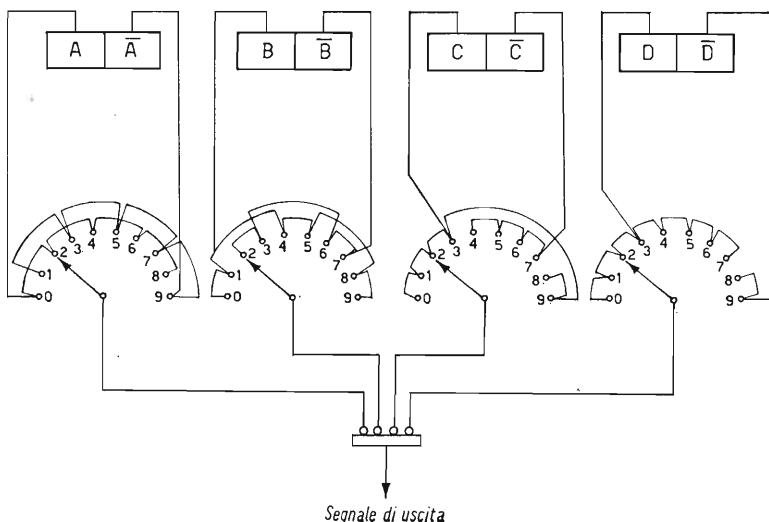



Fig. 2.16 - Circuito di predisposizione in una decade binaria.

Mediante il commutatore si predispone la cifra desiderata; i collegamenti sono realizzati in modo tale che, quando il contatore raggiunge la cifra predisposta, i quattro ingressi del NOR di uscita sono a zero; in tal modo all'uscita del NOR si ha il segnale 1.

vescia, ottenendo così il segnale di uscita in corrispondenza del passaggio del contatore dallo zero o da un altro numero determinato.

Si ricorre a questo sistema specialmente nei casi in cui sono richiesti due segnali di uscita, uno in corrispondenza al numero determinato ed uno anticipato rispetto a questi di una quantità fissata (per esempio, per ottenere un segnale di rallentamento prima dell'arresto definitivo). In questo caso le due predisposizioni di uscita sono fisse, ed è sufficiente la sola impostazione del numero totale che si desidera raggiungere.

PARTE TERZA

AUTOMATISMI A CIRCUITI LOGICI

CAPITOLO I

COMANDO DI UNA MACCHINA OPERATRICE

Generalità.

Come esempio di applicazione di circuiti logici industriali studieremo una apparecchiatura per il comando a ciclo automatico di una macchina operatrice, della quale descriveremo anzitutto il ciclo di funzionamento, le sequenze ed i blocchi che devono essere rispettati; ne ricaveremo quindi il relativo diagramma logico, che sintetizzeremo anche sotto forma di espressioni secondo i criteri dell'algebra di Boole, ed indicheremo poi in parallelo le due realizzazioni, a relè ed a elementi statici, in modo che ne appaiano chiari da un lato la stessa origine logica e lo stesso criterio di sviluppo e dall'altro le diversità derivanti dalle differenti caratteristiche degli elementi impiegati.

Facciamo notare come sia conveniente partire in entrambi i casi dal diagramma logico, anzichè realizzare la soluzione logica come una semplice traduzione della soluzione a relè. Infatti per le diverse caratteristiche dei due sistemi, la traduzione ad elementi logici dello schema a relè porterebbe inevitabilmente ad una soluzione meno lineare, mentre invece partendo dal diagramma logico e dalle formule relative a ciascun movimento è più facile giungere allo scopo, con la soluzione più semplice ed utilizzando il minor numero di elementi.

Descrizione del ciclo da realizzare.

Esaminiamo pertanto il comando di una ipotetica pressa per laterizi, rappresentata schematicamente nella figura 3.1.

Detta pressa è a comando idraulico, e pertanto tutte le funzioni del suo ciclo sono realizzate tramite l'eccitazione o la diseccitazione di elettrovalvole, condizione questa che permette una facile

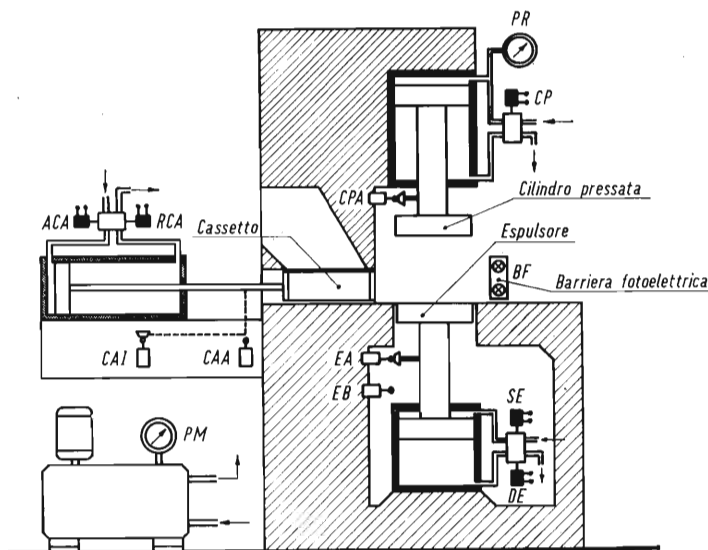



Fig. 3.1 - Rappresentazione schematica di una pressa per mattoni, la cui apparecchiatura di comando è descritta nel capitolo.

realizzazione statica anche della parte di potenza; verrebbero pertanto eliminati tutti i teleruttori, tranne quello di comando della centralina e il teleruttore generale; essi hanno però un numero di manovre molto ridotto, e pertanto il loro impiego non dà luogo ad inconvenienti; per semplicità non li abbiamo nemmeno considerati nel nostro schema.

Gli elementi da comandare sono tre: il cilindro di pressata, il cassetto di carica ed il cilindro espulsore; il primo è comandato da una elettrovalvola ad una sola bobina, e pertanto scende ad elettrovalvola eccitata e risale quando l'elettrovalvola stessa è diseccitata; gli altri due sono comandati da elettrovalvole a due bobine, rispettivamente per il comando avanti e indietro o di salita e discesa.

Al termine di ogni movimento sono posti dei fine corsa; la fine della pressata è invece data da un pressostato.

Il ciclo da realizzare è il seguente:

a) il cassetto carico di materiale avanza e si porta sopra lo stampo;

b) il cilindro espulsore si abbassa così che il materiale cade nello stampo;

c) il cassetto ritorna, asportando il materiale in supero;

d) il cilindro di pressata si abbassa, comprimendo il materiale nello stampo, fino al raggiungimento della pressione desiderata;

e) il cilindro di pressata ritorna;

f) il cilindro espulsore si alza, spingendo il mattone fuori dallo stampo;

g) il cassetto avanza nuovamente, spingendo in avanti il mattone già compresso e portando contemporaneamente il materiale per un altro pezzo, e così il ciclo si ripete.

E' prevista inoltre una protezione antiinfortunistica, costituita da una barriera fotoelettrica, che impedisce la discesa del cilindro di pressata qualora il raggio fosse interrotto.

Questa protezione è importante specialmente se vi è un operaio addetto allo scarico manuale, per evitare che possa trovarsi con le mani sul percorso di discesa della pressa.

Nella descrizione dell'apparecchiatura abbiamo omesso il comando del motore della centralina oleodinamica effettuato secondo sistemi tradizionali, ed abbiamo inoltre considerato il solo ciclo automatico: dovrà però essere prevista la possibilità di comandare anche manualmente ogni singolo movimento; a questo scopo sarà previsto un commutatore per il passaggio dal funzionamento automatico a quello manuale, ed una serie di pulsanti per i comandi manuali.

Sequenza del ciclo automatico.

Messa in tensione l'apparecchiatura ed avviata la pompa il ciclo automatico si svolge come segue:

1 - Inserzione del ciclo.

Avviene con il commutatore di predisposizione in « automatica » ed azionando il pulsante di inizio ciclo, che viene ad eccitare lo memoria « ciclo in funzione »; tale memoria resta eccitata fino a che si azioni un pulsante di arresto ciclo; cosicchè i cicli si ripetono in continuo uno dopo l'altro.

Condizioni essenziali al funzionamento del ciclo sono l'esistenza della pompa in funzione (contatto *P* chiuso) e la sufficiente pressione nel serbatoio (contatto del pressostato *Pm* chiuso); condizioni necessarie per poter dare inizio al ciclo sono che la macchina sia in posizione di partenza, e cioè con espulsore in alto (fine corsa *EA* chiuso), cassetto indietro (fine corsa *CAI* chiuso), cilindro premente in alto (fine corsa *CPA* chiuso).

Queste ultime condizioni intervengono solo al momento di inizio del ciclo, mentre non sono più operanti a ciclo in funzione;

le prime due invece bloccano il ciclo in qualsiasi momento, qualora non fossero verificate.

A memoria di ciclo inserita si ha il segnale « *C* ».

2 - Avanzamento cassetto - (*ACA*).

L'inserzione ciclo comanda anzitutto l'avanzamento cassetto, che si effettua quando vi è segnale di ciclo (*C*), l'espulsore è in alto (fine corsa *EA* chiuso), il cilindro premente è in alto (fine corsa *CPA* chiuso) e non è ancora intervenuta la memoria di prima fase (segnale 1 *F* mancante); questo movimento è inoltre bloccato con il movimento di ritorno del cassetto (deve mancare perciò il segnale *RCA*); il movimento ha termine con l'azionamento del fine corsa cassetto avanti (fine corsa *CAA* chiuso).

3 - Discesa espulsore - (*DE*).

La chiusura del fine corsa cassetto avanti (*CAA*) comanda la discesa espulsore; deve inoltre esserci il segnale di ciclo (*C*), la memoria di prima fase non deve essere ancora intervenuta (segnale 1 *F* mancante); il movimento è anche bloccato con quello di salita espulsore (segnale *SE* mancante) e ha termine con l'azionamento del fine corsa di espulsore in basso (contatto *EB* chiuso).

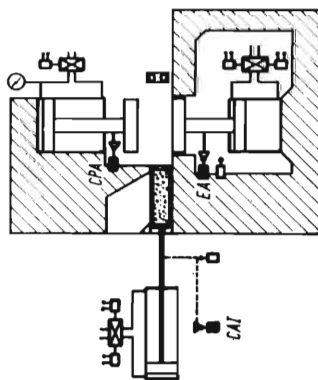
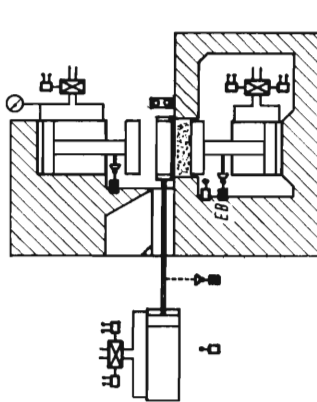
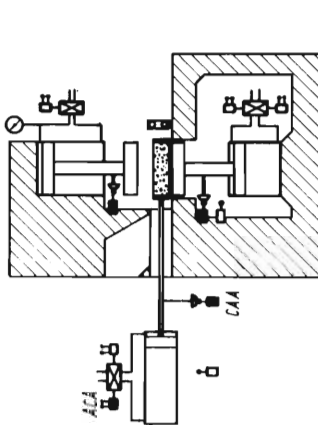
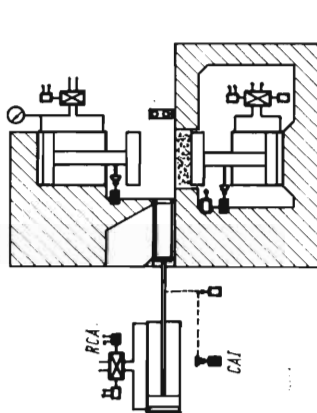
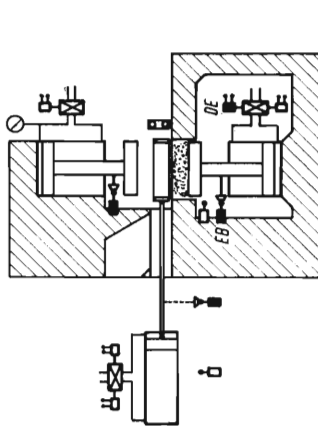
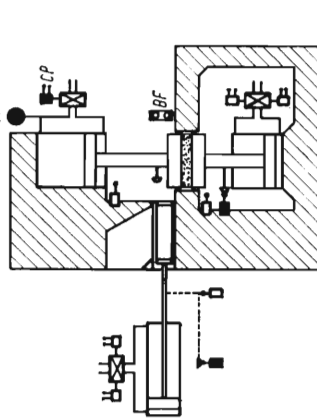
4 - Memoria prima fase - (1 *F*).

Effettuate le prime due operazioni si eccita la memoria di prima fase; deve esserci il segnale di ciclo (*C*) e l'espulsore deve essere in basso (fine corsa *EB* chiuso); tale memoria verrà poi diseccitata dal segnale di fine ciclo (*FC*).

5 - Ritorno cassetto - (*RCA*).

Il segnale di memoria prima fase (1 *F*), comanda il ritorno del cassetto, che è bloccato con il movimento di avanzamento cassetto (non deve esserci il segnale *ACA*) ed ha termine con il fine corsa di cassetto indietro (fine corsa *CAI* chiuso).

6 - Discesa cilindro pressata - (*CP*).

La chiusura del fine corsa cassetto indietro, contemporaneamente all'esistenza del segnale di memoria di prima fase (1 *F*), comanda la discesa cilindro pressata; perchè questo movimento si possa effettuare deve essere inoltre libera la barriera fotoelettrica di protezione antiinfortunistica (segnale *BF*); la pressata ha termine con l'inserzione della memoria di seconda fase (2 *F*) che a sua volta sente il segnale di raggiungimento della pressione desiderata (contatto del pressostato *PR* chiuso).

C 1F 2F FC
CPA
EA
CAI
a
ACA
CAA
b
DE
EB
c
EB
d
RCA
CAI
e
PR
CP
BF
f

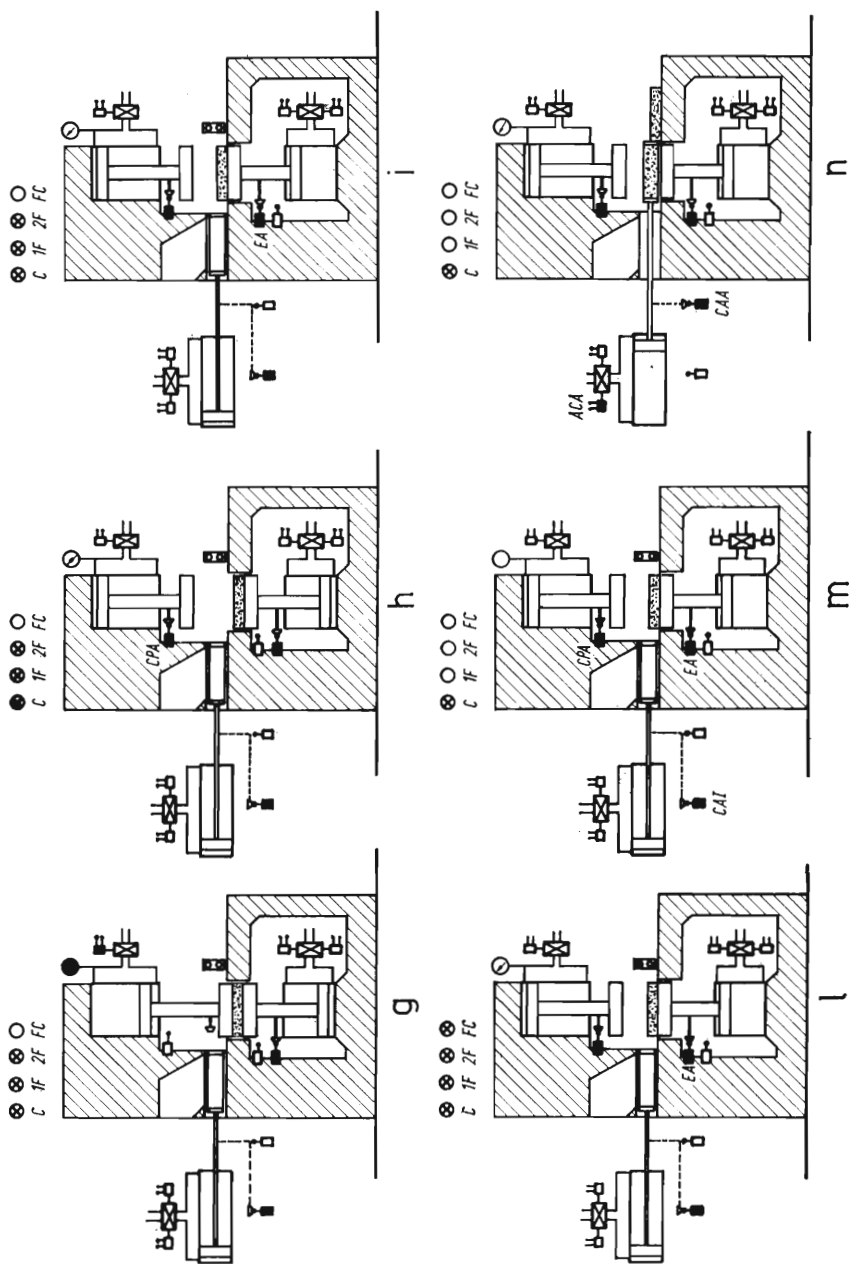



Fig. 3.2 - Rappresentazione schematica delle varie fasi del ciclo della pressa di fig. 3.1.

7 - Memoria seconda fase - (2 *F*).

La chiusura del contatto del pressostato *PR*, unitamente alla presenza del segnale di prima fase (1 *F*), inserisce la memoria seconda fase (2 *F*), quando viene raggiunta la pressione voluta nel cilindro di pressata; questa memoria verrà poi diseccitata dal segnale di fine ciclo.

8 - Ritorno del cilindro di pressata.

Avviene semplicemente per la diseccitazione della relativa elettrovalvola alla fine della fase 6; quando il cilindro raggiunge la posizione superiore viene azionato il fine corsa *CPA*.

9 - Salita espulsore - (*SE*).

La chiusura del fine corsa *CPA*, unitamente all'esistenza del segnale di seconda fase (2 *F*) provoca la salita del cilindro espulsore; il movimento è bloccato con quello di discesa espulsore (deve mancare il segnale *DE*) ed ha termine all'azionamento del fine corsa di espulsore in alto *EA*.

10 - Fine ciclo - (*FC*)

Si ha quando esiste il segnale di seconda fase (2 *F*) e viene azionato il fine corsa di espulsore in alto (*EA*). Il segnale di fine ciclo *FC* annulla le memorie di primo e secondo ciclo e pertanto la macchina si trova nelle condizioni di iniziare nuovamente il ciclo alla fase 2.

Notiamo che i segnali *C* - 1 *F* - 2 *F* - *FC* si condizionano a catena, in quanto ogni segnale è necessario per la presenza del successivo; pertanto i blocchi che agiscono sul segnale di ciclo (apparecchiatura in automatico, pompa in funzione e pressione minima nel serbatoio) condizionano anche tutti gli altri segnali.

La tabella 3.1 sintetizza le condizioni di funzionamento delle varie fasi del ciclo e riporta le espressioni di ciascun segnale nelle formule dell'algebra di Boole, mentre la figura 3.2 rappresenta la posizione dei vari organi nelle 10 fasi del ciclo (in nero gli elementi azionati per ciascuna fase, mentre le lampade indicano il successivo intervento delle varie memorie).

Realizzazione dell'automatismo.

La figura 3.3 indica lo schema funzionale dell'apparecchiatura nelle realizzazioni a relè, secondo la tecnica tradizionale.

Si noterà come i relè *ACA* - *DE* - *RCA* - *CP* e *SE* assolvono con-

Tabella 3.1 *Relazioni fra i segnali nelle varie fasi, per il comando della pressa descritta nel testo*

FASE			Comandi		Consensi di inizio movimento	Consensi al movimento	Formula
			inizio	arresto			
1		Ciclo in funzione (C) (memoria ciclo)	IC	AC	EA - CAI - CPA	P - Pm	$C=(IC\cdot EA\cdot CAI\cdot CPA+ +C)\cdot P\cdot Pm\cdot \overline{AC}$
2	1ª fase	Avanz. cassetto (ACA)	C	CAA		$\overline{1F}$ - EA - CPA - $\overline{RCA}$	$ACA=C\cdot\overline{1F}\cdot\overline{CAA}\cdot EA\cdot \cdot CPA\cdot\overline{RCA}$
3		Discesa espulsore (DE)	CAA	EB		$C\cdot\overline{1F\cdot SE}$	$DE=CAA\cdot\overline{EB}\cdot C\cdot\overline{1F\cdot SE}$
4		Memoria prima fase $(1F)$	EB	FC		C	$1F=C(EB+1F)\cdot\overline{FC}$
5	2ª fase	Ritorno cassetto (RCA)	$1F$	CAI		$\overline{ACA}$	$RCA=1F\cdot\overline{CAI}\cdot\overline{ACA}$
6		Pressata (CP)	CAI	$2F$		$1F$ - BF	$CP=1F\cdot\overline{2F}\cdot CAI\cdot BF$
7		Memoria seconda fase $(2F)$	Pr	FC		$1F$	$2F=1F\cdot(Pr+2F)\cdot\overline{FC}$
8	3ª fase	Rit. cilindro pressata $(\overline{CP})$					
9		Salita espulsore (SE)	CPA	EA		$2F$ - $\overline{DE}$	$SE=CPA\cdot\overline{EA}\cdot 2F\cdot\overline{DE}$
10		Fine ciclo (FC)	$2F$				$FC=EA\cdot 2F$

temporaneamente la funzione di relè ausiliario e di elementi di uscita, in quanto azionano direttamente con un loro contatto le elettrovalvole dei relativi movimenti: fattore questo che rende relativamente semplice la realizzazione a relè; è stato invece necessario ripetere con relè ausiliari i vari fine corsa per ottenere la disponibilità dei vari contatti necessari.

Non è stato riportato, per semplicità il numero dei contatti di ciascun relè; in linea di principio sono però sufficienti relè a 4 contatti.

Si potrà verificare sulla verticale della bobina di ciascun relè la rispondenza della successione dei contatti alle espressioni sopra ricordate.

Per la realizzazione con elementi logici occorre, come per la soluzione a relè, prevedere una serie di elementi che effettui la sequenza desiderata per ciascun elemento da comandare.

A titolo di esempio nelle figure da 3.4 *a* a 3.4 *d* abbiamo riportato la realizzazione della sequenza di comando « inserzione ciclo ».

Fig. 3.3 - Apparecchiatura per il comando della pressa di fig. 3.1 - Schema funzionale nella realizzazione a relè.

a

b

c

d

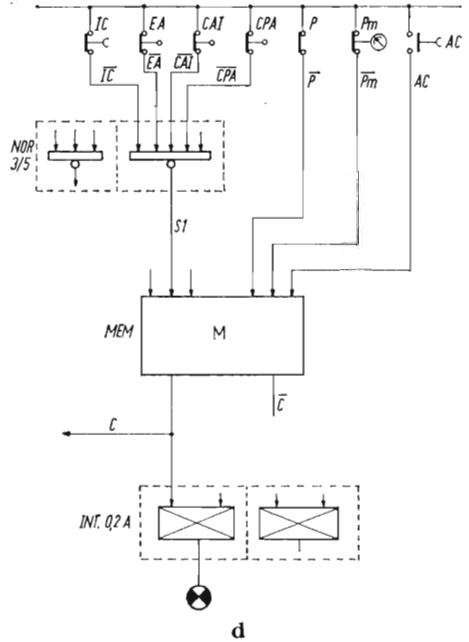
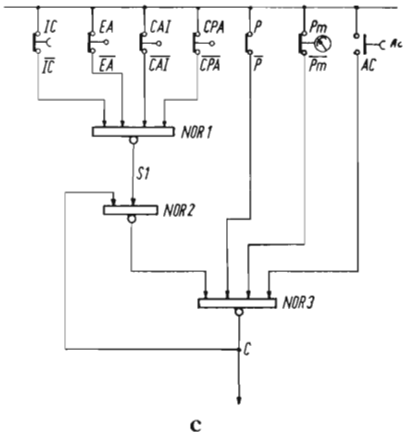
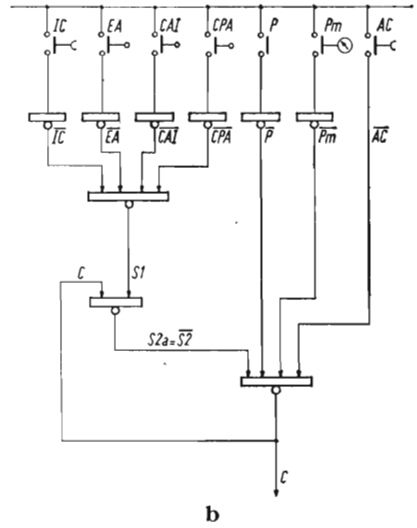
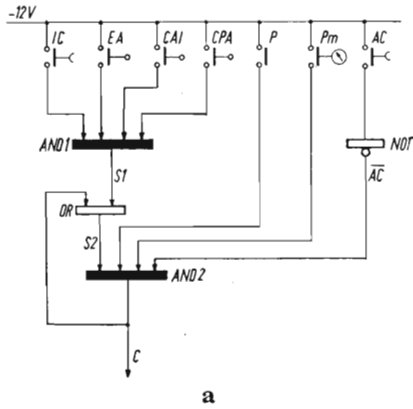



Fig. 3.4 - Realizzazione ad elementi logici della funzione « memoria ciclo »:

a – con elementi AND - OR - NOT
b – con elementi NOR
c – con elementi NOR - soluzione semplificata
d - con blocchetti della serie Prologic.

Questa funzione, come indicato sulla tabella 3.1, risponde alla formula:

$$C = (IC \cdot EA \cdot CAI \cdot CPA + C) \cdot P \cdot Pm \cdot \overline{AC}$$

che possiamo scomporre come segue:

$$\begin{aligned} S_1 &= IC \cdot EA \cdot CAI \cdot CPA \\ S_2 &= S_1 + C \\ C &= S_2 \cdot P \cdot Pm \cdot \overline{AC} \end{aligned}$$

Vediamo come il segnale S_1 si ottiene da una funzione AND, il segnale S_2 da una funzione OR, e il segnale C da una funzione AND, dopo aver invertito il segnale AC.

La figura 3.4 *a* rappresenta graficamente tali espressioni, supponendo appunto l'impiego di elementi AND - OR - Invertitori.

Nella figura 3.4 *b* la stessa funzione è realizzata con soli elementi NOR. A questo scopo le formule sopra indicate devono essere trasformate in altre equivalenti, corrispondenti all'elemento NOR, del tipo:

$$\overline{U} = E_1 + E_2 + E_3 \qquad \text{oppure:}$$

$$U = \overline{E_1} \cdot \overline{E_2} \cdot \overline{E_3} \qquad\qquad U = \overline{(E_1 + E_2 + E_3)}$$

Applicando i postulati ed i teoremi indicati nel Cap. V parte I, possiamo scrivere:

$$\begin{aligned} S_1 &= IC \cdot EA \cdot CAI \cdot CPA \\ \overline{S_1} &= \overline{IC} + \overline{EA} + \overline{CAI} + \overline{CPA} \\ S_1 &= \overline{(\overline{IC} + \overline{EA} + \overline{CAI} + \overline{CPA})} \end{aligned}$$

$$\begin{aligned} S_2 &= S_1 + C \\ \overline{S_2\, a} &= S_1 + C \\ S_2 &= \overline{S_2\, a} \end{aligned}$$

$$\begin{aligned} C &= S_2 \cdot P \cdot Pm \cdot \overline{AC} \\ \overline{C} &= \overline{S_2} + \overline{P} + \overline{Pm} + (\overline{\overline{AC}}) \\ \overline{C} &= S_2\, a + \overline{P} + \overline{Pm} + AC \\ C &= \overline{(S_2\, a + \overline{P} + \overline{Pm} + AC)} \end{aligned}$$

Risultano pertanto 3 espressioni tipo NOR, più una serie di invertitori per alcuni segnali di ingresso. Si può notare come il segnale S_2 non venga utilizzato venendo invece impiegato il suo inverso $S_2\, a$, e che la doppia inversione sul segnale AC ha permesso di eliminare l'invertitore su detto segnale.

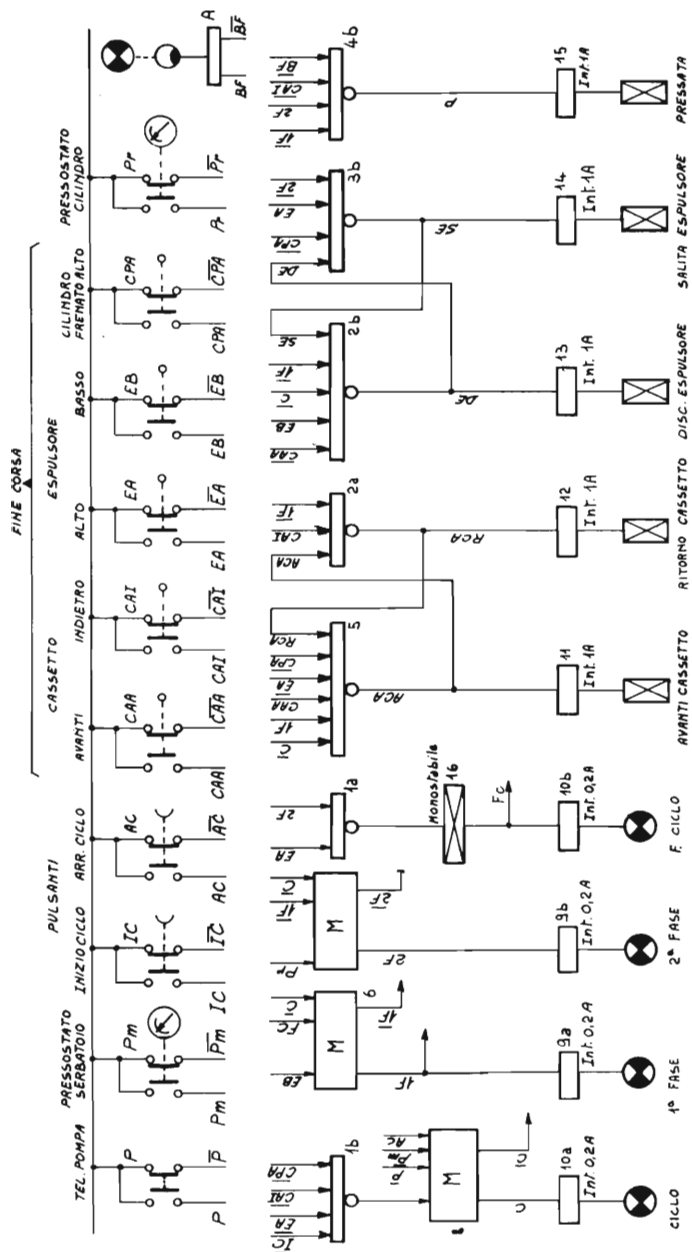



Fig. 3.5 - Apparecchiatura per il comando della pressa di fig. 3.1, nella realizzazione con blocchetti logici della serie Prologic.

Qualora non si voglia ricorrere alle formule, è sufficiente ricordare che l'elemento NOR esercita la funzione AND rispetto all'inverso degli ingressi, oppure la funzione OR con l'uscita invertita, per giungere facilmente allo stesso risultato.

Una ulteriore semplificazione consiste come indicato nella figura 3.4 *c*, nell'utilizzare i contatti chiusi a riposo degli elementi di comando, in modo da eliminare gli invertitori di ingresso.

Infine la figura 3.4 *d* rappresenta la stessa sequenza ma realizzata con l'impiego di blocchetti della serie Prologic della *TEOMR*; il blocchetto memoria sostituisce gli elementi *NOR* 2 e 3, e contiene già nel suo interno i collegamenti di reazione fra i due elementi; da un lato vi sono le entrate di comando e dall'altro le entrate di annullamento.

Lo schema è stato completato con l'aggiunta dell'interruttore da 0,2 A per il comando della lampada di segnalazione di ciclo; il gruppo *NOR* 1 occupa solo una parte di un blocco *NOR* 3-5; la seconda parte è utilizzabile per altri elementi del ciclo stesso.

Nella figura 3.5 invece è indicato lo schema completo della parte logica, nella realizzazione a blocchetti Prologic; nella parte superiore sono indicati gli elementi di comando, per ognuno dei quali è stato indicato il segnale diretto ed il segnale inverso; nella parte centrale sono indicati gli elementi logici, e nella parte inferiore gli interruttori di potenza e gli elementi comandati.

Per semplicità non tutti i collegamenti interni sono stati tracciati; resta inteso che tutti i segnali con la stessa sigla sono da intendere collegati fra loro.

I blocchi 1 - 2 - 3 - 4 sono *NOR* 3-5 (gli ultimi due blocchetti hanno una metà libera); il blocco 5 un *NOR* 9; i blocchi 6 - 7 - 8 sono memorie; i blocchi 9 - 10 sono interruttori da 0,2 A (per il comando delle lampade di segnalazione); i blocchi 11 - 12 - 13 - 14 - 15 sono interruttori da 1 A (per il comando dell'elettrovalvole); il blocco 16 un monostabile (questo blocco è stato inserito per dare una sufficiente durata al segnale di « fine ciclo »); infine il blocco 17 contiene un amplificatore fotoelettrico.

A questi blocchi potrebbero essere aggiunti, qualora vi fosse eventualità di disturbi, gli adattatori di ingresso (circa 5 blocchetti).

Dall'esempio sopra riportato risulta evidente come lo studio di una apparecchiatura ad elementi logici, una volta che si sia presa sufficiente familiarità con il sistema, non presenta difficoltà superiori a quelle corrispondenti ad una apparecchiatura realizzata a relè.

L'impiego dell'algebra di Boole è senz'altro utile per sintetizzare meglio le relazioni che legano i vari segnali; non è però indispensabile, in quanto si può giungere agli stessi risultati anche solo gra-

ficamente, e tenendo presente le equivalenze fra gli elementi **OR** - **AND** e l'elemento **NOR**, illustrate nei precedenti capitoli.

Si può inoltre notare come sia frequentemente utile, per la semplificazione degli schemi e se si lavora esclusivamente con elementi **NOR**, l'uso dei segnali invertiti, specialmente su pulsanti, fine corsa, ecc.

Questa soluzione presenta però l'inconveniente che il consenso e il comando vengono dati con l'assenza di segnali, e perciò un eventuale guasto o interruzione avrebbe lo stesso effetto del segnale di comando.

Occorre pertanto tenere presente tale eventualità e preferire invece, per i casi in cui viene richiesta una maggiore sicurezza, l'uso del segnale diretto e dell'invertitore all'ingresso.

Un'ultima considerazione che occorre tenere presente è che ciascun elemento logico non può comandare un numero indefinito di altri elementi logici.

In genere ogni costruttore fornisce una tabella in cui sono indicati i carichi assorbiti da ciascun elemento logico e i carichi che possono essere erogati dagli stessi circuiti in uscita; occorre pertanto controllare che nessun elemento venga sollecitato più del consentito. Pertanto, ogni qualvolta vi sia un segnale che debba comandare molti elementi logici (come può essere il caso di qualche segnale di consenso), occorre inserire degli elementi di potenza, oppure suddividere il carico fra diversi elementi.

CAPITOLO II

COMANDO A REGISTRO DI SCORRIMENTO

Comando di una noria a registro di scorrimento.

Descriviamo ora alcuni comandi realizzati mediante l'impiego di un particolare dispositivo: il registro di scorrimento, che permette di realizzare soluzioni particolarmente brillanti in alcuni tipi di comandi sequenziali.

Consideriamo anzitutto il comando di una noria continua (comunemente detta « Paternoster »), schematicamente rappresentata nella figura 3.6.

Essa consiste essenzialmente in una catena sempre in movimento portante una serie di piattoforme, che vengono fatte passare di fronte a piani fissi di carico e scarico.

Il carico avviene manualmente, con la noria in movimento: l'operatore, caricata la merce, preme un pulsante corrispondente al piano in cui desidera che la merce stessa sia scaricata; giunta a questo piano, un espulsore meccanico effettua lo scarico della merce.

Il numero delle piattoforme mobili, per tener conto del percorso di ritorno e delle due posizioni di estremità, risulta notevolmente maggiore di quello dei piani di scarico: l'esempio riportato in figura ha 5 piani fissi di carico e scarico, corrispondenti a 12 piattoforme mobili della noria.

Come si può notare non vi è nessuna relazione fissa fra la posizione delle varie piattoforme mobili ed il piano in cui la merce stessa deve essere scaricata; pertanto, il dispositivo di comando deve tener conto solo dell'intervallo intercorrente fra la posizione di carico e quella di scarico, considerando inoltre che per passare da una determinata posizione ad una precedente la noria deve effettuare tutto il percorso di ritorno: ad esempio, per passare dal quarto piano al secondo piano, l'intervallo risulta di 10 cabine.

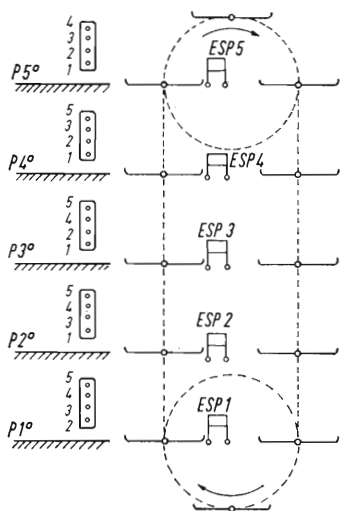



Fig. 3.6 - Noria continua.

La catena con le piattoforme è sempre in movimento; il carico è effettuato manualmente nei vari piani, lo scarico è effettuato meccanicamente mediante espulsore. Effettuato il carico l'operatore sceglie, mediante la pulsanteria, il piano a cui deve avvenire lo scarico.

Apparecchiature di comando.

In base a quanto detto sopra, l'operatore, azionando un pulsante di comando, trasmette all'apparecchiatura due informazioni:

a) il piano di carico;

b) il piano in cui il materiale deve essere scaricato, e quindi l'intervallo intercorrente fra i piani.

L'informazione relativa al piano di scarico deve venir memorizzata dall'apparecchiatura, e diventare operante quando è trascorso un numero di intervalli corrispondente alla distanza fra la cabina di carico e quella di scarico.

Occorre tenere presente che devono poter essere immagazzinate contemporaneamente più informazioni, anche riferentesi allo stesso piano di scarico: per esempio, possono essere predisposte per lo scarico al quarto piano merci provenienti dal quinto e dal secondo piano: lo scarico deve avvenire allo stesso piano, ma in tempi diversi, e pertanto il comando deve essere immagazzinato da due diversi relè e da due diversi dispositivi di conteggio.

Lo schema di figura 3.7 rappresenta appunto una soluzione realizzata mediante relè e selettori telefonici (oppure relè a passo - passo); poichè da ogni piano può essere chiamato uno qualsiasi degli altri quattro piani, per ogni piano occorrono quattro relè, più quattro selettori a 12 posizioni, più gli elementi di uscita. Risulteranno pertanto complessivamente, per i cinque piani, venti relè e venti selettori.

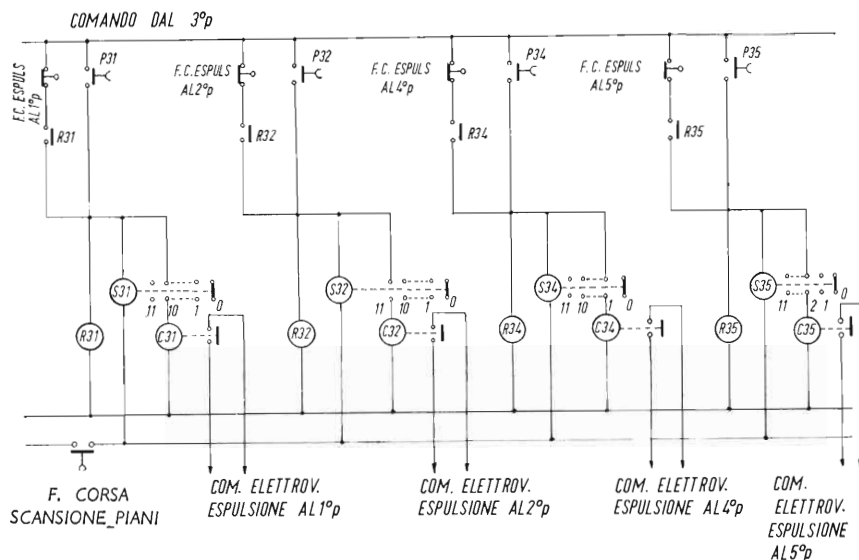



Fig. 3.7 - Apparecchiatura di comando per noria continua - Soluzione a relè e selettori. La figura si riferisce al terzo piano, da cui si può comandare lo scarico agli altri 4 piani.

L'avanzamento dei selettori è determinato da un fine-corsa che fornisce un impulso in corrispondenza del passaggio delle piattoforme ai piani.

La soluzione ad elementi logici si giova di un particolare dispositivo, detto « registro di scorrimento » (o « shift register »). Esso è rappresentato schematicamente nella figura 3.8.

IMPULSI	1	2	3	4	5
0	0 1	0 1	1 0	1 0	0 1
1	0 1	0 1	0 1	1 0	1 0
2	1 0	0 1	0 1	0 1	1 0
3	1 0	1 0	0 1	0 1	0 1

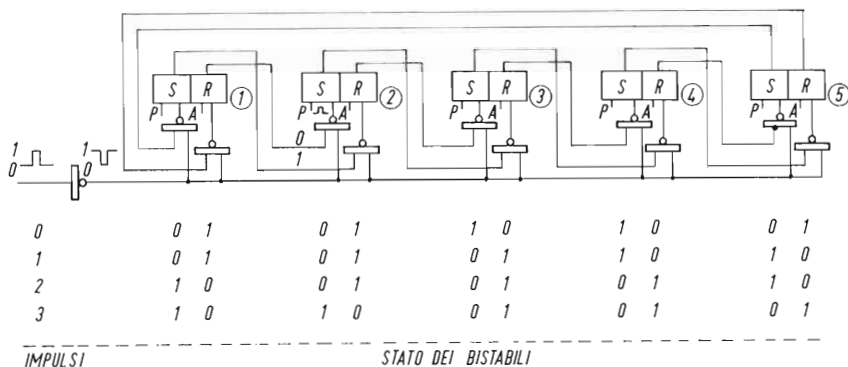



Fig. 3.8 - Registro di scorrimento (shift register) a 5 posizioni - Schema di principio. Il registro è composto da 5 bistabili, e dai relativi circuiti di comando

Praticamente questo dispositivo comporta una serie di bistabili (in numero pari alle posizioni da controllare), collegati ad anello, corredati di dispositivi tali che una determinata informazione avanzi di un passo in tale anello ogni qualvolta venga inviato un impulso di comando.

Ricordiamo che l'elemento bistabile, può assumere due stati stabili: ha due entrate, una di comando (*set*) e una di azzeramento (*reset*); ha inoltre due uscite: una diretta e una inversa.

Portando un segnale impulsivo all'entrata di « set », l'uscita diretta si porta al segnale 1 e l'uscita inversa al segnale 0; portando un segnale impulsivo all'entrata di « reset », l'uscita diretta passa a 0 e l'uscita inversa a 1.

L'inserzione o la cancellazione di una determinata informazione nello shift register avviene agendo individualmènte su ciascun bistabile, su entrate separate di « preset » e annullamento.

L'informazione così inserita viene poi fatta avanzare di un passo ad ogni segnale di avanzamento, cosicchè ciascun bistabile assume lo stato di quello che lo precede, e cede il proprio stato a quello che lo segue.

Nell'esempio indicato in figura 3.8, relativo ad un anello composto da 5 bistabili, si suppongono in condizioni di riposo (e cioè nello stato 0-1) i bistabili 1-2-5, mentre sono nello stato di eccitazione (uscita 1-0) i bistabili 3-4. Dopo un primo impulso i bistabili eccitati risulteranno il 4-5, dopo un secondo i bistabili 5-1, dopo un altro i bistabili 1-2 e così via.

La figura 3.9 mostra come avviene questo passaggio.

Sia sulla porta di « set » che quella di « reset » di ciascun bistabile sono posti due circuiti NOR, a loro volta comandati dall'uscita in-

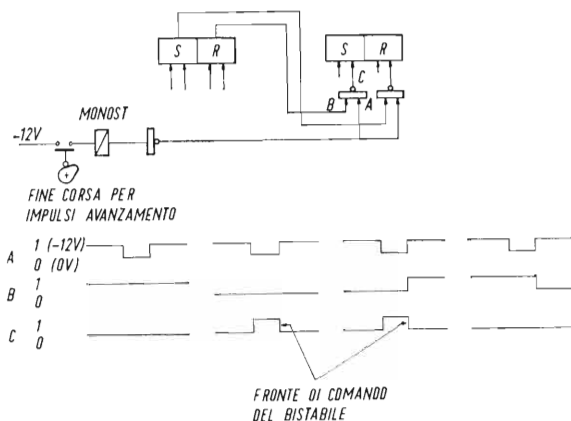



Fig. 3.9 - Circuito di avanzamento dello shift register.

Nella parte inferiore della figura sono riportati i diagrammi corrispondenti a 4 possibili combinazioni dei segnali.

vertita del blocchetto precedente e dal segnale di avanzamento. Quest'ultimo segnale, ottenuto nel caso in questione da un fine corsa che si chiude in corrispondenza al passaggio delle piattoforme da ogni posizione, viene poi squadrato attraverso un monostabile, e quindi invertito, in modo che sia normalmente a livello 1 e scenda a livello 0 in corrispondenza a ciascun impulso.

La figura stessa riporta inoltre il diagramma relativo alla combinazione dei vari segnali che concorrono alla formazione dell'impulso di comando. Dal diagramma stesso risulta che detto impulso si verifica quando l'uscita invertita del bistabile precedente si trova a livello 0; in tal modo il segnale 1 dell'uscita del bistabile precedente viene trasferito a quello seguente.

Il bistabile deve essere scelto di tipo tale da reagire a fronte d'onda positivo, in modo che la commutazione avvenga in corrispondenza al fronte d'onda di discesa dell'impulso di comando; in tal modo si evita che la commutazione di un elemento agisca immediatamente su quello successivo, come risulta appunto dai diagrammi della figura 3.9.

Nel caso della noria in esame, occorre inserire nello shift -register il codice relativo a cinque diversi piani di scarico: per fare ciò occorre disporre della combinazione di 3 segnali indipendenti.

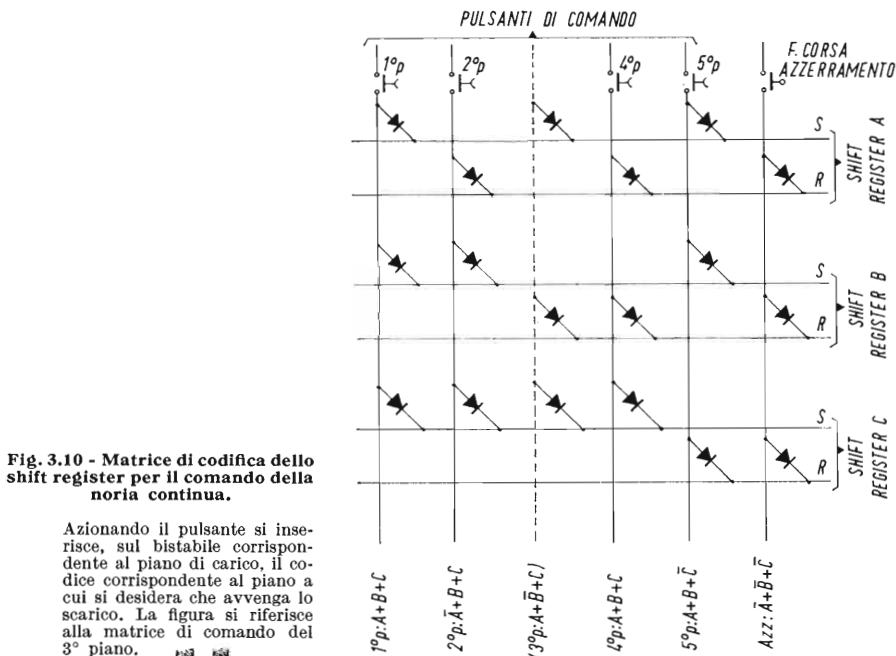



Fig. 3.10 - Matrice di codifica dello shift register per il comando della noria continua.

Azionando il pulsante si inserisce, sul bistabile corrispondente al piano di carico, il codice corrispondente al piano a cui si desidera che avvenga lo scarico. La figura si riferisce alla matrice di comando del 3° piano.

Saranno pertanto necessari 3 shift-register che marcino in parallelo, più di un sistema di codifica per la registrazione e di decodifica per la lettura.

Gli shift-register dovranno essere a 12 posizioni, corrispondenti alle 12 posizioni della noria. Di queste, 7 saranno solo di passaggio, mentre 5 corrisponderanno ai piani di carico e scarico. Solo queste ultime dovranno essere munite di dispositivi di registrazione e lettura.

Praticamente, quando viene posto un carico sulla piattaforma, l'operatore, mediante il pulsante di comando, inserisce sulla posizione corrispondente al piano di carico il segnale in codice corrispondente al piano di scarico; questo segnale si sposta sullo shift-register in sincronismo col movimento del carico, cosicchè quando giunge nella posizione corrispondente al piano di scarico viene « letto dal circuito di decodifica che comanda il dispositivo di espulsione »; quindi il segnale viene cancellato mediante un dispositivo di azzeramento.

Nella figura 3.10 è rappresentato il dispositivo di comando (codifica) relativo a ciascun piano, nonchè il fine corsa di azzeramento, che a operazione effettuata, riporta gli shift-register allo stato di riposo.

Come si vede il comando è portato alle porte di preset dei bistabili che occorre far commutare per avere il segnale desiderato; sono pure indicati i codici previsti per i vari piani: l'esempio si riferisce al terzo piano e pertanto manca il pulsante relativo al comando del terzo piano stesso.

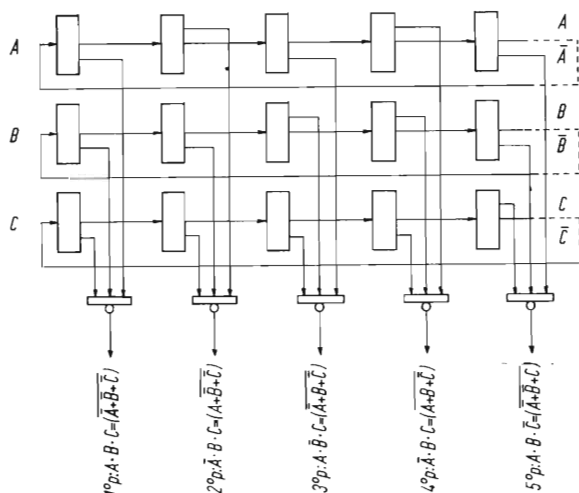



Fig. 3.11 - Matrice di decodifica per il comando di espulsione.

Quando, ad ogni piano, giunge sullo shift register il codice corrispondente al piano stesso, si ha il segnale 1 sul relativo NOR di uscita, che aziona l'interruttore statico dell'espulsore.

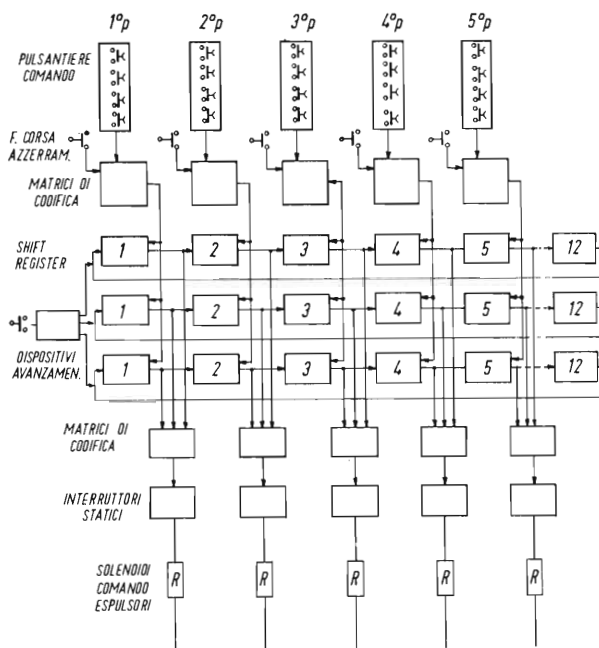



Fig. 3.12 - Apparecchiatura a registro di scorrimento per il comando della noria continua. Schema generale a blocchi.

Nella figura 3.11 sono riportati invece i dispositivi di coincidenza ai vari piani; ogni dispositivo è composto da un NOR azionato dall'inverso del segnale che si vuole leggere; il segnale di uscita, attraverso un interruttore statico, viene a comandare il dispositivo di espulsione.

La figura 3.12 rappresenta infine lo schema a blocchi generale di tutto l'impianto.

Altre applicazioni dello shift register.

Schemi simili a quelli indicati nel paragrafo precedente possono evidentemente essere impiegati anche per altri dispositivi. Nella figura 3.13 viene per esempio schematizzato un dispositivo di selezione di oggetti trasportati su di un nastro: un operatore, da un posto di lettura, man mano che gli oggetti passano davanti a lui sul nastro, ne determina la selezione in vari gruppi e pertanto l'uscita in corrispondenza a contenitori diversi; l'uscita stessa è determinata mediante deviatori che intervengono sul nastro quando l'oggetto stesso giunge in corrispondenza alla posizione determinata.

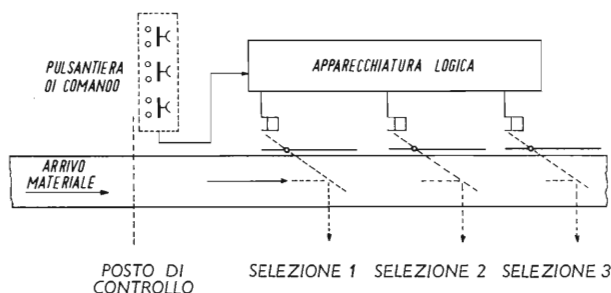



Fig. 3.13 - Selettore a nastro continuo.

I pezzi da selezionare sono trasportati da un nastro in movimento continuo; l'operatore dal punto di controllo, aziona il pulsante corrispondente al gruppo di selezione del pezzo in esame; quando il pezzo stesso giunge al punto di scarico desiderato, l'apparecchiatura logica a shift register comanda l'azionamento del deviatore di espulsione.

Anche qui l'operatore agendo su un pulsante inserisce sullo shift-register il codice relativo alla posizione prescelta; questo codice avanza sullo shift-register e viene poi letto, comandando il dispositivo di espulsione, quando l'oggetto giunge nella posizione desiderata.

Per poter fare questo occorre che gli oggetti arrivino sul nastro spaziati ad intervallo costante, corrispondente appunto al passo di avanzamento dello shift-register. L'operazione potrebbe essere resa automatica qualora su ciascun oggetto venisse riportato il codice relativo alla posizione in cui deve essere scaricato; tale codice può essere letto, per esempio, da un dispositivo fotoelettrico del tipo a riflessione.

CAPITOLO III

CIRCUITI DI ALLARME

Cicli dei circuiti di allarme.

Scopo dei circuiti di allarme è di fornire una segnalazione al personale di custodia quando qualche elemento di un determinato impianto si trova a funzionare in condizioni anormali o comunque pericolose.

Nei punti da controllare sono posti dei « trasduttori » (pressostati, termostati, relè di massima o minima corrente, ecc.) muniti di un contatto elettrico, che commuta (generalmente si apre) quando la grandezza da controllare assume valori anormali.

Questi trasduttori sono collegati al circuito di allarme, che in corrispondenza alla commutazione dei contatti relativi deve fornire:

a) una segnalazione acustica che richiami l'attenzione del personale di custodia;

b) una segnalazione luminosa — od in ogni caso visiva — che indichi in quale punto dell'impianto è intervenuto il guasto o la condizione anormale di funzionamento, ed eventualmente la natura del guasto stesso.

A questo punto, a seconda delle esigenze dell'impianto possono essere richiesti diversi cicli di funzionamento.

Generalmente l'operatore interviene tacitando anzitutto la segnalazione acustica: in questo caso la segnalazione luminosa cambia di natura (per esempio: la luce lampeggiante passa a luce fissa), persistendo fino all'annullarsi del guasto. In altri casi si preferisce che all'annullarsi del guasto la segnalazione non scompaia totalmente, ma cambi ancora natura fino ad un intervento di ripristino dell'operatore.

In altri casi ancora è richiesto anche che, in caso di segnalazione contemporanea di diversi guasti dello stesso gruppo (in genere

conseguenza reciproca l'uno dell'altro) venga segnalato in modo particolare il guasto che è intervenuto per primo (indicazione di priorità).

In tutti i casi, la segnalazione acustica, tacitata dall'operatore, deve intervenire nuovamente all'apparire di un nuovo guasto.

Nella tab. 3.2, sono riportati, a titolo di esempio, tre dei cicli più frequentemente richiesti ai circuiti di allarme (senza indicazione di priorità).

Per ogni ciclo sono indicate due sequenze, a seconda che il comando di tacitazione dell'allarme acustico venga dato prima o dopo la cessazione del guasto.

Realizzazione dei circuiti di allarme.

I circuiti di allarme, fino a non molti anni fa, venivano realizzati con i cosidetti « relè a cartellino ».

Tabella 3.2

	1° CICLO		2° CICLO		3° CICLO	
	Luce	Sirena	Luce	Sirena	Luce	Sirena
Condizioni normali	½ luce	tace	½ luce	tace	½ luce	tace
Allarme	lampeggiante	suona	lampeggiante	suona	lampeggiante	suona
Cessazione allarme	½ luce	tace	lampeggiante	suona	lampeggiante	suona
Tacitazione	—	—	½ luce	tace	luce fissa	tace
Ripristino	—	—	—	—	½ luce	tace
Condizioni normali	½ luce	tace	½ luce	tace	½ luce	tace
Allarme	lampeggiante	suona	lampeggiante	suona	lampeggiante	suona
Tacitazione	luce fissa	tace	luce fissa	tace	lampeggiante	tace
Cessazione allarme	½ luce	tace	½ luce	tace	luce fissa	tace
Ripristino	—	—	—	—	½ luce	tace

Si trattava di relè speciali, muniti di una segnalazione ottica (non luminosa), che potevano assumere tre differenti posizioni:

— *riposo*, con segnalazione ottica bianca;

— *allarme*, con segnalazione acustica, e segnalazione ottica rossa;

— *allarme tacitato* (mediante apposito pulsante), con segnalazione ottica bianco-rossa.

Sono stati successivamente introdotti dispositivi di allarme luminosi a relè; in questi è generalmente separata la parte di visualizzazione, costituita da un quadretto luminoso in cui la scritta indicante il guasto (normalmente spenta o illuminata a mezza luce) passa a luce pulsante o a luce piena in caso di allarme o di allarme tacitato.

A parte sono poi montati i relè necessari per realizzare il ciclo desiderato (due o più relè per ogni punto di allarme).

Sono inoltre previsti (uno per ogni gruppo di circuiti di allarme) il pulsante di tacitazione e il pulsante di prova lampade.

Gli stessi circuiti sono ora realizzati di preferenza con elementi logici statici, per le solite ragioni di sicurezza di funzionamento, inattaccabilità da parte degli agenti esterni e durata.

Descriveremo nei paragrafi seguenti i circuiti di allarme realizzanti i cicli sopra indicati, sia nell'esecuzione a relè che ad elementi logici.

Circuiti di allarme senza indicazione di precedenza.

Nelle figure 3.14, 3.16 e 3.18 sono schematizzati circuiti di allarme rispondenti ai cicli indicati sulla tab. 3.2, nella realizzazione a relè, e nelle figg. 3.15, 3.17 e 3.19 gli stessi circuiti con realizzazione ad elementi logici. Nell'esaminare i suddetti schemi occorre tenere presente che alcuni elementi, come la sirena con il relativo amplificatore, i pulsanti di prova e di tacitazione, e il circuito lampeggiatore possono essere comuni a diversi circuiti di allarme.

Risultando abbastanza chiaro dagli schemi stessi il funzionamento dei circuiti realizzati con relè, descriviamo brevemente solo il funzionamento dei circuiti ad elementi logici.

Negli esempi indicati si suppone che il trasduttore di allarme sia normalmente in posizione di contatto chiuso, e che l'allarme avvenga coll'apertura di detto contatto.

Questa condizione è in genere preferita, in quanto un'eventuale interruzione del conduttore di collegamento fa entrare in funzione il dispositivo di allarme e viene quindi subito individuata.

Con opportune modifiche, è però possibile prevedere circuiti di allarme che funzionino per chiusura del contatto del trasduttore di allarme.

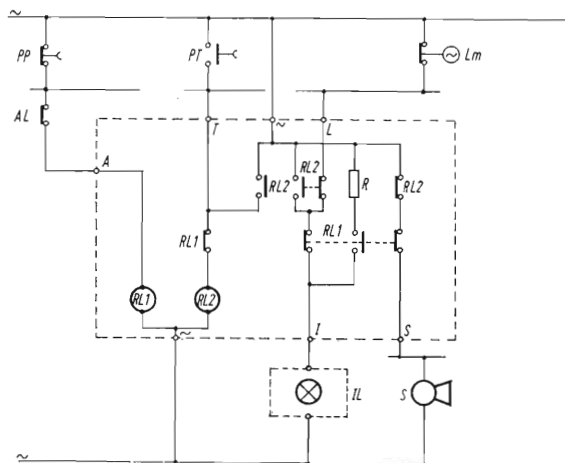



Fig. 3.14 - Circuito di allarme realizzante il 1° ciclo della tab. 3.2. Esecuzione a relè.

AL – Contatto del trasduttore di allarme
PP – Pulsante di prova
PT – Pulsante di tacitazione
IL – Indicatore luminoso
S – Suoneria
Lm – Lampeggiatore

I pulsanti di prova e di tacitazione, il lampeggiatore e la suoneria possono essere comuni a diversi circuiti di allarme.

	A	T	C	E	F	LUCE	SIRENA
COND. NORMALI	1	0	0	0	0	1/2 LUCE	TACE
ALLARME	0	0	0	1	1(L)	LAM.	SUONA
CESSATO ALL.	1	0	0	0	0	1/2 LUCE	TACE
COND. NORMALI	1	0	0	0	0	1/2 LUCE	TACE
ALLARME	0	0	0	1	1(L)	LAM.	SUONA
TACITAZIONE	0	1(0)	1	0	1(L)	FISSA	TACE
CESSATO ALL.	1	0	0	0	0	1/2 LUCE	TACE

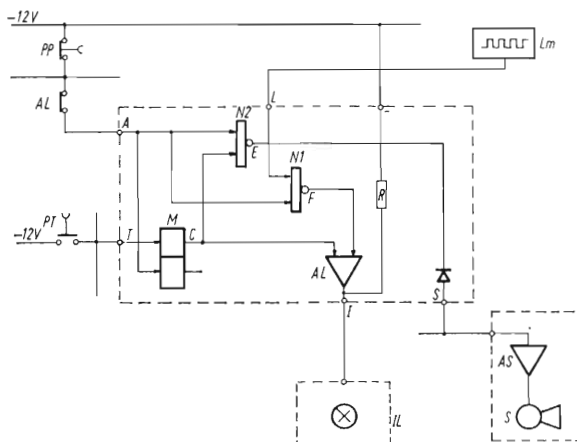



Fig. 3.15 - Circuito di allarme realizzante il 1° ciclo della tabella 3.2. Esecuzione ad elementi logici.

AL – Contatto del trasduttore di allarme
PP – Pulsante di prova
PT – Pulsante di tacitazione
IL – Indicatore luminoso
S – Suoneria
Lm – Lampeggiatore.

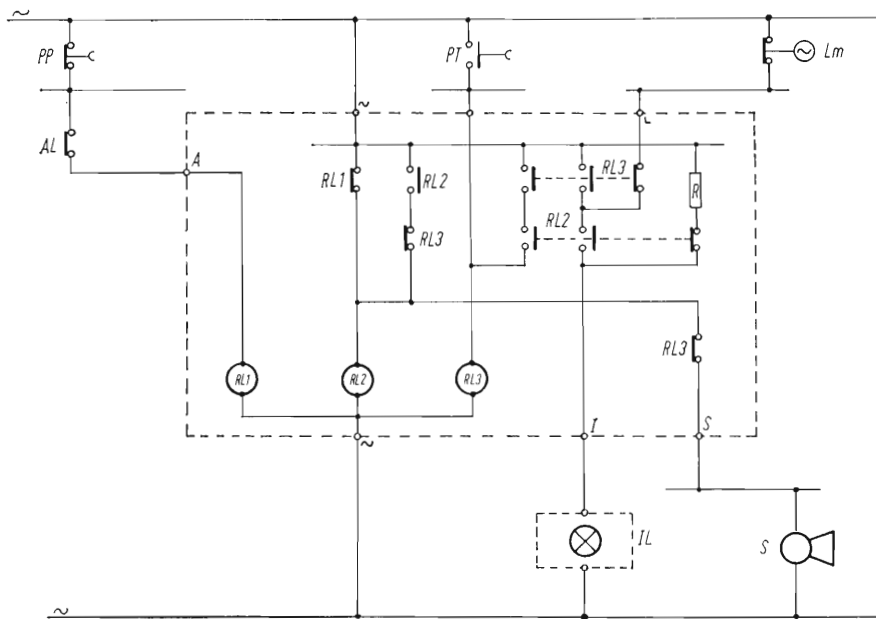



Fig. 3.16 - Circuito di allarme realizzante il 2° ciclo della tab. 3.2. Esecuzione a relè.

Al – Contatto del trasduttore di allarme
PP – Pulsante di prova
PT – Pulsante di tacitazione
Il – Indicatore luminoso
S – Suoneria
Lm – Lampeggiatore.

La figura 3.15 rappresenta il circuito di allarme del tipo più semplice. Normalmente il contatto del trasduttore di allarme è chiuso, e vi è pertanto segnale 1 all'ingresso *A* dei NOR *N1* e *N2*; le rispettive uscite (*E* e *F*) sono così a zero; pertanto gli amplificatori *AL-AS* non sono comandati, la sirena tace e la lampada è alimentata a mezza luce tramite la resistenza *R* (in altri casi questa resistenza manca e la lampada è normalmente spenta).

Inoltre la memoria *M* è tenuta a riposo (segnale *C* a zero).

In condizione di allarme, il contatto del trasduttore si apre, il punto *A* si trova così a segnale *O*; il NOR *N1* ha pertanto un ingresso a zero, mentre il secondo ingresso *L* è alimentato da un segnale intermittente del circuito lampeggiatore *Lm*.

L'uscita *F* — che comanda l'amplificatore *AL* — si trova pertanto intermittentemente a segnale 1 ed il segnalatore luminoso *IL* si accende ad intermittenza.

	A	A'	T	D	E	F	G	LUCE	SIRENA
COND. NORMALI	1	0	0	0	1	0	0	1/2 LUCE	TACE
ALLARME	0	1(0)	0	1	0	1(L)	0	LAMP	SUONA
CESSATO ALL.	1	0	0	1	0	1(L)	0	LAMP	SUONA
TACITAZIONE	1	0	1	0	1	0	0	1/2 LUCE	TACE
COND. NORMALI	1	0	0	0	1	0	0	1/2 LUCE	TACE
ALLARME	0	1(0)	0	1	0	1(L)	0	LAMP.	SUONA
TACITAZIONE	0	0	1(0)	0	1	0	1	L. FISSA	TACE
CESSATO ALL.	1	0	0	0	1	0	0	1/2 LUCE	TACE

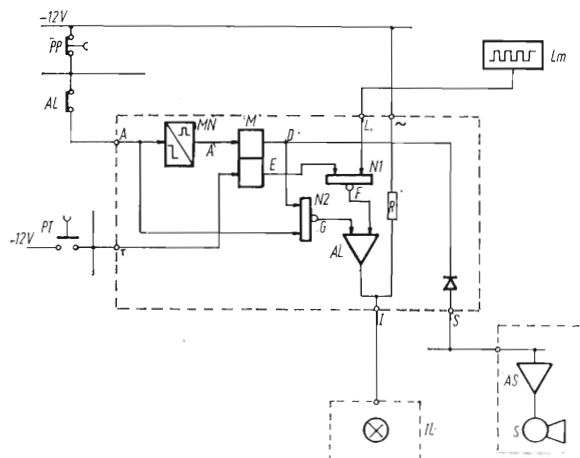



Fig. 3.17 - Circuito di allarme realizzante il 2° ciclo della tab. 3.2. Esecuzione ad elementi logici.

AL – Contatto del trasduttore di allarme
PL – Pulsante di prova
PC – Pulsante di tacitazione
IL – Indicatore luminoso
S – Suoneria
Lm Lampeggiatore.

Contemporaneamente il NOR $N2$ si trova con entrambi gli ingressi a zero (infatti C è rimasto a zero); pertanto l'uscita E è a livello 1, AS è eccitato e la sirena suona.

Agendo sul pulsante di tacitazione, si eccita la memoria M pertanto C va a segnale 1, portando il segnale 1 fisso al secondo ingresso di AL mentre E passa a segnale zero; pertanto il segnalatore luminoso è acceso a luce fissa e la sirena tace.

La richiusura del contatto del trasduttore di allarme riporta l'apparecchio in condizione di riposo, sia che avvenga prima che dopo la tacitazione; in quest'ultimo caso azzera anche la memoria M.

Il diodo posto fra l'uscita E di $N2$ e il morsetto S (alimentazione sirena) serve a disaccoppiare le diverse uscite qualora la sirena S ed il relativo amplificatore siano comuni a diversi circuiti di allarme.

Il circuito di figura 3.17 differisce dal precedente in quanto l'apertura del contatto di allarme provoca un segnale impulsivo all'uscita del monostabile MN, che provoca l'eccitazione della memoria M (lampada lampeggiante e suono della sirena).

Tale memoria si azzera solo con l'intervento del pulsante di tacitazione.

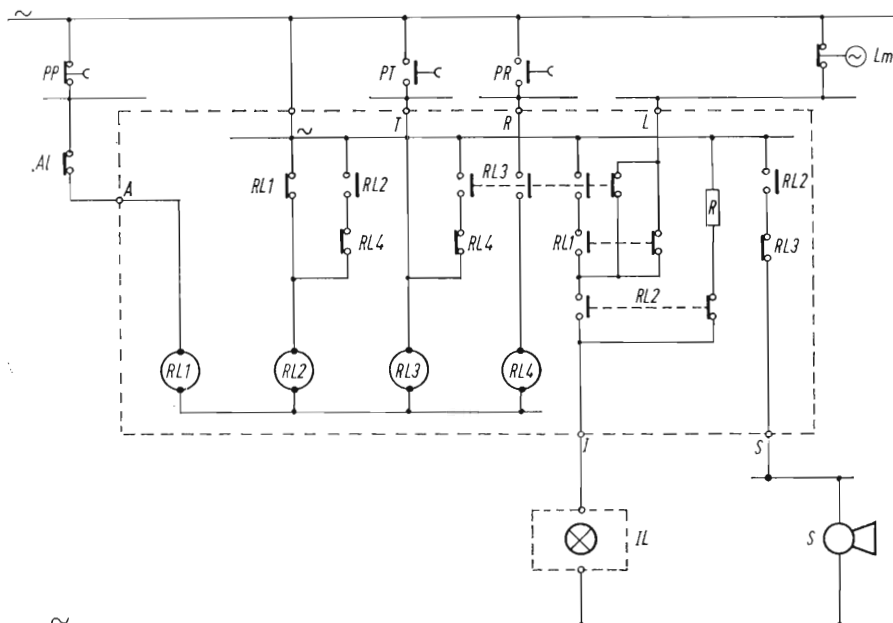



Fig. 3.18 - Circuito di allarme realizzante il 3° ciclo della tab. 3.2. Esecuzione a relè.

AL – Contatto del trasduttore di allarme
PP – Pulsante di prova
PT – Pulsante di tacitazione
IL – Indicatore luminoso
S – Suoneria
Lm – Lampeggiatore
PR – Pulsante di ripristino.

In queste condizioni, se persiste lo stato di allarme (segnale zero all'ingresso A), l'uscita G di $N2$ passa a segnale 1 e l'indicatore luminoso si accende a luce fissa. Se però il contatto di allarme si richiude prima della tacitazione, la memoria M resta eccitata e l'apparecchio continua a dare il segnale di allarme fino alla tacitazione.

Ciò per richiedere in ogni caso l'intervento dell'operatore che prenda visione della natura del guasto, anche se questo ha avuto carattere transitorio.

Il circuito di figura 3.19 corrisponde al 3° ciclo indicato sulla tabella 3.2.

Come si vede, rispetto al precedente vi è l'aggiunta di una seconda memoria $M2$, che viene eccitata all'azionamento del pulsante di tacitazione ed annullata da un ulteriore pulsante, detto di ripristino.

Ciò allo scopo di avere una diversificazione della segnalazione quando, ad allarme tacitato, avviene la scomparsa del guasto stesso.

	A	T	R	A'	B	C	D	E	F	G	H	LUCE	SIRENA
COND NORMALI	1	0	1	0	1	1	0	0	0	0	0	1/2 LUCE	—
ALLARME	0	0	1	1(0)	0	1	1	1(L)	1(L)	0	0	L AMP	SUONA
CESSATO ALL	1	0	1	0	0	1	1	0	1(L)	0	0	L AMP	SUONA
TACITAZIONE	1	1(0)	1	0	1	0	0	0	0	1	0	L FISSA	—
RIPRISTINO	1	0	0(1)	0	1	1	0	0	0	0	1(0)	1/2 LUCE	—
COND NORMALI	1	0	1	0	1	1	0	0	0	0	0	1/2 LUCE	—
ALLARME	0	0	1	1(0)	0	1	1	1(L)	1(L)	0	0	L AMP	SUONA
TACITAZIONE	0	1(0)	1	0	1	0	0	1(L)	0	1(L)	0	L AMP.	—
CESSATO ALL	1	0	1	0	1	0	0	0	0	1	0	L FISSA	—
RIPRISTINO	1	0	0(1)	0	1	1	0	0	0	0	1(0)	1/2 LUCE	—

Fig. 3.19 - Circuito di allarme realizzante il 3° ciclo della tab 3.2. Esecuzione ad elementi logici.

AL — Contatto del trasduttore di allarme
PP — Pulsante di prova
PT — Pulsante di tacitazione
IL — Indicatore luminoso
S — Suoneria
Lm — Lampeggiatore
PR — Pulsante di ripristino.

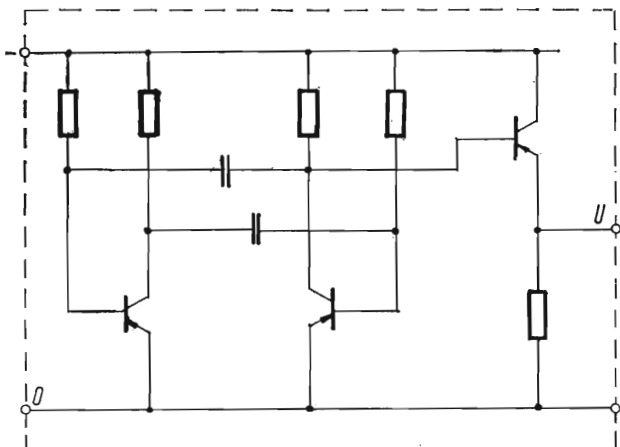
La successione delle varie fasi è la seguente:

— all'apertura del contatto di allarme si eccita la memoria *M1*, la cui uscita *D* comanda l'amplificatore della sirena, mentre l'uscita *F* del NOR *N2* risulta intermittente, azionando così a lampeggio l'indicatore luminoso;

— azionando il pulsante di tacitazione si azzera la memoria *M1* e si eccita *M2*; il segnale *D* va a zero, e pertanto la memoria è tacitata, mentre l'uscita *B* va a segnale 1 bloccando il NOR *N2*. Contemporaneamente *C* va a zero, sbloccando il NOR *N3*.

L'uscita *G* di *N3* è pertanto 1 fisso se il segnale *E* è a zero (contatto allarme chiuso), oppure 1 intermittente se *E* è a sua volta intermittente (contatto allarme aperto). La lampada, a seconda dei casi, sarà pertanto a luce fissa o intermittente;

— l'azionamento del pulsante di ripristino — se il contatto di allarme si è richiuso — permette di ritornare nelle condizioni iniziali.

Fig. 3.20 - Relè lampeggiatore statico - Schema di principio.

Complessi di allarme.

Ogni complesso di allarme raccoglie generalmente un certo numero di punti di allarme, riferentesi alla stessa macchina o apparecchiatura da controllare.

In questo caso, come abbiamo accennato più sopra, alcuni elementi possono essere comuni a tutto il gruppo: i pulsanti di prova, tacitazione e ripristino, nonchè l'amplificatore per la sirena e il circuito lampeggiatore.

Quest'ultimo (a fig. 3.20, ne indichiamo uno schema tipico)

Fig. 3.21 - Circuito indicatore di precedenza, realizzazione ad elementi logici.

Il circuito ha lo scopo di fornire una differente segnalazione (lampeggio più rapido) se il circuito ha ricevuto il segnale di allarme per primo in un gruppo di circuiti di allarme.
Tutti i circuiti del gruppo devono essere muniti di un circuito del tipo sopra indicato.

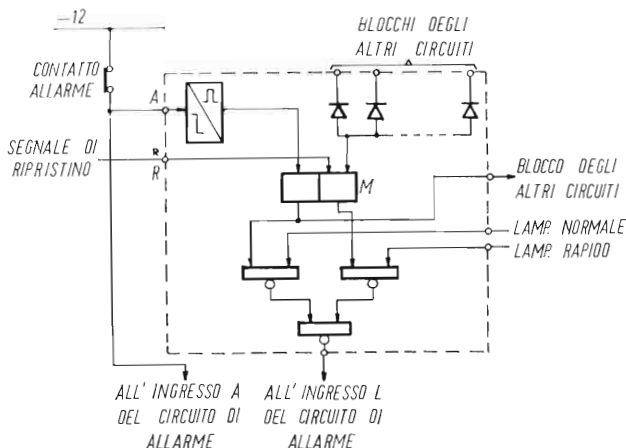
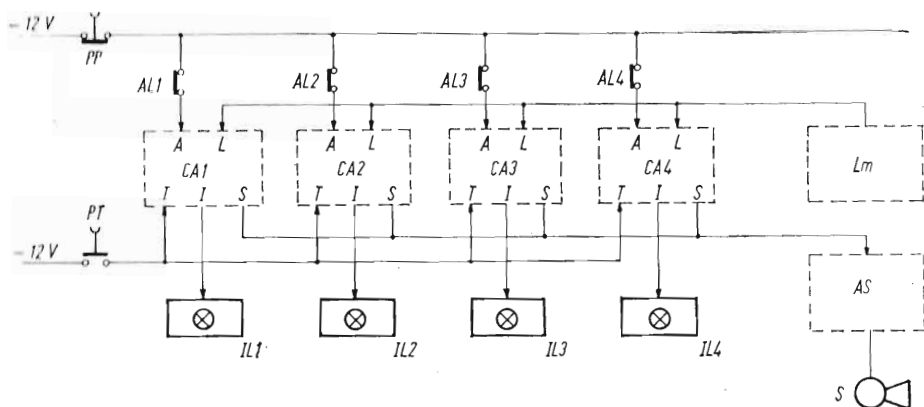



Fig. 3.22 - Gruppo di circuiti di allarme, senza indicazione di precedenza.
La figura mette in evidenza i collegamenti delle parti comuni di un gruppo di allarme:

PP – Pulsante di prova
PT – Pulsante di tacitazione
AL 1 ÷ *AL* 4 – Contatti dei trasduttori di allarme
CA 1 ÷ *CA* 4 – Circuiti di allarme
IL 1 ÷ *IL* 4 – Indicatori luminosi
Lm – Circuito lampeggiatore
AS – Amplificatore per il comando della sirena
S – Sirena.

dovrà però essere proporzionato al numero di elementi da comandare; in caso di complessi con molti punti di allarme, può essere necessario ricorrere a diversi circuiti lampeggiatori.

Quando sia richiesta l'indicazione di precedenza fra un gruppo di allarmi, occorre aggiungere ai circuiti sopraddetti un particolare dispositivo, come ad esempio quello illustrato alla figura 3.21.

Si tratta praticamente, per ogni punto di allarme, di una memoria che viene eccitata dal segnale di allarme e va a sua volta a bloccare le memorie similari degli altri dispositivi dello stesso gruppo, cosicchè resta azionata solo la memoria del circuito in cui l'allarme è intervenuto per primo.

Questa memoria agisce solitamente cambiando la frequenza di lampeggio del circuito di allarme intervenuto per primo, come indica la figura stessa.

Circa la realizzazione costruttiva dei circuiti di allarme, possono essere adottate diverse soluzioni.

Ricorrendo a blocchetti standard si possono costituire dei complessini per ciascun punto di allarme, eventualmente pre-cablati; in questo caso i blocchetti vengono montati nell'interno del quadro, mentre le segnalazioni luminose sono montate a parte, sul fronte del quadro, assieme ai pulsanti di prova e tacitazione.

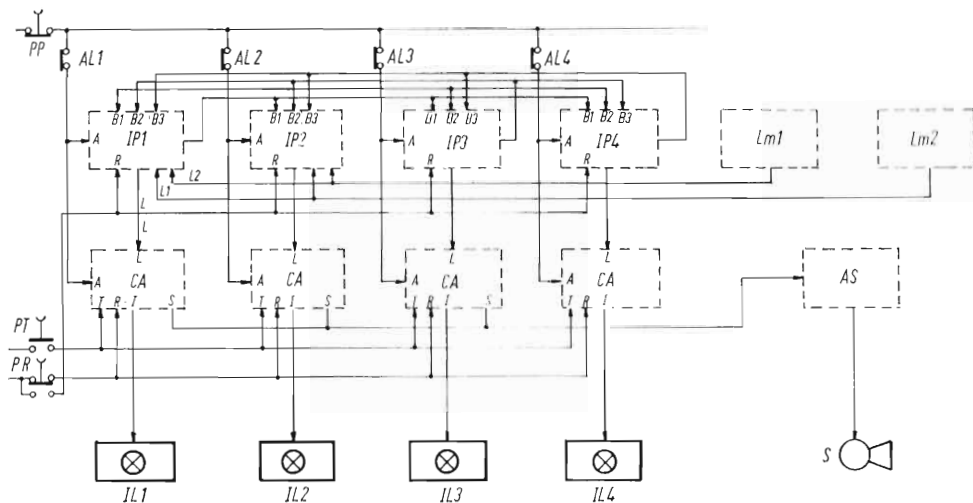



Fig. 3.23 - Gruppo di circuiti di allarme, con indicazione di precedenza.

Dalla figura risultano evidenti i collegamenti dei circuiti indicatori di precedenza con i circuiti di allarme e fra di loro.

PP – Pulsante di prova
PT – Pulsante di tacitazione
PR – Pulsante di ripristino
AL 1 ÷ *AL* 4 – Contatti dei trasduttori di allarme
IP 1 ÷ *IP* 4 – Circuiti indicatori di precedenza
CA 1 ÷ *CA* 4 – Circuiti di allarme
IL 1 ÷ *IL* 4 – Indicatori luminosi
Lm 1 ÷ *Lm* 2 – Circuiti lampeggiatori, a due differenti frequenze
AS – Amplificatore per il comando della sirena
S – Sirena.

In altri casi possono essere previsti circuiti appositi, montati in un unico blocco o basetta, eventualmente facenti corpo unico col segnalatore luminoso.

I circuiti dovranno generalmente essere completati da opportuni filtri di ingresso, per evitare interventi intempestivi dovuti a disturbi lungo le linee di collegamento.

La figura 3.22 rappresenta lo schema di assieme di un complesso di 4 punti di allarme senza indicazione di precedenza, e la figura 3.23 lo schema di un complesso similare con indicazione di precedenza.

PARTE QUARTA

PROGRAMMATORI DI SEQUENZA

CAPITOLO I

APPARECCHIATURE A PROGRAMMA IMPOSTABILE

Generalità.

Nei capitoli precedenti sono stati riportati alcuni esempi di apparecchiature a ciclo automatico per il comando di macchine operatrici. Si tratta però di apparecchiature aventi un programma rigido, che non può essere variato se non modificando opportunamente il cablaggio dell'apparecchiatura stessa.

Molte volte invece occorre disporre di un programma più flessibile, che possa essere modificato secondo le esigenze della produzione variando semplicemente l'impostazione del programma stesso, che in questi casi viene effettuata mediante appositi dispositivi, come per esempio: matrici a spine, nastri magnetici, schede o nastri perforati.

Apparecchiature di programmazione così realizzate possono inoltre essere basate su elementi modulari sempre uguali fra loro, indipendentemente dal tipo di macchina da comandare, cosicchè un'apparecchiatura può essere facilmente spostata da una macchina all'altra, con pochi adattamenti.

Descriveremo qui di seguito un programmatore ad elementi logici che usa come dispositivo di impostazione del programma un nastro perforato.

Costituzione del programmatore.

Detto programmatore consiste essenzialmente dei seguenti componenti:

a) un lettore di nastro perforato;

b) un'unità centrale, che decodifica e interpreta i messaggi contenuti nel nastro, fornendo gli opportuni comandi alle unità

periferiche; comanda inoltre l'avanzamento del nastro mano mano che vengono eseguite le operazioni comandate;

c) una serie di unità periferiche, ciascuna delle quali comprenderà un interruttore statico atto a comandare l'attuatore esterno (frizione, elettrovalvola, teleruttore, ecc.); conterrà inoltre un elemento di memoria (in quanto i segnali provenienti dal nastro non sono permanenti) e una serie di circuiti di blocco, mediante i quali si può realizzare l'interblocco fra diversi elementi (per esempio, fra teleruttore di movimento avanti e quello di movimento indietro), nonché condizionare il movimento al realizzarsi di determinate condizioni (per esempio: pressione sufficiente).

Ogni unità dispone inoltre di uscite diretta e inversa a livello logico, utilizzabili per il blocco di altre unità periferiche, o per intervenire in circuiti logici esterni.

Lettore di nastro e unità centrale.

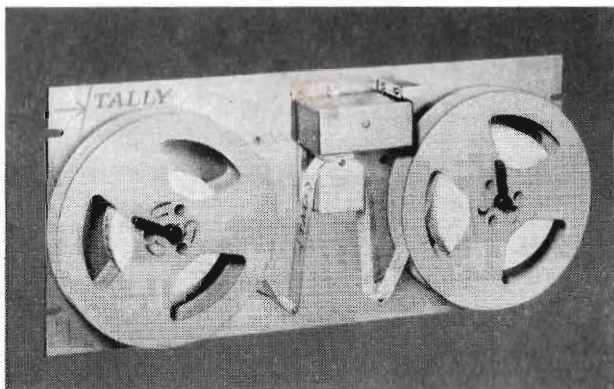
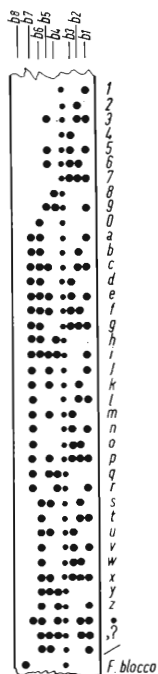
Il nastro usato in queste applicazioni è del tipo usato per le telescriventi, a banda di carta a 8 canali: cioè su ogni riga del nastro vi sono 8 posizioni di lettura, corrispondenti a 8 possibili fori.

Di questi fori, uno serve per il controllo di parità (il numero di fori per ogni riga deve essere sempre dispari), ed uno serve per il segnale di fine linea; gli altri sei servono per la codificazione di 22 lettere e 10 numeri, più alcuni caratteri speciali (/ . ?).

Il lettore di nastro comprende il dispositivo di lettura vero e proprio, composto da spazzoline ed elementi di tasteggio che permettono di tradurre ogni foro in segnale logico « 1 », mentre la mancanza di foro corrisponde al segnale logico « 0 ».

Il lettore comprende inoltre il dispositivo di avanzamento del nastro, in corrispondenza di segnali provenienti dall'esterno.

Fig. 4.1 - Lettore di nastro perforato tipo « 424 » della Tally. (Rappr. TEOMR - Milano).

Il lettore permette l'impiego di nastri a banda di carta a 8 canali, secondo lo standard internazionale, con possibilità di leggere 60 caratteri al secondo.

			b7	0	0	1	1
			b6	0	1	0	1
b4	b3	b2	b1				
0	0	0	0		0	—	+
0	0	0	1	1	/	J	A
0	0	1	0	2	S	K	B
0	0	1	1	3	T	L	C
0	1	0	0	4	U	M	D
0	1	0	0	5	V	N	E
0	1	1	1	6	W	O	F
0	1	1	0	7	X	P	G
1	0	0	1	8	Y	Q	H
1	0	0	0	9	Z	R	I

b5: controllo di parità
b8: ritorno carrello o fine blocco

ig. 4.2 - Codice di perforazione EIA standard.

Degli 8 canali a disposizione, 6 sono utilizzati per la lettura vera e propria dei vari caratteri; uno per il controllo di parità ed uno per il segnale di fine linea o fine blocco.

La figura 4.1 rappresenta un lettore di nastro TALLY 424, capace di leggere 60 caratteri al secondo, mentre la figura 4.2 riporta il codice E I A Standard, normalmente usato in apparecchiature di questo tipo.

Unità centrale.

La figura 4.3 rappresenta lo schema a blocchi dell'unità centrale, che essenzialmente comprende:
— gli elementi di comando di avanzamento del nastro;
— il gruppo di decodifica;
— il gruppo di memoria dei numeri.

Per meglio comprendere il funzionamento dell'unità centrale, occorre descrivere brevemente il sistema di comando delle varie operazioni.

Come accennato più sopra, ogni attuatore esterno è comandato da una unità periferica, a cui corrisponde un codice composto da

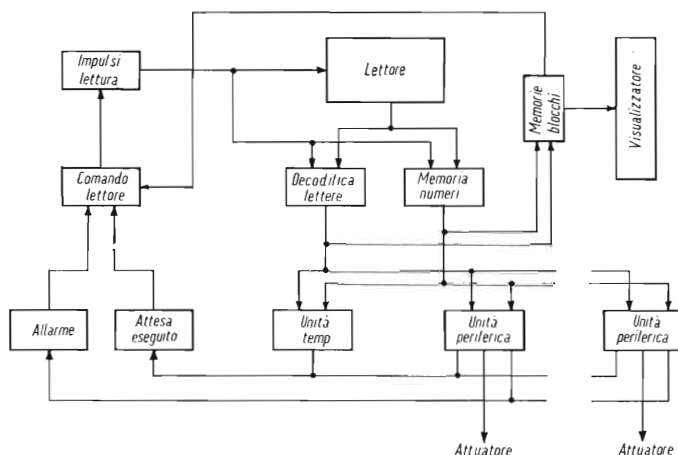



Fig. 4.3 - Schema a blocchi dell'apparecchiatura di programmazione.

L'apparecchiatura comprende essenzialmente il lettore di nastro, un gruppo di comando nastro decodifica e memoria, e una serie di unità periferiche, atte a comandare direttamente gli attuatori esterni.

una lettera e da un numero; anzi, più propriamente, i numeri di codice per ogni unità periferica sono 2, cui uno comanda l'inserzione (set) dell'unità, e l'altro la disinserzione (reset); in genere si utilizzano i numeri pari per i comandi di set, ed i dispari per quelli di reset; per esempio, una determinata unità può venire inserita con il comando $0A$ e disinserita con il comando $1A$; un'altra unità sarà inserita con il comando $2A$ e disinserita con $3A$ e così via.

Si può inoltre predisporre l'intervento di fine corsa esterni, o di altri elementi di controllo, mentre, con altri codici, possono essere chiamate le unità di temporizzazione. In questi casi il movimento del nastro, dopo aver fornito i comandi, deve arrestarsi in attesa che le operazioni stesse siano state eseguite. Per ottenere ciò si inserisce sul nastro un particolare segno (per esempio: il punto interrogativo), che arresta il movimento del nastro fino a che tutte le operazioni programmate siano state eseguite.

A questo scopo, in ogni unità periferica, è prevista un'apposita uscita di « operazione eseguita » che si ottiene quando l'operazione comandata viene realizzata. Un apposito circuito è collegato a questa uscita di « eseguito » e fornisce il consenso di proseguimento del nastro quando tutti i segnali di eseguito sono presenti.

Per esempio, se dobbiamo comandare l'inserzione di un movimento di avanzamento fino al raggiungimento di un determinato fine corsa, dovremo « chiamare » l'unità periferica che inserisce il

motore, a cui il raggiungimento del fine corsa darà il segnale di eseguito; dovremo quindi scrivere sul nastro il segnale ?. - Pertanto, il nastro si arresta dopo aver comandato le operazioni sopra indicate, ed attende il segnale di « eseguito », che si ha solo quando il fine corsa stesso viene raggiunto; solo allora il nastro si rimette in moto, e i segnali successivi saranno quelli relativi al « reset » delle unità sopraddette.

Con un altro segno (per esempio: la barra /) si può invece comandare l'arresto del nastro fino all'intervento di un comando manuale da parte dell'operatore.

Ciò è necessario in tutti i casi in cui il proseguimento delle varie fasi è subordinato al fatto che l'operatore compia manualmente determinate operazioni.

Come abbiamo accennato più sopra, il comando di ogni unità periferica è ottenuto tramite la combinazione di una lettera e di un numero: poichè il lettore può leggere un segno per volta, uno dei due segni deve essere memorizzato. Si è scelto di memorizzare i numeri: come risulta dalla tabella dei codici, i numeri sono contraddistinti dal fatto che le colonne $b6$ e $b7$ sono a zero, e cioè senza fori; questo fatto viene utilizzato per discriminare i numeri dalle lettere ed inviare i numeri letti in una memoria, che viene poi modificata quando viene letto il numero successivo.

Dopo ogni numero, viene letta la lettera completante il simbolo dell'unità che deve essere comandata, cosicchè la combinazione dei due simboli, quello letterale rilevato dal lettore e quello numerico immagazzinato nella memoria, permette il comando della unità desiderata.

Quando il numero di operazioni è molto esteso, è opportuno suddividere le stesse in un certo numero di « blocchi », comprendenti ciascuno una serie di operazioni elementari.

Per contraddistinguere i vari blocchi si utilizza una lettera (per esempio N) seguita da un numero; si possono contraddistinguere così 10 blocchi (se ne occorressero di più, bisognerebbe scegliere due lettere).

Il simbolo di ogni blocco viene inciso sul nastro all'inizio delle relative operazioni, e viene immagazzinato in una memoria, alla quale può essere collegato un visualizzatore.

Si può inoltre, con un comando di preselezione esterno, fare avanzare il nastro (o anche retrocedere, se il lettore permette il movimento nei due sensi) senza eseguire le operazioni registrate, fino all'inizio del blocco desiderato.

Ciò permette di ripetere eventualmente determinate operazioni, o di fare iniziare il ciclo da un punto determinato.

La figura 4.4 rappresenta lo schema logico dell'unità di lettura, col dispositivo di memorizzazione dei numeri e dei blocchi.

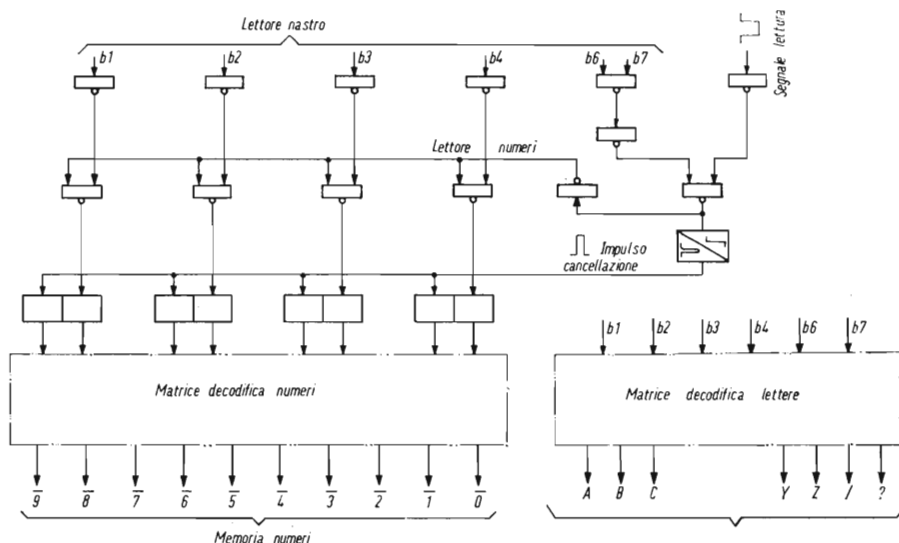



Fig. 4.4 - Schema logico del gruppo di lettura.
Il gruppo di lettura effettua la memoria e decodifica dei numeri, e la decodifica degli altri simboli letti dal nastro, comandando così le varie unità periferiche.

Unità periferiche.

Ogni unità periferica deve anzitutto comprendere un interruttore statico di potenza capace di azionare il relativo attuatore esterno (elettrovalvola, frizione, teleruttore, ecc.); a seconda delle caratteristiche di quest'ultimo, l'interruttore dovrà essere previsto per corrente continua o alternata e del calibro opportuno.

Inoltre l'unità periferica dovrà comprendere una memoria, con entrate di « set » e « reset » da nastro e manuali (queste ultime per permettere il comando singolo delle varie uscite: naturalmente quando sono predisposti i comandi manuali, viene escluso il comando da nastro), nonché una serie di entrate di « blocco », che impediscono il movimento quando vi sono nella macchina posizioni o movimenti incompatibili col movimento stesso. Quando all'unità perviene un comando mentre è presente un segnale di blocco, l'unità periferica dà in uscita un segnale di allarme, mentre viene bloccato l'avanzamento del nastro.

In qualche caso è richiesto che alcuni blocchi agiscano solo durante il funzionamento automatico, mentre permettano il movimento in funzionamento manuale. Per ottenere ciò si richiede una unità periferica più complessa, con entrata a memoria separata in caso di comando da nastro o manuale.

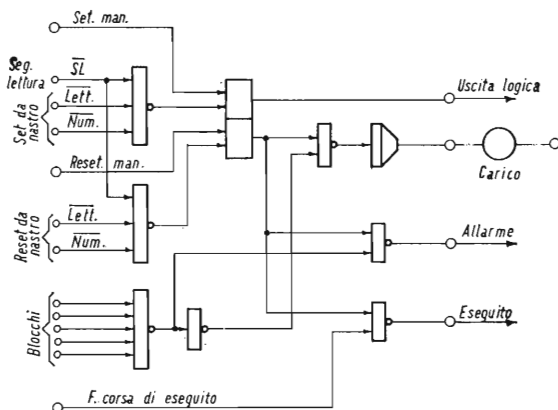



Fig. 4.5 - Schema logico di una unità periferica.

Ogni unità periferica comprende una memoria (che può essere comandata manualmente o da nastro), un interruttore statico di potenza adeguata all'elemento esterno da comandare, ed un gruppo di circuiti ausiliari.
Le entrate di blocco impediscono il funzionamento dell'interruttore quando vi è segnale « 1 » ad una qualsiasi di queste entrate. Qualora il comando avvenga colla presenza di un segnale di blocco, si ha segnale « 1 » sull'uscita di allarme. L'uscita di eseguito è normalmente a zero; va a « 1 » all'inserzione dell'unità, tornando a zero quando appare il segnale « 1 » sull'ingresso « fine corsa di eseguito ».

E' inoltre prevista un'uscita a livello logico, per bloccare altre unità o per logiche secondarie.

La figura 4.5 indica, a titolo di esempio, lo schema logico di un'unità periferica, realizzata con elementi Prologic.

CAPITOLO II

ESEMPIO DI APPARECCHIATURE CON PROGRAMMA A NASTRO

Generalità.

A maggior chiarimento di quanto sopra indicato, riportiamo qui di seguito un esempio di applicazione di un programmatore a nastro perforato. Per ragioni di spazio abbiamo scelto un esempio molto semplice, e pertanto puramente ipotetico, in quanto in genere queste apparecchiature vengono applicate a macchine di una certa complessità; riteniamo però che dall'esempio stesso il lettore possa facilmente rendersi conto del meccanismo del dispositivo.

Comando della tavola di una alesatrice.

Alla figura 4.6 è rappresentata schematicamente la macchina da comandare. Si tratta della tavola di una alesatrice, in cui il posizionamento è fatto mediante fine corsa e riscontri posti sulla macchina; il posizionamento avviene in due gradini di velocità, e pertanto per ogni posizione corrisponderanno due fine corsa, uno dei quali dà il comando di rallentamento e l'altro il comando di arresto.

Il riscontro del primo fine corsa sarà più largo in modo da interessare il fine corsa stesso con anticipo rispetto alla posizione definitiva.

A tavola posizionata si ha la rotazione del mandrino e la discesa della slitta portautensile.

Gli attuatori da comandare sono:

— il motore del movimento longitudinale, con due velocità (veloce - lenta);

— il motore del movimento trasversale, con due velocità (veloce - lenta);

— il motore di rotazione del mandrino (una sola velocità);

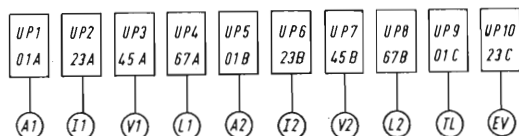
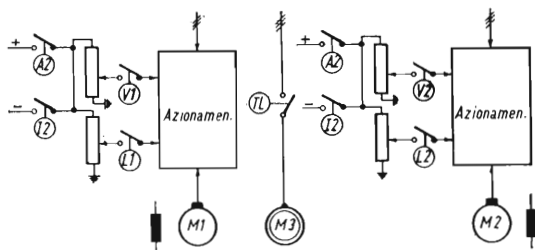
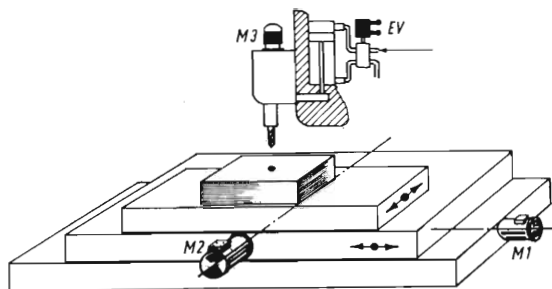



Fig. 4.6 - Comando di una tavola per alesatrice: disposizione schematica.

La figura schematizza i movimenti di una tavola di posizionamento per alesatrice il cui comando è illustrato nel testo del capitolo.

— l'elettrovalvola che comanda la discesa della slitta (la slitta scende con elettrovalvola eccitata - risale con elettrovalvola diseccitata).

Ciclo previsto.

Il ciclo previsto consiste nel posizionamento del pezzo nel punto prefissato, la rotazione del mandrino, la discesa e risalita della slitta.

La tabella 4.1 compendia le unità periferiche necessarie per realizzare il ciclo sopradescritto; le unità stesse si riferiscono ad un solo posizionamento; per ogni posizionamento in più, occorreranno una coppia di unità periferiche in più per ogni coordinata.

Per ottenere le sequenze di movimenti che abbiamo indicato,

Tabella 4.1

Unità periferica	UP 1	UP 2	UP 3	UP 4	UP 5	UP 6	UP 7	UP 8	UP 9	UP 10	T 1
Movimento	Long. Avanti	Long. Indiet.	Long. Veloce	Long. Lento	Trasv. Avanti	Trasv. Indiet.	Trasv. Veloce	Trasv. Lento	Mandr. Rotaz.	Slitta scende	Temp. 0,2"
Attuatore	A 1	I 1	V 1	L 1	A 2	I 2	V 2	L 2	TL	EV	—
Set	0 A	2 A	4 A	6 A	0 B	2 B	4 B	6 B	0 C	2 C	4 C
Reset	1 A	3 A	5 A	7 A	1 B	3 B	5 B	7 B	1 C	3 C	5 C
Eseguito	—	—	Fine corsa FC 1	Fine corsa FC 2	—	—	Fine corsa FC 3	Fine corsa FC 4	—	Fine corsa FC 5	—
Condizioni al funzionamento	$\overline{I\,1}$ FC 6	$\overline{A\,1}$ FC 6	$\overline{L\,1}$ FC 6	$\overline{V\,1}$ FC 6	$\overline{I\,2}$ FC 6	$\overline{A\,2}$ FC 6	$\overline{L\,2}$ FC 6	$\overline{V\,2}$ FC 6	—	$\overline{L1}$-$\overline{V1}$ $\overline{L2}$-$\overline{V2}$	—

FC 1 – pre-posizionamento longitudinale
FC 2 – posizionamento longitudinale
FC 3 – pre-posizionamento trasversale
FC 4 – posizionamento trasversale
FC 5 – slitta in basso
FC 6 – slitta in alto

occorrerà incidere sul nastro le indicazioni che abbiamo riportato sulla tabella 4.2, nella quale, accanto ad ogni espressione in codice, sono riportate la relativa interpretazione e la perforazione del nastro.

Riteniamo che dall'esame delle due tabelle risulti ben chiaro il meccanismo del sistema; osserviamo soltanto che, nell'esempio riportato, i movimenti secondo le due coordinate avvengono uno di seguito all'altro; è possibile avere anche i due movimenti contemporaneamente, ma in questo caso occorrerebbe disporre di una « logica » ausiliaria, che comandi l'arresto di quello che dei due movimenti giunge prima a compimento, mentre il segnale di « eseguito » verrà dato solo quando entrambi i movimenti sono giunti a conclusione.

Nella tabella 4.1 sono pure indicate, per ogni unità periferica, le « condizioni al funzionamento » e cioè gli inversi dei segnali la cui presenza blocca il funzionamento dell'unità stessa, dando il segnale di allarme.

Risulta chiaro, come il sistema sopra enunciato, possa facilmente estendersi ad un sistema qualsivoglia complesso di attuatori esterni da comandare secondo un programma predeterminato.

La presenza del nastro perforato permette di modificare facilmente tale programma, secondo le esigenze di produzione, senza

Tabella 4.2

OPERAZIONE	SIMBOLO	INSERZIONE NASTRO
Blocco 1	N 1	
Longitud. avanti veloce-set	0 A	
	4 A	
Attesa eseguito	?	
Longitud. avanti veloce-reset	5 A	
Longitud. avanti lento-set	6 A	
Attesa eseguito	?	
Longitud. avanti lento-reset	1 A	
	7 A	
Trasversale avanti veloce-set	0 B	
	4 B	
Attesa eseguito	?	
Trasversale avanti veloce-reset	5 B	
Trasversale avanti lento-set	6 B	
Attesa eseguito	?	
Trasversale avanti lento-reset	1 B	
	7 B	
Rotazione mandrino-set	0 C	
Elettrovalvole slitta-set	2 C	
Attesa eseguito	?	
Elettrovalvole slitta-reset	3 C	
Temporizz. 0,2 S - set	4 C	
Attesa eseguito	?	
Rotazione mandrino-reset	1 C	
Temporizz. 0,2 S - reset	5 C	
Fine blocco		F. blocco

intervenire sui collegamenti interni. Si potranno addirittura avere un certo numero di nastri, corrispondenti ad altrettanti programmi, da inserire secondo le esigenze di produzione.

Il programmatore resta a sua volta, nella sua struttura, un elemento standard la cui progettazione è indipendente dal tipo di macchina che deve azionare; i suoi elementi costitutivi (unità centrale e unità periferiche) possono pertanto essere progettati e costruiti di serie indipendentemente dal loro impiego. L'adattamento alla macchina da azionare consiste poi nell'associare ad ogni attuatore una o più unità periferiche di comando, nello stabilire le condizioni di blocco e nel predisporre gli ingressi per eventuali comandi manuali.

Il sistema resta comunque molto elastico e permette di seguire facilmente eventuali modifiche o ampliamenti nelle strutture della macchina.

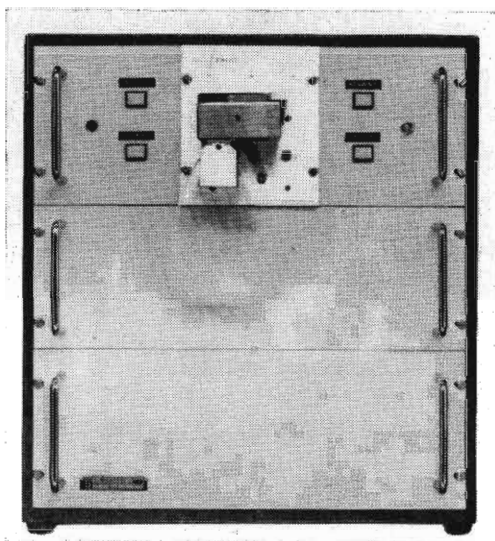



Fig. 4.7 - Programmatore per macchina utensile, realizzato con elementi logici « Prologic » e lettore di nastro perforato Tally (Costr. TEOMR).

La figura 4.7 rappresenta un'apparecchiatura del tipo più sopra descritto.

Posizionamento numerico.

Un ulteriore perfezionamento al programmatore sopra descritto consiste nel realizzare il posizionamento nel caso di movimenti la cui entità deve essere stabilita di volta in volta, mediante predisposizione numerica effettuata direttamente dal nastro, anzichè mediante fine corsa come nell'esempio sopra citato.

Per ottenere ciò occorre realizzare speciali unità di posizionamento, la cui struttura varia a seconda del sistema adottato (incrementale od assoluto) e a seconda del tipo di trasduttore di quota utilizzato.

Non ci soffermeremo pertanto a descrivere questo tipo di unità (il che ci porterebbe nel campo dei posizionatori numerici); accenniamo soltanto che in questo caso sul nastro occorre scrivere, oltre all'indirizzo del movimento da realizzare, anche l'entità di tale spostamento (se il sistema è incrementale) o la quota da raggiungere (se il sistema è assoluto).

A loro volta queste unità di posizionamento comandano lo spostamento attraverso unità periferiche con un sistema tutto o niente (on-off), o fornendo un segnale di riferimento di velocità proporzionale alla distanza che resta da percorrere per raggiungere la posizione prefissata.

In quest'ultimo caso, naturalmente, il movimento deve essere ottenuto tramite un azionamento a velocità regolabile.

PARTE QUINTA

APPARECCHIATURE CON CIRCUITI LOGICI ED AZIONAMENTI STATICI A DIODI CONTROLLATI

CAPITOLO I

GLI AZIONAMENTI STATICI COME ELEMENTI DI POTENZA DEI CIRCUITI LOGICI

Generalità.

Come abbiamo illustrato nei precedenti capitoli, le serie di circuiti logici industriali comprendono generalmente interruttori di uscita atti a comandare carichi relativamente modesti, sia in corrente continua che in corrente alternata.

Essi sono pertanto sufficienti al comando di elettrovalvole, frizioni e freni elettromagnetici; mentre sono generalmente insufficienti al comando di motori, sia in corrente continua che in corrente alternata. Si può allora ricorrere all'ausilio di teleruttori di potenza, la cui bobina può facilmente essere comandata da interruttori statici; qualora invece si voglia realizzare una soluzione completamente statica per il comando di motori, bisogna ricorrere all'impiego di dispositivi appositamente studiati, fuori dalla normale serie degli interruttori statici; fra questi dispositivi presentano caratteristiche particolarmente interessanti gli azionamenti statici a diodi controllati.

Come è noto, questi azionamenti permettono di ottenere, da una rete alternata a tensione fissa, una tensione continua a tensione variabile, mediante la quale si può alimentare e regolare in velocità un motore a corrente continua.

Tipi di azionamento.

Questi azionamenti sono essenzialmente di due tipi:

a) *a coppia unidirezionale*: mediante i quali si può azionare e regolare il motore a corrente continua in un solo senso di marcia, senza possibilità di frenatura a ricupero (il ponte raddrizzatore può essere semicontrollato, cioè composto per metà da diodi normali e per metà da diodi controllati);

b) *a coppia reversibile*: con questo tipo di azionamento si può azionare e regolare il motore a corrente continua nei due sensi di marcia, e ottenere la frenatura del motore stesso con ricupero dell'energia in rete (il ponte raddrizzatore è composto totalmente da diodi controllati).

L'inversione del senso della coppia può essere ottenuta sia mediante l'inversione della corrente di armatura, sia mediante l'inversione della corrente di eccitazione; esula dallo scopo del presente studio un esame particolareggiato delle caratteristiche di questi due sistemi, e nella trattazione ci riferiremo esclusivamente al tipo con inversione della corrente di armatura.

Per entrambi i tipi di azionamento, la marcia e l'arresto del motore possono avvenire agendo esclusivamente sui circuiti di porta dei diodi controllati, utilizzando direttamente i segnali a livello logico fornito dai normali circuiti logici industriali.

E' inoltre possibile azionare il motore stesso ad una qualsiasi velocità entro il suo campo di regolazione, scegliendo opportunamente il segnale di riferimento di velocità che agisce sul circuito di regolazione dell'azionamento; si può pertanto predisporre una serie di segnali di velocità, ottenuta mediante potenziometri di riferimento, che vengono prescelti di volta in volta dal circuito logico; negli azionamenti a coppia reversibile potremo avere due serie di segnali di riferimento, uno positivo per la marcia avanti ed uno negativo per la marcia indietro; con segnale di riferimento uguale a zero si avrà, per entrambi i tipi di azionamento, l'arresto di motore.

Negli azionamenti a coppia reversibile, il passaggio da un segnale di velocità alto ad uno più basso fa intervenire automaticamente la frenatura a ricupero del motore fino al raggiungimento del nuovo livello di velocità; se si passa invece da un segnale di velocità positivo ad uno negativo o viceversa, si ha anzitutto la frenatura a ricupero del motore e subito dopo il riavviamento in senso opposto; in ogni caso il circuito di limitazione della corrente, di cui ogni azionamento è munito, permette di evitare sollecitazioni pericolose al motore ed agli organi comandati.

Pertanto l'azionamento a diodi controllati funziona come elemento di uscita di grande potenza, permettendo il comando di motori a corrente continua da un sistema ad elementi logici industriale, con inoltre la possibilità di regolare la velocità del motore stesso.

In alcuni casi, dove non è richiesta la regolazione di velocità, si può anche ricorrere a motori in corrente alternata, facendo allora assumere ai diodi controllati la sola funzione di interruttori di potenza, sia per funzionamento con un solo senso di marcia che in entrambi i sensi.

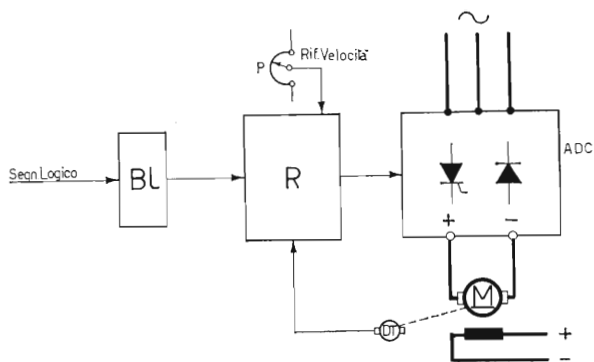



Fig. 5.1 - Schema di principio di azionamento a coppia unidirezionale a diodi controllati, con comando a circuito logico.

M – Motore a corrente continua
ADC – Azionamento a diodi controllati
R – Circuito regolazione
Bl – Circuito di blocco da parte del segnale logico
P – Potenziometro di riferimento
DT – Dinamo tachimetrica

Il segnale logico, attraverso il circuito *Bl*, permette o meno l'accensione dei diodi controllati, comandando pertanto la marcia o l'arresto del motore *M*.

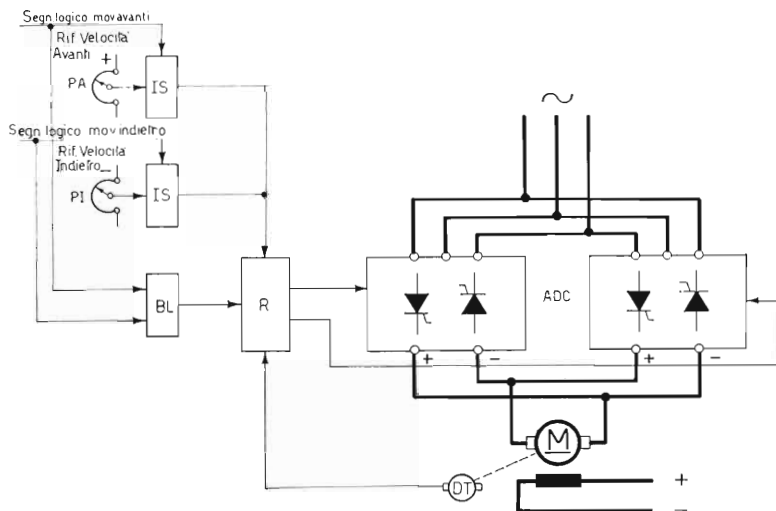



Fig. 5.2 - Schema di principio di azionamento a coppia reversibile a diodi controllati, con comando da circuito logico.

M – Motore a corrente continua
ADC – Azionamento a diodi controllati
R – Circuito regolazione
Bl – Circuito di blocco da parte del segnale logico
PA – Potenziometro di riferimento per marcia avanti
PI – Potenziometro di riferimento per marcia indietro
IS – Interruttore statico di segnale
DT – Dinamo tachimetrica

Il segnale logico, attraverso il circuito *Bl* e gli interruttori statici *IS*, inserisce il riferimento avanti o indietro all'azionamento reversibile, o ne blocca il funzionamento, comandando così la marcia nei due sensi o l'arresto del motore a corrente continua.

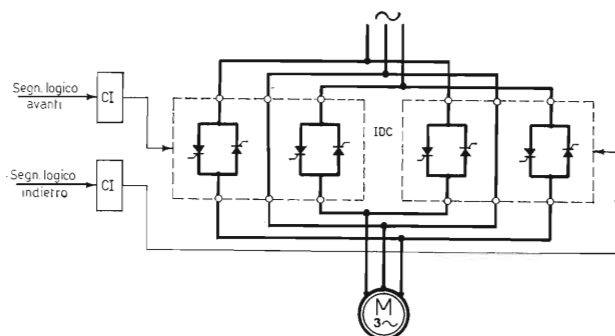



Fig. 5.3 - Schema di principio di un interruttore statico a diodi controllati, per il comando nei due sensi di marcia di un motore asincrono trifase.

M – Motore asincrono trifase
IDC – Interruttori statici a diodi controllati
CI – Circuiti di innesco

I due interruttori statici sono collegati in modo da azionare il motore asincrono nei due sensi di marcia, e vengono inseriti — a seconda del senso desiderato — dai segnali logici tramite i circuiti di innesco *CI*.

Le figure 5.1, 5.2 e 5.3 rappresentano gli schemi di principio del comando di motori a corrente continua in uno o due sensi di marcia, e di motori a corrente alternata.

Daremo nel capitolo successivo tre esempi di applicazione del comando statico di motori, mediante azionamenti a diodi controllati e circuiti logici industriali.

CAPITOLO II

ESEMPI APPLICATIVI DI AZIONAMENTI A DIODI CONTROLLATI

Programmazione di velocità del mandrino di un tornio.

Il primo esempio si riferisce alla programmazione delle velocità del mandrino di un tornio; si suppone che la macchina sia azionata in ciclo automatico tramite un programmatore (a schede, a nastro, a matrice) che, oltre a posizionare e controllare il movimento dell'utensile, scelga per il mandrino il senso di rotazione e la velocità più opportuna per ogni ciclo di lavorazione.

La rotazione del mandrino deve poter avvenire nei due sensi: però l'inversione di marcia è richiesta solo per alcune particolari lavorazioni, e può essere effettuata a motore fermo; per ragioni economiche è stato pertanto scelto un azionamento unidirezionale, con possibilità di inserire l'uno o l'altro senso di rotazione mediante due teleruttori, che però hanno la sola funzione di predispositori del senso di marcia e non intervengono pertanto nei normali cicli di lavoro.

Un altro teleruttore effettua la frenatura dinamica quando sia richiesto l'arresto in tempo breve.

L'avviamento e l'arresto è invece effettuato dal circuito logico, che — in base al programma di lavorazione impostato — dopo aver preventivamente scelto il senso di rotazione desiderato, comanda l'avviamento e l'arresto del motore del mandrino secondo la velocità predisposta per ogni fase del ciclo.

L'inserzione dei teleruttori è effettuata tramite interruttori statici che agiscono sulla bobina dei teleruttori stessi; la marcia del motore ad una determinata velocità viene comandata fornendo all'azionamento il relativo segnale di riferimento, mentre l'arresto si ottiene dando riferimento zero e inserendo, per maggior sicurezza, un segnale di blocco al comando dei diodi controllati; inoltre si comanda, se richiesto, il teleruttore di frenatura dinamica.

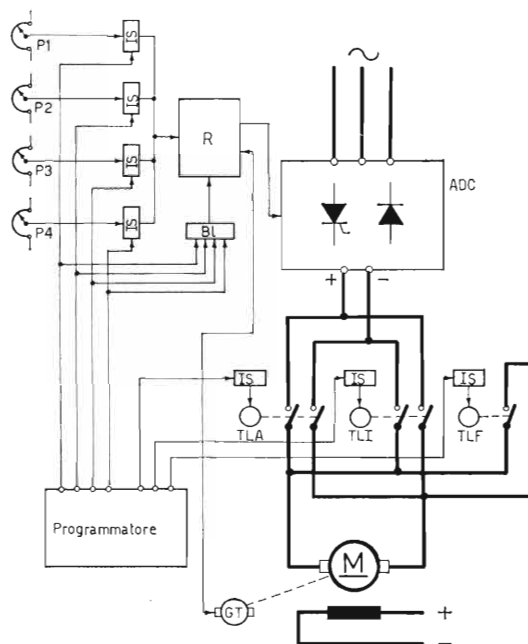



Fig. 5.4 - Schema di principio del comando statico del mandrino di un tornio con inversione a teleruttori.

Il circuito logico del programmatore predispone il senso di rotazione del mandrino inserendo il teleruttore relativo, e comanda la marcia alla velocità desiderata inserendo il relativo segnale di riferimento.

La soluzione, come si può ben vedere, non è completamente statica, ma l'intervento dei teleruttori è assai limitato, e rappresenta pertanto un soddisfacente compromesso fra le esigenze tecniche e quelle economiche.

La figura 5.4 rappresenta lo schema di principio dell'apparecchiatura.

Comando di avanzamento di una taglierina.

Il secondo esempio di applicazione riguarda il comando di una taglierina per tessuto gommato, e richiede invece l'impiego di un azionamento reversibile.

Il tessuto da tagliare si svolge da un rullo, e viene tagliato da una sega che si muove perpendicolarmente all'asse del nastro stesso. Pertanto, ad ogni taglio, il nastro deve avanzare di una lunghezza pari alla misura da tagliare, e poi arrestarsi per consentire il taglio da parte della sega; quindi riavviarsi per avanzare ancora della misura fissata.

Gli azionamenti da comandare staticamente sono quelli di avan-

zamento del nastro che porta il tessuto e quelli del carro portalama; entrambi sono sottoposti ad un numero molto elevato di avviamenti e frenature.

Il movimento del nastro avviene in un solo senso; però, per ottenere un posizionamento sufficientemente preciso, l'arresto deve avvenire previo un rallentamento, in modo che l'arresto definitivo sia comandato con una velocità del nastro molto bassa.

E' stato pertanto adottato un azionamento a coppia reversibile (pur essendo richiesto il movimento in un solo senso), in modo da ottenere in modo completamente statico una frenatura sufficientemente energica. Il movimento del carro portalama avviene invece nei due sensi, ma in questo caso non occorre un posizionamento molto preciso; l'azionamento a coppia reversibile permette comunque sia l'inversione del movimento, sia la frenatura a ricupero, in modo completamente statico.

Il circuito logico ha specialmente il compito di misurare l'avanzamento del nastro, fornendo i segnali di rallentamento e arresto in corrispondenza alle quote prefissate.

Vi sarà pertanto un trasduttore, azionato dal movimento del nastro, che invierà una serie di impulsi (ogni impulso corrisponde, ad esempio, ad un decimo di millimetro), ad un contatore ad elementi logici in cui viene impostata la lunghezza del taglio desiderata, nonchè la quota a cui deve essere effettuato il rallentamento; il contatore comanda a sua volta, attraverso un circuito logico di sequenza, le varie operazioni:

— la partenza del nastro trasportatore alla velocità rapida;

— il suo passaggio alla velocità lenta al raggiungimento della prima quota predisposta;

— l'arresto al raggiungimento della quota finale;

— la partenza del carro portalama;

— il ritorno del carro portalama a taglio effettuato;

e quindi il ciclo si ripete senza interruzioni fino all'arresto definitivo dell'apparecchiatura.

Le uscite del circuito forniranno quindi ai due azionamenti a diodi controllati i seguenti riferimenti:

a) velocità alta in avanti al nastro trasportatore ($+ AN1$);
b) velocità bassa in avanti al nastro trasportatore ($+ AN2$);
c) velocità alta in avanti al carro portalama ($+ AC1$);
d) velocità alta in indietro al carro portalama ($— IC1$).

Come si vede, al nastro trasportatore, vengono sempre portati riferimenti positivi (movimento sempre in avanti), mentre al carro portalama vengono portati riferimenti sia positivi che negativi (movimento sia in avanti che all'indietro).

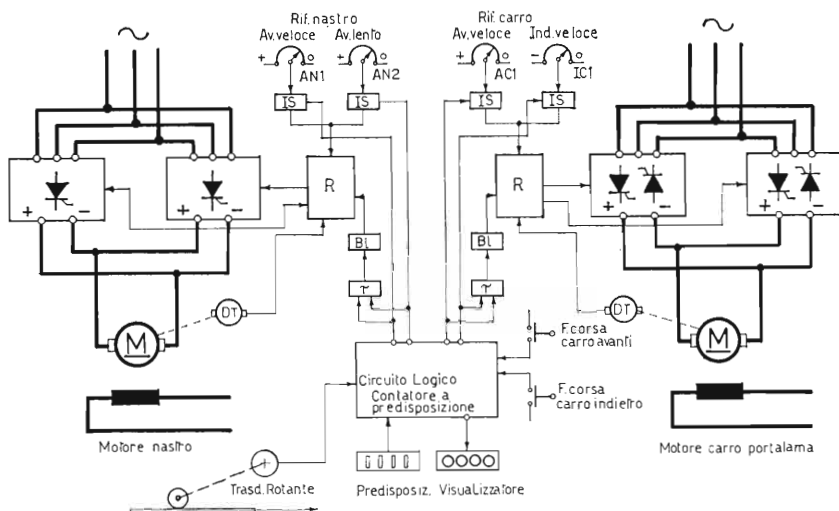



Fig. 5.5 - Schema di principio del comando statico di una taglierina per tessuto gommato con predisposizione della lunghezza di taglio.

La lunghezza di taglio del tessuto viene misurata tramite un trasduttore rotante e un contatore a predisposizione; il circuito logico comanda gli azionamenti reversibili del nastro e del carro portalama in modo da realizzare il ciclo predisposto.

Per ottenere l'arresto, su entrambi i movimenti, il riferimento viene portato a zero, e successivamente — con un piccolo ritardo — si bloccano gli azionamenti per ottenere la sicurezza dell'arresto. Il piccolo ritardo ha la funzione di permettere la frenatura da parte dell'azionamento nel passaggio della velocità predisposta a zero.

La figura 5.5 rappresenta lo schema a blocchi dell'apparecchiatura descritta.

Comando statico di una maschiatrice.

Consideriamo infine un caso di comando statico di motori asincroni trifasi.

Descriviamo, a titolo di esempio, il comando statico di una maschiatrice.

In questa macchina vi è il comando del mandrino porta-utensile, che deve ruotare nei due sensi per permettere l'entrata dell'utensile nel foro di filettatura, e successivamente l'uscita dal filetto realizzato, e il comando della tavola portapezzi che, nell'intervallo fra una filettatura e l'altra, ruota di un determinato angolo portando un nuovo pezzo sotto al mandrino.

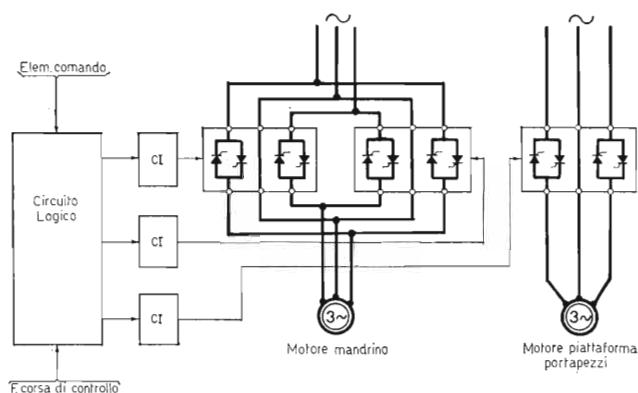



Fig. 5.6 - Schema di principio del comando statico di una maschiatrice.

Il mandrino e la piattoforma portapezzi sono azionati da motori asincroni, comandati da interruttori statici a diodi controllati, il primo con doppio senso di marcia, il secondo con un solo senso. Il circuito logico, tramite i circuiti di innesco *CI*, comanda il ciclo automatico della macchina.

Avremo pertanto un comando reversibile per il motore del mandrino, ed un comando unidirezionale per la rotazione della tavola.

Non essendo richieste regolazioni di velocità, e data anche la piccola potenza dei motori, sono stati scelti motori asincroni; l'opportunità di adottare un comando completamente statico deriva invece dall'alto numero di manovre richieste (circa 3 000 man./ora).

Per quanto riguarda il movimento della tavola, non occorre ottenere per via elettrica un posizionamento preciso, in quanto lo stesso è ottenuto con riscontri meccanici.

Un circuito logico — relativamente semplice — controlla la successione delle manovre, in base a segnali dell'operatore e dei fine-corsa posti sulla macchina, come illustra lo schema di principio della figura 5.6.

PARTE SESTA

I MICROLOGICI

CAPITOLO I

DEFINIZIONI E SERIE COSTRUTTIVE

Generalità.

Si definiscono generalmente « micrologici » i circuiti logici ottenuti con la tecnica dei circuiti integrati, consistente nel riunire in un unico contenitore componenti elettronici attivi e passivi (transistor, diodi, resistenze, condensatori) in modo da realizzare circuiti più o meno complessi.

Date le particolari tecniche costruttive adottate, risulta possibile condensaroe in uno spazio molto piccolo un elevato numero di componenti, ottenendosi così una notevole riduzione di volume nell'apparecchiatura completa.

In particolare, nel campo dei circuiti logici, sono stati realizzati circuiti integrati comprendenti tutte le funzioni logiche fondamentali ed un gran numero di funzioni logiche più complesse; nati specialmente per l'impiego nelle apparecchiature di calcolo e programmazione, i micrologici hanno trovato largo impiego anche nelle apparecchiature industriali.

Rispetto ai circuiti logici realizzati con elementi discreti — e descritti nei precedenti capitoli — i micrologici rappresentano i seguenti vantaggi:

— minori dimensioni di ingombro, e quindi possibilità di ottenere apparecchiature molto più piccole;

— minor costo, sia del componente che del tempo impiegato per il montaggio;

— minor numero di saldature da effettuare, e quindi maggiore affidabilità;

— velocità di lavoro più elevata (cioè tempi di intervento più ridotti);

— minore consumo energetico.

Vi sono però anche degli svantaggi, e precisamente:

— maggiore sensibilità ai disturbi, dovuta sia ai più bassi livelli di segnale a cui i micrologici stessi funzionano, sia alla più alta velocità di lavoro (a cui possono funzionare, e che li rende pertanto sensibili a disturbi molto più piccoli e brevi);

— minore flessibilità in caso di correzioni e modifiche di schema, per il fatto che il montaggio viene effettuato su circuiti stampati, di più difficile modifica che non i collegamenti cablati;

— maggior lavoro di progetto, dovuta alla necessità di studiare volta per volta il circuito stampato di montaggio (oppure i collegamenti ausiliari su circuiti stampati standard);

— minore accessibilità per i controlli, dovuta alla maggiore densità dei componenti.

L'esposizione di questi vantaggi e svantaggi delinea già quali possono essere i campi in cui si darà la preferenza ai micrologici e quelli in cui si useranno circuiti logici a componenti discreti.

Si useranno specialmente i circuiti micrologici in quelle apparecchiature dove ha molta importanza lo spazio occupato, ed in quelle aventi carattere ripetitivo, almeno per quanto riguarda determinati sottocomponenti; (il carattere ripetitivo permette di eseguire accurate prove su di un prototipo, e passare all'esecuzione definitiva quando si è praticamente sicuri che non interverranno ulteriori modifiche; inoltre permette di ripartire su più apparecchiature il maggior costo di progetto).

Si useranno invece i circuiti logici discreti nelle apparecchiature da studiare volta per volta, in quelle soggette a possibili modifiche e in quelle particolarmente esposte a segnali di sidturbo.

Le famiglie di micrologici.

I micrologici si sono sviluppati secondo tecniche diverse, dando luogo a diverse « famiglie » di prodotti. Le principali sono:

RTL (Resistor Transistor Logic)
Deriva dalla combinazione di resistenze e transistor; è una delle prime famiglie sviluppate, ora è praticamente superata. L'elemento base è il NOR (fig. 6.1).
Principali inconvenienti di questa famiglia sono la scarsa immunità al rumore (disturbi) e il limitato numero di elementi disponibili.

DTL (Diode Transistor Logic).
Si basa sull'impiego principalmente di diodi e transistor; la presenza di diodi sugli ingressi aumenta l'immunità al rumore (ca. 0,5 V).

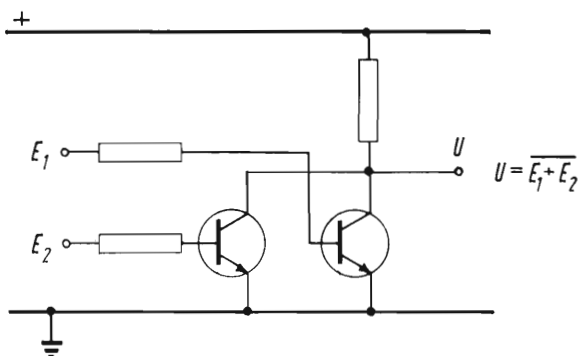



Fig. 6.1 - Elemento base: NOR, dei micrologici della famiglia RTL.

L'elemento base è il NAND (fig. 6.2); la serie di elementi disponibili è anche qui piuttosto limitata.

TTL (Transistor Transistor Logic).

In questa famiglia l'elemento di ingresso è costituito da un transistor a più emettitori; l'elemento base è il NAND (fig. 6.3), ma vengono eseguiti anche elementi OR-AND e NOR; l'immunità ai rumori è leggermente inferiore a quella della serie DTL (ca. 0,4 V).

Questa serie mette a disposizione una gamma molto completa di elementi logici, dai più semplici ai più complessi.

Altra caratteristica di questa famiglia è il fatto che il cir-

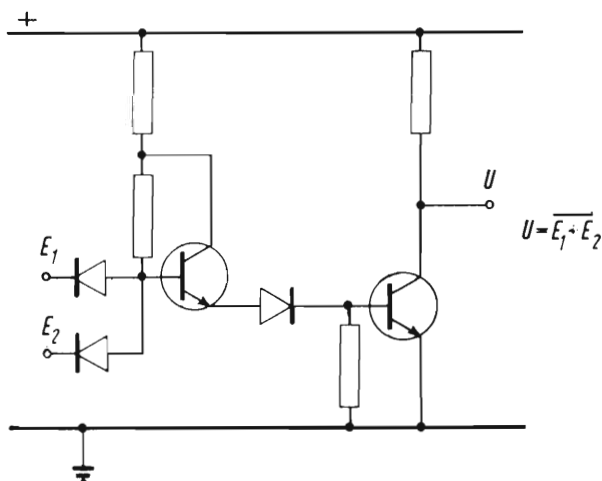



Fig. 6.2 - Elemento base: NAND, dei micrologici della famiglia DTL.

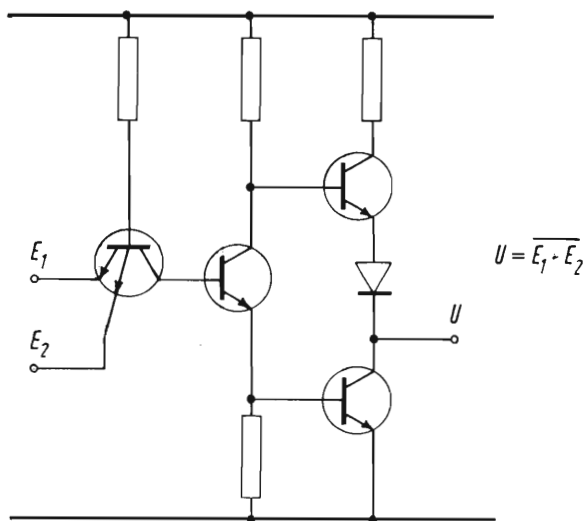



Fig. 6.3 - Elemento base: NAND, dei micrologici della famiglia TTL.

cuito di uscita è costituito da due transistor complementari che vanno alternativamente in conduzione (pull-up e pull-down attivi); ciò permette di avere un'impedenza di uscita molto bassa.

Accanto alle famiglie sopra indicate, di impiego generale, ve ne sono altre, destinate a scopi più particolari:

ECL (Emitted Coupled Logic).
Si tratta di una famiglia i cui transistor non lavorano in saturazione, come le precedenti, ma bensì nella loro regione lineare. Ciò consente tempi d'intervento estremamente brevi, ma appunto per questa ragione non sono adatti all'impiego in apparecchiature industriali.

HLL (High Level Logic) o *HTL* (High Threshold Logic).
Sviluppatisi in questi ultimi anni, questi micrologici presentano un interesse molto particolare per gli impieghi industriali in quando hanno livelli di tensione molto più alti e un livello di immunità ai disturbi nettamente più elevato, nell'ordine di 6 V. Derivano dalla serie DTL.

MOS (Metal Oxide Silicum) e *COSMOS* (Complementary MOS).
Queste famiglie utilizzano come elementi attivi dei transistori ad effetto di campo, che hanno il vantaggio di una minore dimensione fisica, consentendo così di realizzare funzioni molto complesse in dimensioni ridotte.

La serie COSMOS utilizza transistori sia a canale P che a canale N, permettendo così la più facile realizzazione di determinate funzioni logiche. In particolare si può avere lo stato di uscita attivo sia verso il livello alto che verso quello basso. (pull-up e pull-down attivi).

Caratteristiche generali e forme costruttive.

Per quanto riguarda la « concentrazione » dei circuiti nello stesso elemento, si considerano generalmente tre scale di integrazione, a seconda della maggiore o minore complessità del circuito contenuto in ciascuna custodia:

a) *SSI* - Short scale integration - (scala di integrazione piccola). I micrologici appartenenti a questa categoria comprendono in ciascuna custodia solo elementi molto semplici (p. es. 1 o 2 flip-flop, 2 ÷ 4 NAND, ecc.);

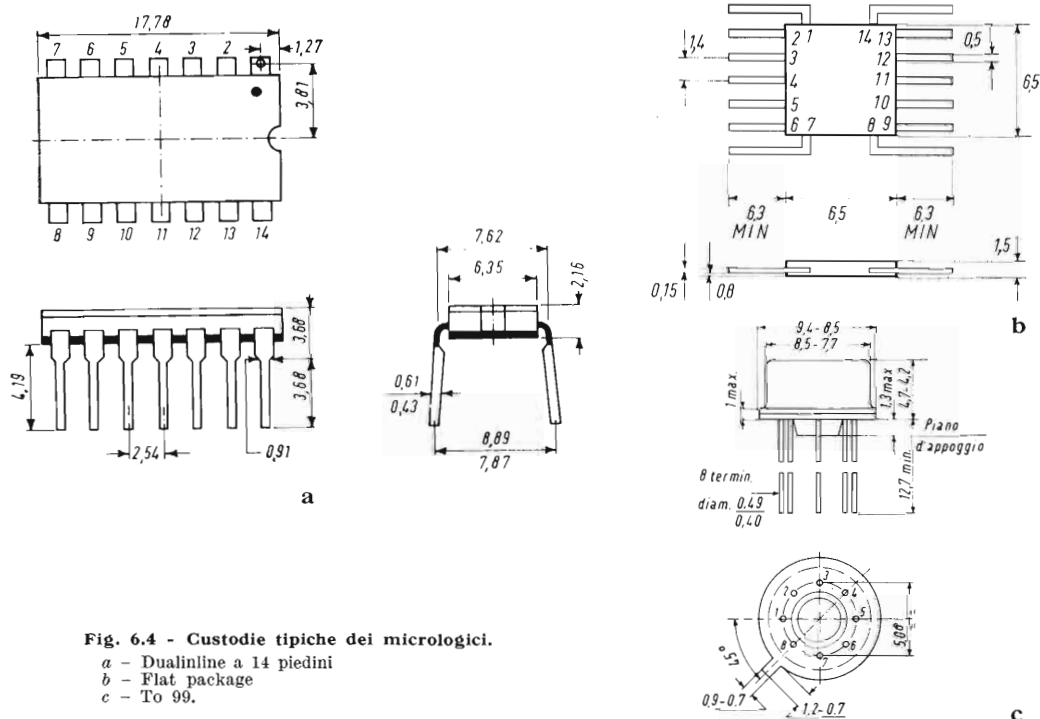



Fig. 6.4 - Custodie tipiche dei micrologici.
a – Dualinline a 14 piedini
b – Flat package
c – To 99.

b) *MSI* - Medium scale integration - (scala di integrazione media). Appartengono a questa categoria elementi più complessi: p. es. una decade binaria, uno shift-register ecc.;

c) *LSI* - Large scale integration - (scala di integrazione grande). Sono micrologici che comprendono funzioni molto complesse, generalmente realizzate con la tecnica MOS e destinate ad applicazioni particolari (p. es. calcolatori e apparecchiature telefoniche).

I contenitori più comunemente usati sono di tre tipi (fig. 6.4):

a) *dual-in-line* - a forma allungata, con due serie di piedini sui due lati più lunghi, rivolti verso il basso per montaggio su circuiti stampati o su zoccolo (oltre al tipo indicato, a 14 piedini, ve ne sono altri con un numero di piedini più elevati);

b) *flat-package* - di forma piatta, con terminali orizzontali sui due lati.

I contenitori suddetti possono essere in plastica, in ceramica o metallici.

c) contenitore metallico tondo, tipo TO 99 come quello dei transistor ma con numero di terminatli più elevato.

Caratteristiche elettriche e simbologia.

La simbologia comunemente usata negli schemi micrologici è quella indicata in fig. 6.5.

La logica è di tipo positivo: normalmente l'alimentazione è di 5 V c.c., il segnale zero è inferiore a 300 mV, il segnale 1 compreso fra 2 e 5 V (questi dati variano leggeremente a seconda della famiglia di appartenenza).

Il livello 1 è spesso indicato con « High » (alto), e il livello zero con « Low » (basso).

Può anche essere usata una logica negativa collegando il positivo a massa ed alimentando il morsetto di massa a — 5 V; in questo caso le funzioni logiche restano scambiate (l'AND diventa OR, il NAND diventa NOR e così via).

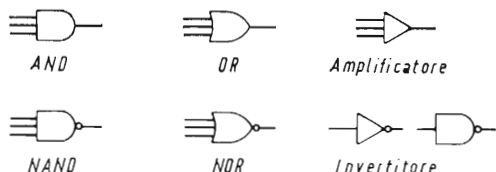



Fig. 6.5 - Simbologia dei circuiti base a micrologici.

I micrologici delle famiglie HLL o HTL hanno invece una tensione di alimentazione di 20 V; il segnale 1 è compreso fra 6 e 20 V.

La gamma di temperatura di funzionamento è compresa fra 0 e 75 °C per la serie civile e fra — 55 e + 125 °C per la serie militare.

CAPITOLO II

IL PROGETTO DELLE APPARECCHIATURE A MICROLOGICI

Generalità.

Il progetto di apparecchiature a micrologici si basa evidentemente sugli stessi criteri adottati per le apparecchiature a circuiti logici fatti con componenti discreti, in quanto i principi teorici sono gli stessi.

Sono pertanto applicabili i principi e i teoremi dell'algebra di Boole, nonchè i dispositivi di progetto ad essa attinenti, come le mappe di Venn e Karnaugh (v. parte I - cap. VII).

Comunque le caratteristiche funzionali e costruttive dei micrologici, a cui abbiamo accennato nel capitolo precedente, richiedono l'impiego di particolari accorgimenti, che indicheremo qui di seguito.

Facciamo in particolare riferimento, in quanto attualmente i più usati, a circuiti delle famiglie DTL e TTL.

Il circuito NAND.

Come abbiamo indicato nel capitolo precedente, l'elmeento base delle serie DTL e TTL è il NAND.

Poichè si tratta di una funzione logica che non abbiamo descritto nella trattazione generale, ne indichiamo qui di seguito le caratteristiche.

Il circuito NAND non è altro che il circuito AND con l'uscita negata; pertanto la funzione relativa è:

$$\overline{U} = E_1 \cdot E_2 \cdot E_3$$

oppure:

$$U = \overline{E_1 \cdot E_2 \cdot E_3}$$

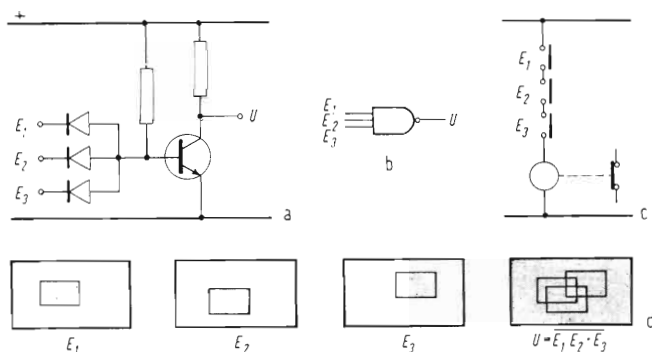



Fig. 6.6 - La funzione logica NAND.

a – Schema di principio
b – Simbolo logico
c – Realizzazione a relè
d – Mappe di Venn.

Lo schema normalmente impiegato nei micrologici era stato indicato nella fig. 6.2; la fig. 6.6 ne rappresenta uno schema semplificato, la corrispondente soluzione a relè, e la rappresentazione con le mappe di Venn.

La tabella della verità è la seguente:

E_1	E_2	E_3	U
0	0	0	1
1	0	0	1
0	1	0	1
0	0	1	1
1	1	0	1
1	0	1	1
0	1	1	1
1	1	1	0

La fig. 6.7 riporta inoltre la mappa di Karnaugh di circuiti NAND rispettivamente a 3 e a 4 ingressi.

Occorre ancora considerare che il circuito NAND, così configurato, è un circuito ad *emissione di corrente*: i suoi ingressi cioè non assorbono corrente, ma la emettono quando l'ingresso stesso è collegato a massa, come si rileva facilmente osservandone lo schema.

Di ciò occorre tener conto nel prevedere eventuali collegamenti con elementi esterni, tenendo anche presente che un ingresso non collegato equivale a segnale 1.

E_3E_4 \ E_1E_2	00	01	11	10
00	1	1	1	1
01	1	1	1	1
11	1	1	0	1
10	1	1	1	1

b

Fig. 6.7 - Mappe di Karnaugh relative a elementi NAND.
a – Elemento NAND a 3 ingressi: $U = \overline{E_1 \cdot E_2 \cdot E_3}$
b – Elemento NAND a 4 ingressi: $U = \overline{E_1 \cdot E_2 \cdot E_3 \cdot E_4}$

Wired OR e pull-up.

Un tipo di collegamento che risulta spesso conveniente impiegando i micrologici è il così detto « Wired OR », ossia OR cablato. Consiste nel collegare in parallelo le uscite di due o più circuiti NAND. La funzione che si ottiene è in realtà un NOR rispetto ai prodotti dei segnali di ingresso dei singoli NAND. Riferendoci all'esempio indicato in fig. 6.8, la funzione complessiva risulta:

$$\overline{U} = E_1\,E_2 + E_3\,E_4\,E_5 + E_6$$

ovvero:

$$U = \overline{E_1\,E_2 + E_3\,E_4\,E_5 + E_6}$$

Per realizzare il collegamento « wired OR » è però necessario che i vari elementi siano con « pull-up » passivo, intendendosi con

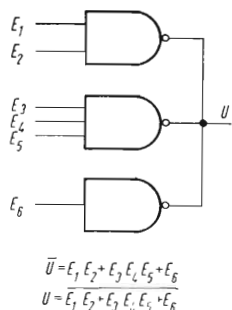



Fig. 6.8 - Collegamento in « wired OR » di elementi NAND.

pull-up il tipo di collegamento dell'uscita all'alimentazione positiva: esso è passivo se effettuato con una resistenza, ed attivo se effettuato con un transistor.

Il collegamento verso lo zero, detto « pull-down » è generalmente sempre attivo.

La fig. 6.9 schematizza i due tipi di uscita: con « pull-up » passivo e con « pull-up » attivo. È evidente che se collegassimo fra loro le uscite di due elementi con pull-up attivi, vi sarebbe la possibilità che sia saturo in uno il transistor verso il +, e nell'altro il transistor verso massa; si avrebbe pertanto un collegamento a bassissima impedenza fra le alimentazioni che perterebbe alla distruzione dei circuiti.

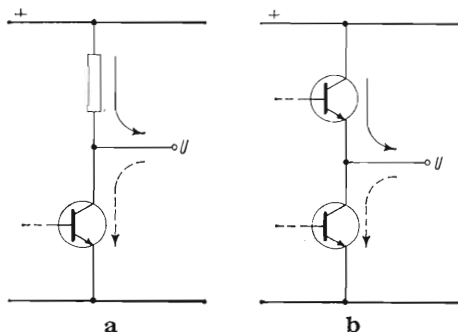



Fig. 6.9 - Uscite con « pull-up » passivo (*a*) e con « pull-up » attivo (*b*).
Nell'uscita con pull-up passivo il collegamento all'alimentazione è ottennto con una resistenza; nell'uscita con pull-up attivo è ottenuto con un transistor.

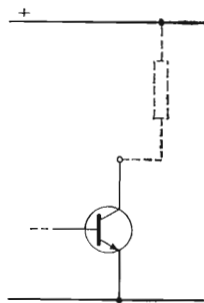



Fig. 6.10 - Uscita « open collector »
Il collegamento verso l'alimentazione deve cssere eseguito esternamente.

Generalmente i circuiti della famiglia DTL hanno il pull-up passivo, e quelli della famiglia TTL hanno il pull-up attivo.

Un terzo modo di collegamento dell'uscita è quello detto « open collector » (collettore aperto): in questi il collegamento dell'uscita verso il + manca e deve essere realizzato esternamente (fig. 6.10). È evidente che in questi casi il « wired OR » è possibile, eseguendo il collegamento verso l'alimentazione positiva con una resistenza esterna (detta di « pull-down »).

È anche possibile il collegamento in « wired OR » fra un elemento « open collector » ed uno con « pull-up » passivo.

Caricabilità e assorbimento dei circuiti

Come per i circuiti logici tradizionali, anche per i micrologici risulta limitata la possibilità di ogni elemento logico di pilotarne

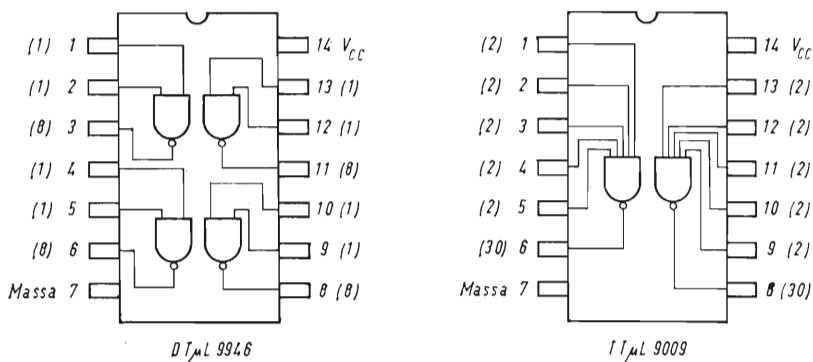



Fig. 6.11 - Indicazione dei valori di « fan-in » e « fan-out ».

I valori di « fan in » (assorbimento di ciascun ingresso) e di « fan out » (caricabilità di ciascuna uscita) sono espressi, in unità convenzionali, dai numerini indicati accanto a ciascun terminale.

altri: non si può cioè collegare all'uscita di un elemento un numero illimitato di ingressi di altri elementi.

Viene comunemente indicato come « fan-out » il carico massimo collegabile all'uscita di ciascun elemento, e come « fan-in » l'assorbimento di ciascun ingresso: queste due grandezze sono espresse in unità convenzionali, corrispondenti di solito all'assorbimento di un ingresso NAND.

Per esempio, se un determinato elemento ha un « fan-out » di 8, esso potrà pilotare al massimo 8 ingressi di elementi aventi « fan-in » di 1, oppure 4 ingressi con « fan-in » di 2, oppure una combinazione qualsiasi di elementi il cui « fan-in » totale sia 8.

I « fan-out » e i « fan-in » dei vari elementi sono spesso scritti, sui prospetti, con numerini accanto al numero dei piedini, come indicano gli esempi della fig. 6.11.

Expander e ingresso di espansione.

Alcuni elementi sono muniti di « ingresso di espansione » a cui possono essere collegati altri circuiti, detti appunto « expander » o espansori, allo scopo di aumentare il numero degli ingressi.

La fig. 6.12 rappresenta un « NAND » a 3 ingressi + ingresso di espansione della famiglia DTL, con il relativo expander.

Nel simbolo l'ingresso di espansione è indicato lateralmente all'elemento stesso.

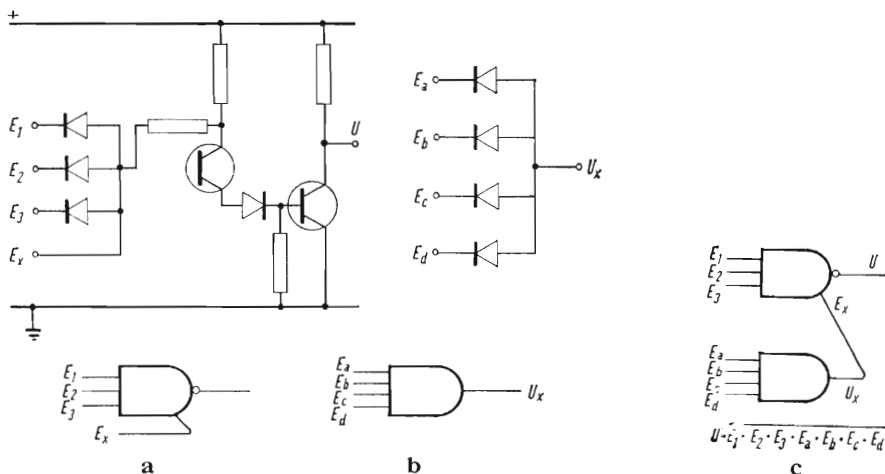



Fig. 6.12 - Expander e ingresso di espansione.
a – Elemento NAND con ingresso di espansione E_x (schema e simbolo logico)
b – Expander (schema e simbolo logico)
c – Collegamento dell'expander al NAND.

La realizzazione di circuiti combinatori con gli elementi NAND.

Essendo il NAND l'elemento base dei micrologici (anche se la serie TTL comprende anche elementi AND-OR e NOR) occorre esaminare come sia possibile realizzare le varie funzioni combinatorie usando esclusivamente i NAND.

La fig. 6.13 mostra appunto come possono essere ottenute le

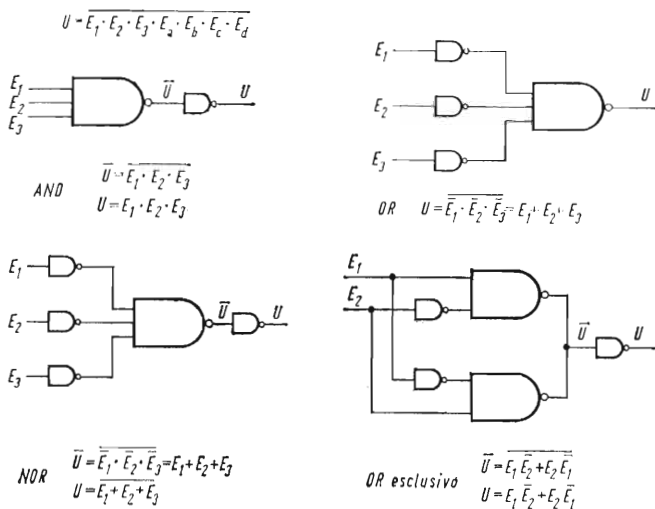



Fig. 6.13 - Impiego dell'elemento NAND per la realizzazione delle funzioni logiche fondamentali.

a b

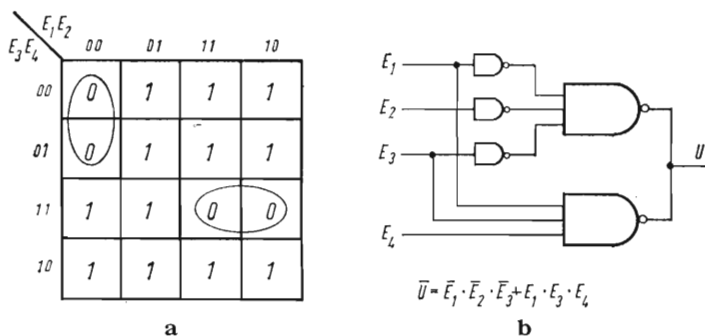



Fig. 6.14 - Impiego della mappa di Karnaugh per la realizzazione di una determinata funzione logica, impiegando elementi NAND.

a – Mappa di Karnaugh della funzione logica
b – Realizzazione con elementi NAND ed espressione algebrica semplificata.

funzioni AND - OR - NOR e OR esclusivo con soli circuiti NAND (la funzione OR esclusivo dà 1 in uscita solo quando c'è 1 in uno solo degli ingressi).

La trasformazione con elementi NAND può anche essere ottenuta con l'ausilio delle mappe di Karnaugh: in questo caso conviene ricercare le combinazioni di zero, che vengono facilmente realizzate con dei NAND in OR cablato, come mostra l'esempio di fig. 6.14.

Gli elementi di memoria e conteggio.

L'elemento base di tutti i circuiti di memoria e conteggio è il « flip-flop » o bistabile. Nelle famiglie dei micrologici esso è in genere del tipo « master-slave » già illustrato in precedenza (v. cap. III) e viene anche definito « flip-flop J-K » dalla denominazione che viene data di solito ai terminali di comando.

La fig. 6.15 rappresenta lo schema di principio di un « flip-flop » di questo tipo.

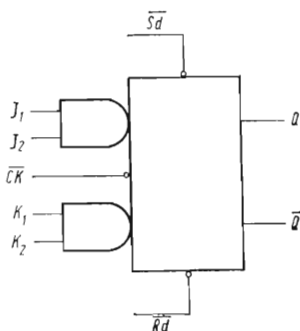



Fig. 6.15 - Micrologico «flip-flop J-K»

J_1 - J_2, K_1 - K_2 – Entrate di predisposizione
CK – Entrata di conteggio (*clock*)
Sd - Rd – Entrate di set e reset
Q + $\overline{Q}$ – Uscite diretta e negata.

Il circuito presenta:

— due coppie di entrate di predisposizione J-K (in ciascuna coppia le due entrate sono in collegamento AND);

— un'entrata di commutazione (clock) = CK;

— due entrate di set e reset in continua (S_d e R_d) (Le entrate con circoletto sono negate);

— due uscite complementari, Q e $\overline{Q}$.

I modi di funzionamento sono due:

a) funzionamento sincrono, comandato dal segnale di clock e predisposto dagli ingressi J-K.

Quando il segnale di clock è alto, la sezione « master » del « flip-flop » assume la configurazione data dagli ingressi J e K, se questi sono uno alto e uno basso; all'istante del fronte di discesa del segnale di clock la configurazione del « master » si trasferisce allo « slave », cioè alla sezione di uscita.

b) funzionamento asincrono, comandato dagli ingressi S_d e R_d. La commutazione avviene al raggiungimento del livello 1 (alto) di uno dei due ingressi: portando a 1 S_d (con R_d a 0), Q passa a 1 e $\overline{Q}$ a 0; portando a 1 R_d (con S_d a 0), Q passa a 0 e $\overline{Q}$ a 1. Con entrambi i segnali a zero lo stato non cambia; con entrambi i segnali a 1 entrambe le uscite vanno a zero.

Con questo tipo di funzionamento le entrate J, K e CK non hanno influenza, ed è bene che siano collegate a zero; così pure durante il funzionamento sincrono S_d e R_d devono restare a zero.

La tabella delle verità è la seguente:

Funzionamento sincrono (con S_d e C_d a zero)

$J = J_1 \cdot J_2 \qquad K = K_1 \cdot K_2$

t_n		t_{n+1}	
J	K	Q	$\overline{Q}$
0	0	NC	NC
0	1	0	1
1	0	1	0
1	1	Indeterm.	

(il passaggio dal tempo t_n al tempo t_{n+1} avviene in corrispondenza al fronte di discesa del segnale di clock; NC vuol dire che le uscite non commutano)

Funzionamento asincrono

t_n		t_{n+1}	
S_d	R_d	Q	Q
0	0	NC	NC
1	0	1	0
0	1	0	1
1	1	0	0

(la commutazione avviene in corrispondenza al raggiungimento del livello 1 da parte del segnale S_d o R_d)

Occorre comunque tener presente che, se la struttura del circuito è quella indicata in fig. 6.15, gli ingressi S_d, R_d e CK sono negati e occorre pertanto portare agli ingressi stessi i valori opposti a quanto indicato in tabella.

Funzionamento del flip-flop come memoria set-reset.

È evidente che, usando il flip-flop unicamente con gli ingressi set e reset il circuito funziona come una normale memoria in continua; occorre tener presente che si tratta di una memoria molto veloce per gli usi industriali, in quanto il tempo di commutazione è dell'ordine delle decine di nanosecondi; occorre pertanto che la stessa sia sufficientemente protetta contro i disturbi.

Una memoria del tipo set-reset può essere ottenuta anche con due elementi NAND in croce, come indica la fig. 6.16.

La commutazione avviene portando a zero uno degli ingressi del NAND che ha uscita 0

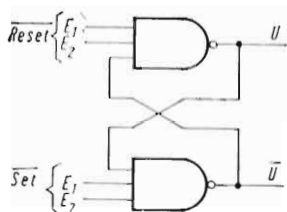



Fig. 6.16 - Memoria realizzata con due elementi NAND in croce.

La commutazione avviene portando a zero uno dei due ingressi di set e reset.

Funzionamento del flip-flop come memoria impulsiva (bistabile).

Il funzionamento come bistabile avviene presettando gli ingressi J o K, in presenza del segnale di clock.

Se noi teniamo J e K entrambi a zero (non devono essere lasciati liberi, in quanto l'ingresso libero equivale a segnale 1) il segnale di clock, anche se continua a fluire, non provoca cambiamenti sullo stato del flip-flop.

Se portiamo a 1 l'ingresso J, al primo impulso di clock Q si porta a 1 e $\overline{Q}$ a 0; portando a 1 l'ingresso K, al primo impulso di clock Q si porta a 0 e $\overline{Q}$ al 1 (naturalmente, se il flip-flop è già sullo stato desiderato, non si hanno commutazioni).

Per avere la sicurezza della commutazione, occorre che il tempo in cui l'ingresso di comando resta a 1 sia di almeno due volte il periodo del segnale di clock, in modo da avere la sicurezza che l'ingresso sia alto durante una salita e una discesa del segnale stesso.

Funzionamento del flip-flop come contatore binario.

Per ottenere il funzionamento come contatore binario (commutando ad ogni segnale di clock) occorre collegare un ingresso J con l'uscita Q, ed un ingresso K con l'uscita Q (fig. 6.17). Gli altri ingressi J e K possono essere lasciati liberi o collegati a 1.

In tal modo è facile constatare come l'ingresso di comando si predisponga automaticamente nel senso desiderato per ottenere la commutazione.

Gli ingressi S_d e R_d vengono utilizzati per predisporre la condizione iniziale del contatore, e devono essere lasciati a 0 (o a 1 se gli ingressi sono negati) durante il conteggio.

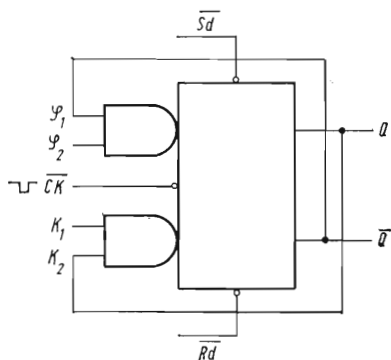



Fig. 6.17 - Circuito flip-flop collegato come contatore binario.

Circuiti a media integrazione.

La famiglia dei circuiti a media integrazione — realizzati generalmente con la tecnica TTL — comprende elementi racchiudenti funzioni più complesse, come decadi di conteggio, reversibili o unidirezionali, registri di scorrimento, ecc.

Il loro impiego non richiede particolari accorgimenti, se non la conoscenza delle loro esatte caratteristiche, deducibili dai relativi cataloghi, ed il controllo della compatibilità con gli altri circuiti impiegati.

A titolo di esempio, nella fig. 6.18 abbiamo riportato lo schema di un micrologico contenente una decade reversibile di conteggio, in codice BCD (8-4-2-1).

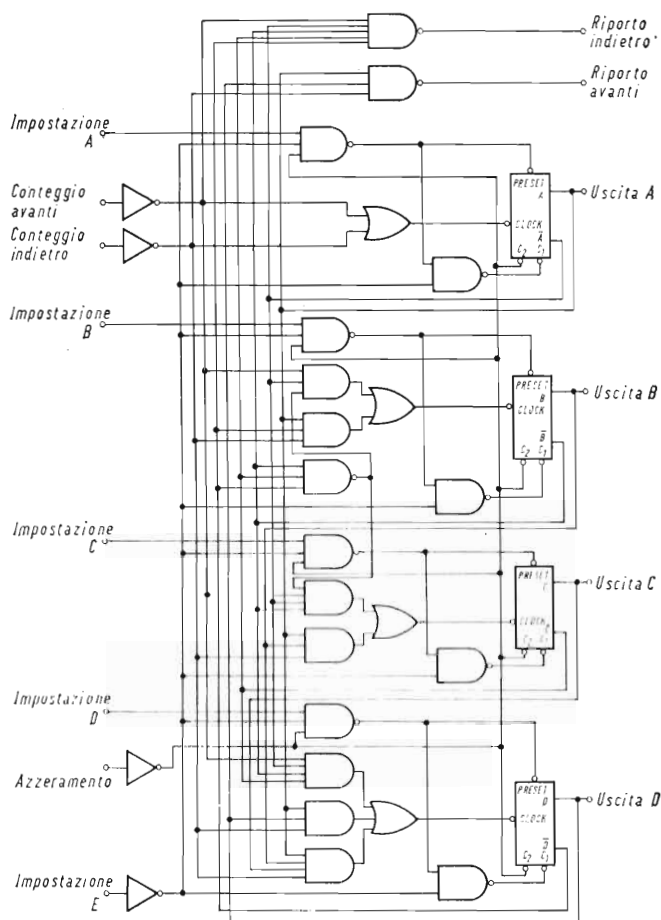



Fig. 6.18 - Micrologico a media integrazione contenente una decade reversibile di conteggio, in codice BCD (8 · 4 · 2 · 1).

Circuiti di ingresso.

Particolare cura deve essere posta nello studio dei circuiti di ingresso relativi ai segnali provenienti dall'esterno, sia per il fatto che, per la loro elevatissima velocità di funzionamento e per la bassa soglia di potenza, i micrologici sono sensibilissimi ai disturbi, sia per le piccole correnti e tensioni in gioco, che possono rendere pre-

cario il funzionamento di eventuali contatti meccanici di comando.

Supponiamo, per esempio, di dovere controllare l'ingresso di un elemento NAND attraverso un fine corsa esterno, posto a diversi mentri dall'apparecchiatura.

Il segnale di zero avviene con il collegamento a massa dell'ingresso, pertanto il fine corsa deve chiudere verso massa (segnale zero), oppure restare aperto (segnale 1).

Come si vede dalla fig. 6.19, il collegamento a massa può non essere molto sicuro data la lunghezza del percorso e il fatto che il contatto elettromeccanico è interessato da una tensione molto bassa ($3 \div 4$ V) e da una corrente molto piccola (inferiore a 1 mA). Si avrebbe pertanto un segnale labile facilmente soggetto a disturbi.

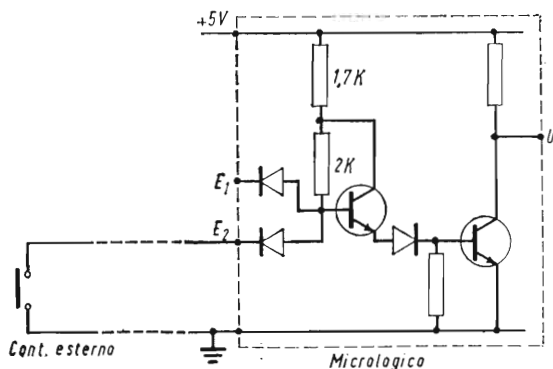



Fig. 6.19 - Micrologico comandato direttamente da un contatto esterno. Il comando così realizzato risulta poco sicuro e facilmente soggetto a disturbi.

In caso di contatto aperto, si avrebbe che il lungo collegamento farebbe facilmente da « antenna », captando tutti i possibili disturbi di origine elettrostatica ed elettromagnetica.

Un netto miglioramento si ha collegando il circuito attraverso l'adattatore indicato in fig. 6.20. Come si vede, il contatto è interessato da un'alimentazione separata a tensione più elevata (p. es. 24 V), e il segnale è portato all'ingresso del NAND attraverso un partitore, con condensatore di filtro. A contatto chiuso si ha segnale 1: il partitore è alimentato e le resistenze sono scelte in modo che all'ingresso arrivi la tensione di 3-4 V. A contatto aperto, l'ingresso è collegato verso massa attraverso la resistenza R_2, che si sceglierà il più possibile bassa compatibilmente con il consumo del circuito (per esempio, con $R_2 = 100$ ohm e $R_1 = 470$ ohm, con alimentazione a 24 V, si avrebbero circa 4 V all'ingresso, il passaggio di 40 mA nelle resistenze e nel contatto; e il consumo di circa 1 W).

I disturbi troverebbero sempre un circuito a bassa impedenza, e sono inoltre ridotti dal filtro: con un condensatore di 10 μF si

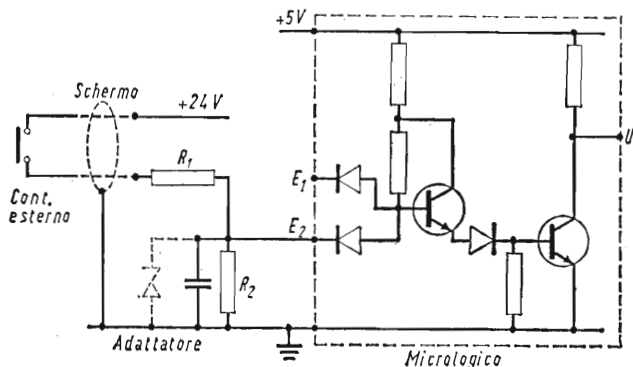



Fig. 6.20 - Esempio di adattatore di ingresso.
Rispetto a quento indicato dalla fig. 6.19, il contatto funziona con tensione e corrente più elevate; i disturbi sono ridotti dal partitore e filtrati dal condensatore.

avrebbe una costante di tempo di 1 ms, ancora molto bassa in rapporto alla durata dei segnali di comando, ma tale da eliminare praticamente qualsiasi disturbo (naturalmente, in caso di conteggi veloci si dovrebbero usare criteri diversi).

Talvolta si inserisce in parallelo al partitore un diodo Zener (indicato punteggiato sullo schema) onde evitare che l'ingresso sia interessato a tensioni troppo elevate, in caso di sovratensioni o di interruzione di R_2.

Il cavo di collegamento è schermato, con lo schermo collegato a massa, ma non utilizzato come collegamento di zero.

Un altro tipo di adattatore è quello indicato in fig. 6.21. In questo caso l'« interfaccia » fra il circuito esterno e il micrologico è costituito da un transistor, alimentato dalla tensione di 5 V e sulla cui base agisce il segnale proveniente dal comando esterno, a tensione più alta. Il transistor è opportunamente « rallentato » da un condensatore in reazione (questo collegamento opera l'inversione del segnale).

Se si desidera invece una separazione galvanica fra il circuito esterno e quello a micrologici, si può ricorrere a dei reed-relè: come è noto, si tratta di contatti contenuti in una capsula di vetro e comandati magneticamente da una bobinetta avvolta attorno alla stessa: pur trattandosi, in realtà, di un componente elettromeccanico, il reed-relè è spesso associato ad apparecchiature statiche dati la sua insensibilità agli agenti esterni, il modesto consumo della bobina, il tempo di intervento molto piccolo (dell'ordine del centesimo di secondo) e la facilità di montaggio su circuiti stampati.

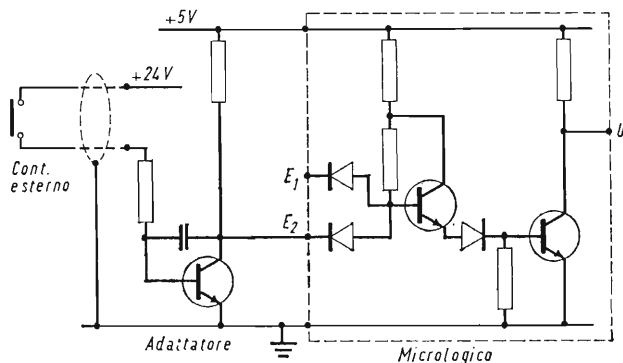



Fig. 6.21 - Adattatore di ingresso attivo.
Il transistor permette un collegamento a massa di impedenza praticamente nulla, ed il suo funzionamento è rallentato dal condensatore in reazione, in modo da non essere sensibile ai disturbi (questo adattatore inverte il segnale).

Naturalmente, il segnale esterno è applicato alla bobina mentre il contatto agisce sull'ingresso del micrologico (v. fig. 6.22). Anche questo adattatore non si presta in caso di conteggi molto veloci.

Qualora infine si usassero micrologici ad alta immunità di rumore (HLL o HTL) gli adattatori potrebbero essere notevolmente alleggeriti ed, in qualche caso, soppressi.

Un altro modo di operare la separazione galvanica è quello di ricorrere ad isolatori foto-elettrici, costituiti da un diodo foto-emittente (LED - Light emitting diode) e da un foto-transistor, mon-

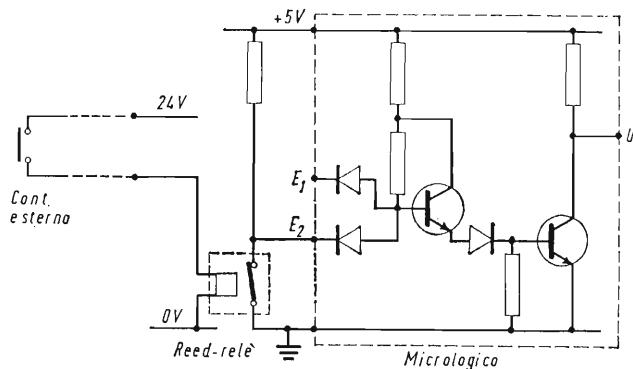



Fig. 6.22 - Adattatore di ingresso a reed-relè.
Con questa soluzione si ha una separazione galvanica fra il circuito esterno e l'alimentazione del micrologico.

tati nella stessa custodia. Il diodo diviene luminescente quando è attraversato da una corrente dell'ordine di 5 ÷ 20 mA, e la sua luce porta in conduzione il fototransistor. I tempi di risposta del complesso sono dell'ordine del μs, ma il livello di energia occorrente per provocarne il funzionamento è tale da renderlo praticamente insensibile ai disturbi.

La tensione di isolamento fra ingresso e uscita è dell'ordine di 1000 V.

La fig. 6.23 mostra due esempi di inserzione, rispettivamente con e senza inversione di segnale.

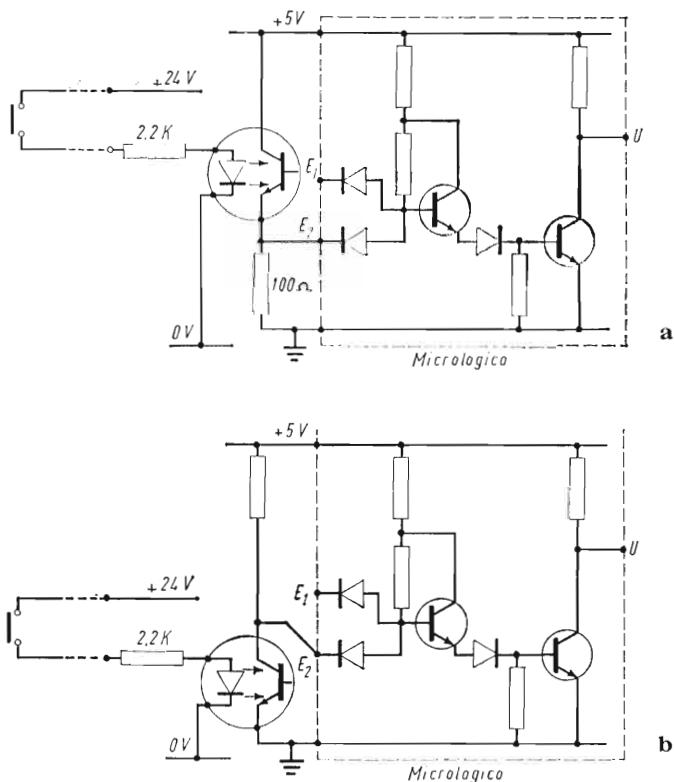



Fig. 6.23 - Adattatore di ingresso con isolamento foto-elettrico.

Il circuito è costituito da un diodo foto-emittente e da un fototransistor, montati nella stessa custodia.
a – Senza inversione del segnale logico
b – Con inversione del segnale logico.

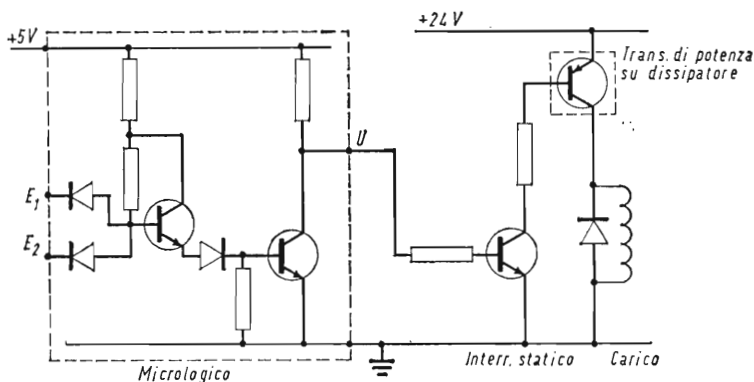



Fig. 6.24 - Circuito di uscita.
La figura rappresenta un interruttore statico in corrente continua, pilotato da un micrologico.

Circuiti di uscita.

Il comando degli attuatori esterni, ed in genere dei carichi di potenza, è fatto generalmente con interruttori statici ad elementi discreti, del tipo di quelli già descritti al Cap. V — parte I —; anzi, qualche volta si possono usare direttamente blocchetti logici ad elementi discreti. In questo caso, bisogna disporre di opportuni circuiti di interfaccia, cui accenneremo al paragrafo seguente.

Qualora invece si predisponessero elementi di potenza « ad hoc », occorre che il relativo segnale di ingresso sia compatibile con il segnale di uscita dal micrologico che lo deve pilotare. La fig. 6.24 mostra un esempio di interruttore di potenza in corrente continua.

Circuiti di adattamento (interfaccia).

Hanno lo scopo di adattare i segnali di uscita dei micrologici ai segnali di ingresso di altri sistemi logici o di interruttori di potenza, o viceversa adattare segnali provenienti da altri sistemi logici ai segnali di ingresso dei micrologici. L'adattamento può essere richiesto per quanto concerne il valore di tensione, la sua polarità, le impedenze di ingresso e di uscita.

Occorre inoltre tener presente che le entrate dei micrologici sono generalmente del tipo « a emissione di corrente », e che pertanto il segnale di ingresso zero deve corrispondere ad un collegamento verso massa di bassa impedenza.

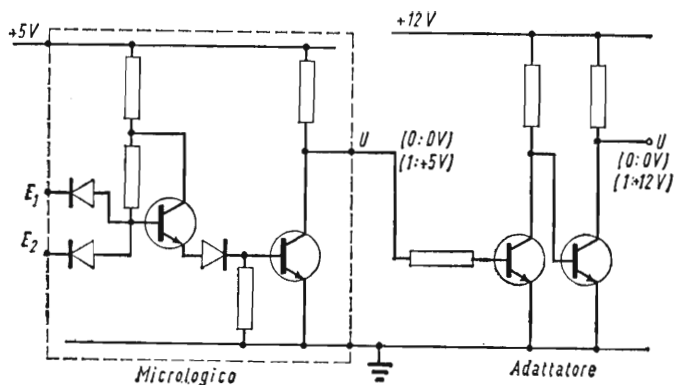



Fig. 6.25 - Circuito di interfaccia.
Il circuito permette il passaggio dal livello logico di + 5 V ad un livello logico più elevato.

Naturalmente i circuiti di interfaccia dipendono essenzialmente dalla natura del problema da risolvere; per esempio:

— adattamento di segnali d'ingresso aventi tensione più elevata: entrano in considerazione circuiti analoghi a quelli descritti per gli adattatori di ingresso;

— elevazione del segnale di uscita del micrologico ed eventuale adattamento di impedenza: il circuito può essere del tipo di quello indicato in fig. 6.25;

— adattamento di segnali di polarità inverse: esempi di circuiti di questo tipo sono indicati alle fig. 6.26 e 6.27.

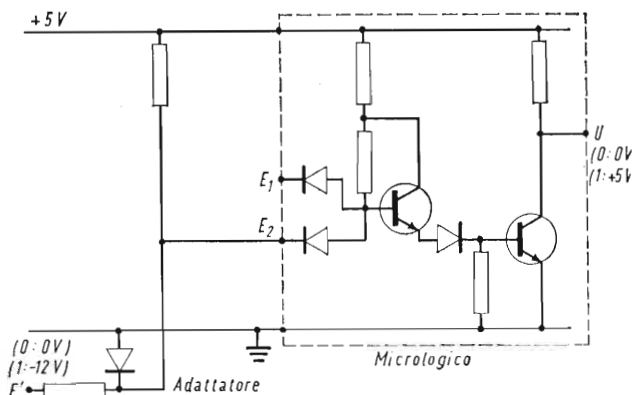



Fig. 6.26 - Circuito di interfaccia per ingresso con logica negativa.
Il circuito permette il pilotaggio del micrologico con un segnale logico negativo.

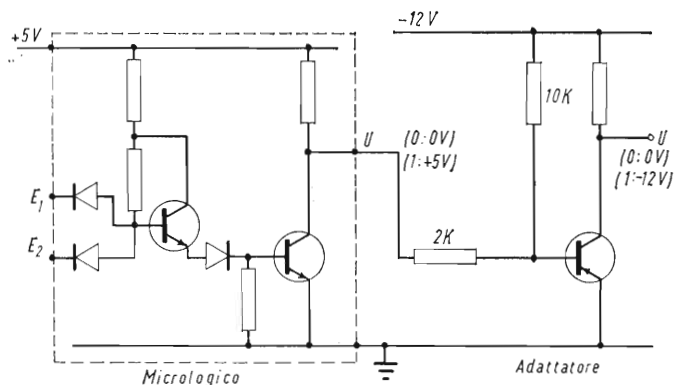



Fig. 6.27 - Circuito di interfaccia per uscita logica negativa.
Il circuito permette di convertire il segnale di uscita del micrologico in un segnale logica negativo.

Alimentatori.

In genere, i micrologici non accettano variazioni nel valore della tensione di alimentazione superiori al $\pm 10\%$. Pertanto i relativi alimentatori devono essere preferibilmente del tipo stabilizzato e filtrato, come indicato nel cap. VI.

Occorre inoltre far anche attenzione al fatto che se, per un guasto nell'alimentatore, apparisse sui micrologici una tensione più elevata, si avrebbe la distruzione di tutti i micrologici collegati. Si usa pertanto talvolta montare un « cortocircuitatore rapido », costituito da un SCR con uno zener sul circuito di porta che si innesca sopra il valore fissato, cortocircuitando l'alimentatore e provocando l'intervento del fusibile di protezione (fig. 6.28).

La rapidità di intervento del SCR evita la distruzione dei micrologici.

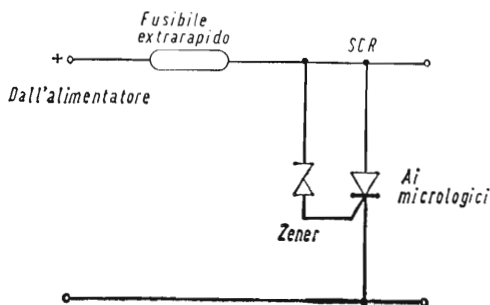



Fig. 6.28 - Circuito per la protezione dei micrologici contro sovratensioni di alimentazione.
Il SCR si innesca in caso di sovratensioni che superino la soglia dello Zener, cortocircuitando l'alimentazione e provocando l'intervento del fusibile.

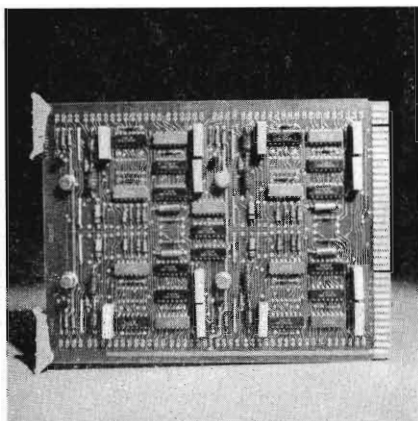



Fig. 6.29 - Micrologici montati su cartella a circuito stampato, inseribile a connettore, per montaggio in apparecchiature industriali (Costruzione TEOMR - Milano).

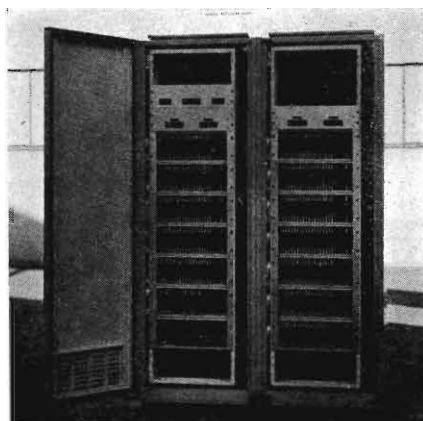



Fig. 6.30 - Apparecchiatura logica industriale, realizzata a micrologici montati su cartelle estraibili a circuito stampato (Costruzione TEOMR - Milano).

Soluzioni costruttive.

La soluzione più comunemente usata nelle apparecchiature industriali a micrologici consiste nel montare gli stessi su cartelle a circuito stampato, di tipo estraibile a connettore. Le cartelle vengono raccolte in appositi rack, sul retro dei quali, frai piedini dei connettori, vengono eseguiti i collegamenti fra le varie cartelle e verso le morsettiere o connettori di uscita.

Naturalmente, la distribuzione dei micrologici fra le varie cartelle deve essere tale da assegnare ad ogni cartella una determinata funzione o gruppo di funzioni, facendo in modo da rendere minimi i collegamenti fra le varie cartelle, e cercando di far sì che le cartelle stesse siano il più possibile ripetibili.

Date le piccole dimensioni dei micrologici si ha una forte densità di piste sul circuito stampato: occorre pertanto che lo stesso sia eseguito con molta cura; normalmente si avranno connessioni su entrambe le faccie, con fori metallizzati in modo da assicurare un buon collegamento fra le due facciate.

La fig. 6.29 rappresenta, a titolo di esempio, una cartella con montati un certo numero di micrologici, e la fig. 6.30 un'apparecchiatura realizzata con cartelle di tale tipo, in esecuzione estraibile.

CAPITOTO III

ESEMPIO DI APPARECCHIATURA INDUSTRIALE A MICROLOGICI: REGOLATORE DIGITALE DI VELOCITA'

Generalità.

Come esempio di applicazione di micrologici in una apparecchiatura industriale descriviamo un regolatore digitale di velocità, apparecchio che ci permette di esaminare alcune interessanti soluzioni realizzate con i micrologici stessi.

La regolazione digitale di velocità, in un motore elettrico a velocità variabile, consiste nel poter predisporre, in maniera digitale e cioè numerica, la velocità del motore stesso: la regolazione è di tipo integrale, misura cioè, più che la velocità istantanea, lo spazio percorso, e pertanto con un errore sulla velocità media che tende a zero. Questo tipo di regolazione è particolarmente indicato non solo quando si desiderano raggiungere precisioni molto elevate, ma anche quando si devono sincronizzare in spazio due o più movimenti.

Per poter ottenere contemporaneamente buone qualità dinamiche, la regolazione digitale agisce normalmente come *correzione* di una comune regolazione analogica: ci limiteremo però ad esaminare la sola parte digitale, in quanto il resto esula dall'argomento che stiamo trattando.

Lo schema a blocchi è indicato in fig. 6.31: un oscillatore campione a quarzo emette una frequenza base rigidamente controllata (f_0): questa frequenza viene « moltiplicata » attraverso il predispositore di velocità, in modo da ottenre in uscita una frequenza pilota (f_p) proporzionale alla velocità desiderata. Detta frequenza viene paragonata con la frequenza emessa da un generatore di impulsi collegato al motore (f_m), e che risulta pertanto proporzionale alla velocità effettiva del motore stesso.

Le due frequenze vengono scelte in modo da essere uguali fra loro quando il motore ruota alla velocità desiderata; esse entrano in un contatore reversibile, che viene azionato in addizione dagli im-

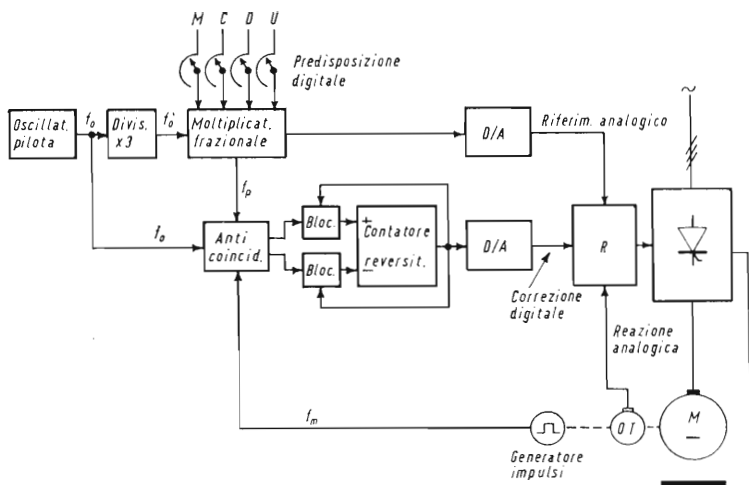



Fig. 6.31 - Schema a blocchi di un regolatore digitale di velocità.

pulsi provenienti dalla frequenza pilota, e in sottrazione da quelli provenienti dalla frequenza effettiva. È evidente che se le due frequenze sono uguali, il contenuto del contatore resta invariato: aumenterà se la frequenza pilota è superiore a quella effettiva, diminuirà in caso contrario. Il contenuto del contatore viene poi convertito in un segnale analogico che entra come correzione nel regolatore di velocità, riportando così la velocità al valore desiderato.

Un dispositivo « anti-coincidenza » impedisce che vengano portati contemporaneamente al contatore impulsi in addizione e sottrazione, mentre un altro dispositivo blocca il contatore stesso quando raggiunga il suo contenuto massimo o minimo (in caso contrario raggiungerebbe la condizione opposta).

Oscillatore pilota.

La frequenza dell'oscillatore pilota è legata alla velocità massima ed alle caratteristiche del generatore di impulsi collegato al motore.

Supposto che la velocità massima del motore sia di 4000 giri/min,

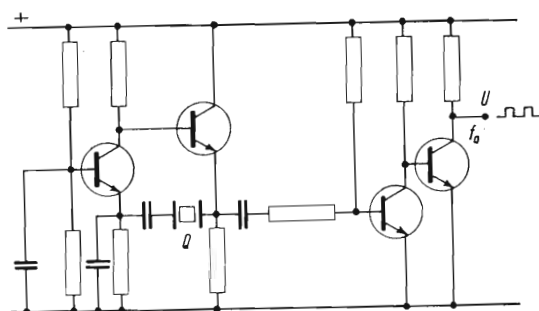



Fig. 6.32 - Oscillatore pilota con frequenza stabilizzata a quarzo.

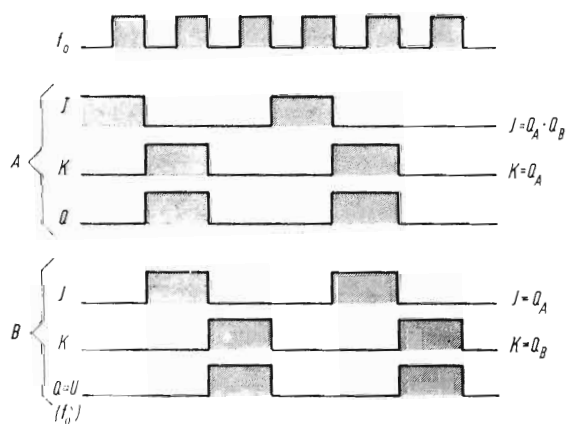
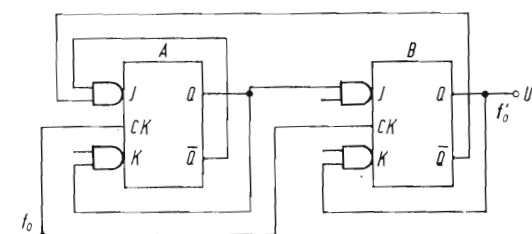



Fig. 6.33 - Divisore di frequenza per tre, realizzato con 2 flip-flop.

e che il generatore collegato allo stesso dia 60 impulsi al giro, avremo una frequenza massima di:

$$f_m = \frac{4\,000 \times 60}{60} = 4\,000 \text{ Hz}$$

Per ragioni inerenti al circuito anticoincidenza, occorre che la frequenza dell'oscillatore sia multipla di questo valore: sceglieremo pertanto:

$$f_0 = 12\,000 \text{ Hz}$$

L'oscillatore pilota sarà con controllo a quarzo (precisione: 1 su 10 000); lo schema di principio dell'oscillatore stesso è indicato in fig. 6.32.

Per ottenere i 4 000 Hz che occorrono per il paragone con la frequenza del motore, si inserisce una « divisore per 3 », schematizzato nella fig. 6.33: si tratta di due « flip-flop » J-K, il cui collegamento particolare permette di ottenere la divisione per tre, come indica il grafico relativo alla figura stessa.

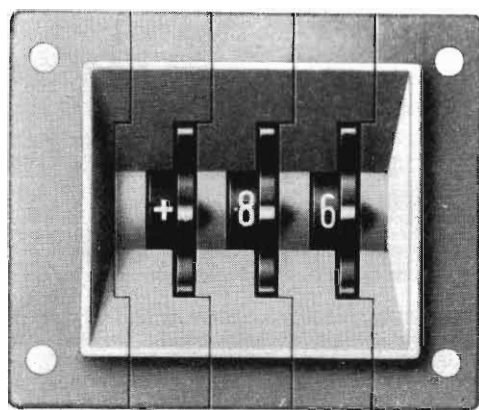
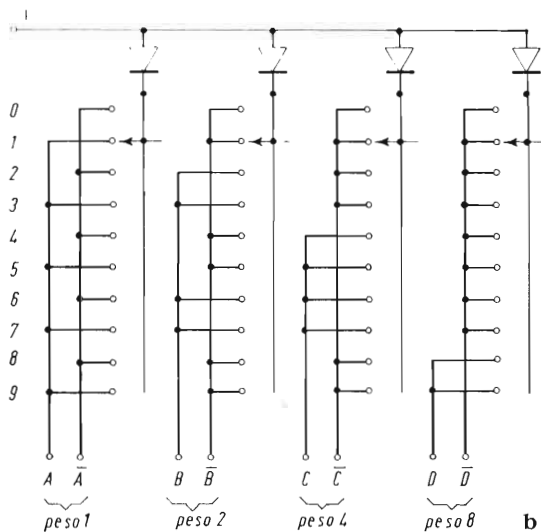



Fig. 6.34 - Commutatore di predisposizione decadica, con uscita decodificata in codice BCD.
a – Fotografia (cortr. Contraves - Zurigo)
b – Schema elettrico di un settore.

Predispositori digitali.

I prdispositori digitali (numerici) consentono di predisporre il valore della velocità desiderata in forma numerica: il predispositore avrà tanti settori quante sono le cifre significative, e fornirà un'uscita già decodificata in codice BCD. La fig. 6.34 riporta la fotografia di un apparecchio di questo tipo e lo schema di un settore con la decodifica.

Nel nostro caso, dovendosi fare la predisposizione fino a 4 000, si useranno 4 settori: quello delle migliaia sarà bloccato a 3 e fornirà solo i « bit » di peso 1 e 2 (la predisposizione si potrà fare effettivamente fino a 3999).

Moltiplicatore frazionale.

Questo dispositivo effettua l'elaborazione della frequenza f'_0 (4 000 Hz) in base all'indicazione del predispositore digitale: la moltiplicazione è fatta sempre per numeri minori di 1, cioè da:

$$\frac{1}{4000} \text{ fino a } \frac{3999}{4000}.$$

La definitiva, dei 4 000 impulsi al secondo della frequenza pilota, ne passeranno a valle del moltiplicatore, ogni secondo, da 1 a 3999 a seconda della posizione del predispositore: cosicchè, se in corrispondenza a 4 000 impulsi al secondo si ha la velocità del motore di 4 000 giri/min, per un numero di impulsi inferiore si avrà una velocità proporzionalmente più bassa, e corrispondente appunto all'indicazione del predispositore.

Per comprendere come avviene questa elaborazione, esaminiamo anzitutto il moltiplicatore delle migliaia, che, come abbiamo detto più sopra, ha solo due cifre binarie. Come indica lo schema della fig. 6.35, gli impulsi di clock arrivano su di un contatore per 4, composto da due flip-flop in cascata, che conterà ciclicamente da 0 a 3.

Vi è inoltre un duplice circuito di uscita: la prima uscita verso il sommatore, e fornisce un numero di impulsi dipendente dalla predisposizione: come si vede dallo schema stesso, la predisposizione del peso « 1 » fa passare in uscita un solo impulso su quattro (il secondo, nel nostro diagramma); la predisposizione del peso 2 fa pas-

Fig. 6.35 - Circuito moltiplicatore per la cifra delle migliaia.

La cifra delle migliaia comprende solo 2 bit (predisposizione: 0, 1, 2, 3). Ogni quattro impulsi di ingresso, uno è applicato come riporto al moltiplicatore delle centinaia; gli altri sono inviati, a seconda della predisposizione, ai sommatore di uscita.

sare due impulsi (il primo e il terzo); pertanto la predisposizione 1 + 2 fa passare i primi 3 impulsi.

La seconda uscita, di riporto, viene mandata al contatore delle centinaia, e fornisce sempre un impulso ogni 4 (il quarto).

Fig. 6.36 - Circuito moltiplicatore per la cifra delle centinaia.

Analogo a questo sono i moltiplicatori per le cifre delle decine e delle unità.
Ogni dieci impulsi provenienti dal riporto delle migliaia, ne passano al sommatore di uscita, a seconda della predisposizione, da zero a nove. Il decimo è applicato come riporto al moltiplicatore delle decine.

Pertanto, dei 4 000 impulsi della frequenza pilota arriveranno al sommatore di uscita ,a seconda che il commutatore delle migliaia sia su 0, 1, 2 o 3, rispettivamente 0, 1000, 2000, 3000 impulsi, mentre in ogni caso 1000 impulsi saranno trasmessi al contatore delle centinaia.

Il contatore delle centinaia sarà invece una decade completa, e potremo così utilizzare una unità integrata. Il circuito predispositore in questo caso andrà da 0 a 9; il circuito logico che controlla l'uscita verso il sommatore farà in modo che, ogni dieci impulsi ricevuti dal contatore delle migliaia, ne passi un numero variabile da 0 a 9, (e cioè da 0 a 900 impulsi al secondo) a seconda della predisposizione della cifra delle centinaia (il meccanismo del funzionamento risulta chiaramente dal diagramma della fig. 6.36: si noterà come gli impulsi relativi al peso « 8 » si sovrappongano a quelli relativi ai pesi 2 e 4; ciò non porta inconvenienti in quanto col codice BCD non si ha mai la presenza contemporanea del peso 8 coi pesi 2 o 4).

Il decimo impulso di ogni serie di dieci (e cioè 100 impulsi al secondo) viene invece mandato come riporto al contatore delle decine, dove si ripete lo stesso gioco; il riporto delle decine viene mandato infine a quello delle unità.

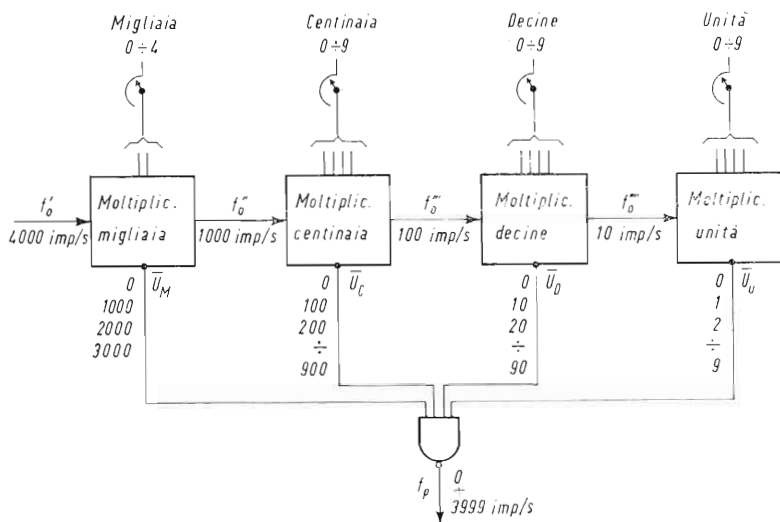



Fig. 6.37 - Schema a blocchi del moltiplicatore frazionale.
Dallo schema suddetto appare evidente la ripartizione degli impulsi effettuata dai moltiplicatore in relazione alla cifra predisposta.

Pertanto per ogni cifra decimale vengono inviati al sommatore di uscita un corrispondente numero di impulsi, cosicchè alla uscita del sommatore avremo un numero totale di impulsi per secondo, corrispondente alla velocità predisposta, come indica il prospetto della fig. 6.37.

Occorre tener presente che gli impulsi delle centinaia avvengono in corrispondenza all'impulso di riporto delle migliaia, e quindi non coincidono mai con gli impulsi di uscita delle migliaia; così si dica per gli impulsi delle decine rispetto a quelli delle centinaia, e delle unità rispetto a quelli delle decine: il sommatore di uscita può essere pertanto di tipo molto semplice (un OR cablato o un NAND sugli impulsi negati).

In effetti, gli impulsi di uscita non risultano equidistanti, ma saranno comunque abbastanza bene distribuiti nel periodo, in quanto la selezione avviene ciclicamente (p. es., se il numero predisposto è 2430, si avrà un treno di impulsi in cui ogni 4 impulsi, appaiono sempre il 1° e il 3°, e, circa una volta si e una no, apparirà anche il 4°). Queste piccole irregolarità, data la frequenza relativamente elevata, non sono tali da essere sentite dal motore, che reagirà pertanto in base alla frequenza media.

Si può pertanto vedere la frequenza pilota come un pettine di 4 000 denti, in cui manchi un numero di denti maggiore o minore a seconda della velocità predisposta. Al limite, se predisponiamo « 1 », resterà un solo dente.

Circuito anti-coincidenza.

Questo circuito, come abbiamo accennato più sopra, ha lo scopo di impedire che giungano al contatore contemporaneamente impulsi in addizione e in sottrazione.

Occorre aver presente che gli impulsi provenienti dal moltiplicatore (f_p) saranno ad una frequenza 3 volte inferiore a quella del clock (f_0) e sincronizzati con lo stesso: a seconda del valore predisposto mancheranno però, a intervalli più o meno regolari, dei denti di tensione. Invece gli impulsi provenienti dal trasduttore saranno ad una frequenza dipendente dalla velocità e si presenteranno come un'onda quadra simmetrica.

Il circuito anti-coincidenza è schematizzato alla fig. 6.38: sia sugli impulsi provenienti dal moltiplicatore (f_p) che su quelli provenienti dal trasduttore (f_m) sono inseriti due flip-flop che funzionano come uno shift-register (registro di scorrimento): il primo flip-flop memorizza l'impulso, il secondo lo trasferisce al conteggio, sincronizzato con la frequenza f_0. Inoltre le due porte NAND, poste sulle

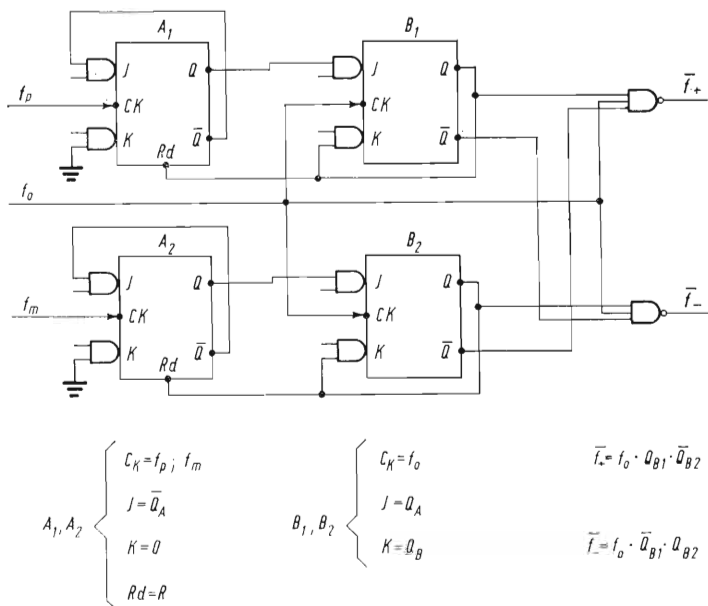



Fig. 6.38 - Circuito anticoincidenza.

Il circuito sincronizza ed elimina eventuali impulsi che appaiono contemporaneamente sull'ingresso in somma e su quello in sottrazione del contatore.

due linee di conteggio, bloccano gli impulsi che si presentano contemporaneamente sulle due vie, e che pertanto si elidono a vicenda e non passano al contatore, mentre passano quelli che si presentano separatamente sulle linee + o —, come indica chiaramente il diagramma della fig. 6.39.

Contatore binario reversibile.

Il contatore reversibile potrebbe essere del tipo binario puro, in quanto non è legato a nessuna predisposizione o visualizzazione decadica: il binario puro inoltre permette di ottenere un più alto contenuto con un minor numero di componenti. Non esistendo però in commercio contatori binari puri reversibili in esecuzione MSI (cioè in un unico contenitore), si può realizzare il contatore stesso con un certo numero di flip-flop, oppure passare a contatori BCD ed usare decadi integrate. Riteniamo quest'ultima soluzione più semplice, e prevediamo un contatore con due decadi: il contenuto massimo è pertanto 99, corrispondente a circa un giro e mezzo del motore, che può ritenersi sufficiente.

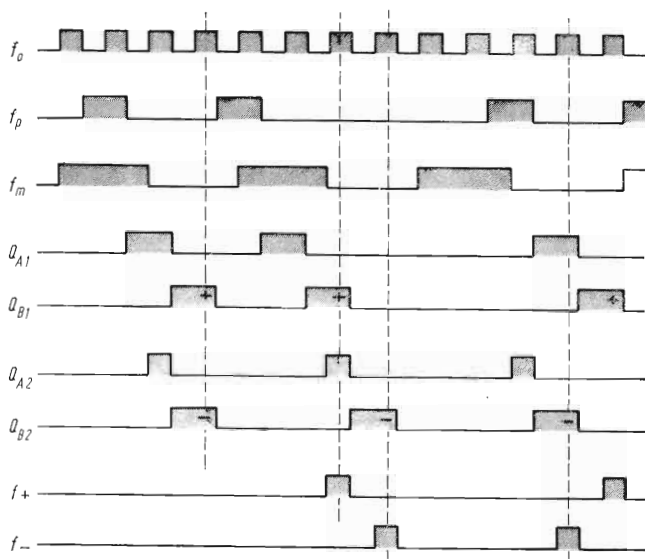



Fig. 6.39 - Diagramma di funzionamento del circuito anticoincidenza di fig. 6.38.
Dal diagramma stesso appare evidente il principio di funzionamento del dispositivo.

La fig. 6.40 indica lo schema del contatore: lo stesso schema rappresenta anche il circuito di blocco, che arresta il conteggio in salita quando il contatore raggiunge il contenuto di 99, e quello di

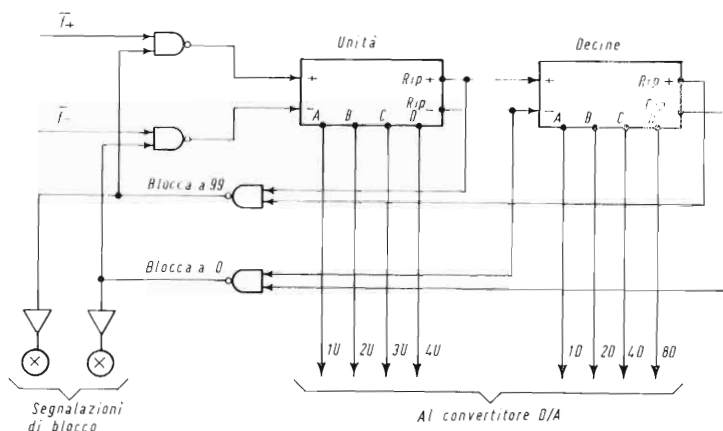



Fig. 6.40 - Contatore reversibile, con blocchi di estremità.
I due circuiti di blocco funzionano da « fine-corsa » del contatore, bloccandone il conteggio nel caso che esso raggiunga il suo contenuto massimo o minimo.

discesa a zero (vengono utilizzati a questo proposito i segnali di riporto); viene azionata anche una segnalazione visiva per avvisare l'operatore che il circuito esce di sincronismo (ciò può avvenire, p. es., quando un sovraccarico faccia intervenire il circuito limitatore di corrente: in questo caso il motore non è più in grado di mantenere la velocità predisposta).

All'atto dell'inserzione il contatore può venire predisposto in posizione intermedia, p. es. a 50; si può però anche rinunciare a tale predisposizione, lasciando che questa avvenga casualmente, e ciò si traduce in un errore iniziale che tende rapidamente ad essere annullato.

Occorre anche considerare che spesso il dispositivo digitale viene escluso all'avviamento, in quanto il motore evidentemente non può raggiungere istantaneamente la velocità predisposta, e verrebbe così ad accumulare un errore negativo che sarebbe poi recuperato con periodo di sovravelocità del motore stesso.

Convertitore digitale-analogico.

I convertitori digitale-analogico sono due: uno per il segnale di riferimento analogico, all'uscita del predispositore digitale, ed una per convertire il contenuto numerico del contatore in un segnale analogico di correzione.

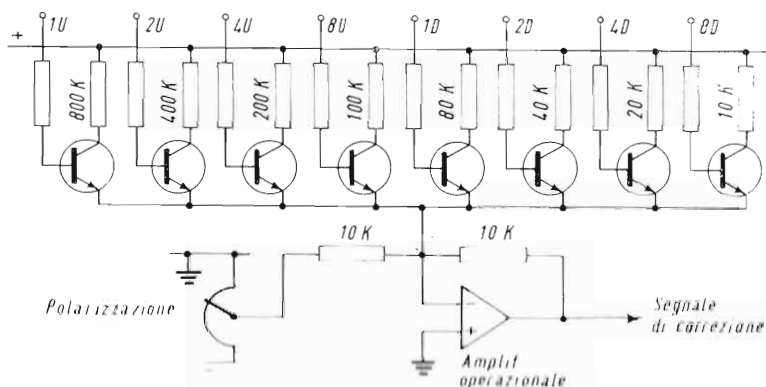



Fig. 6.41 - Convertitore digitale-analogico.

Il convertitore trasforma il contenuto numerico del contatore in un segnale analogico di correzione. Il circuito di polarizzazione permette di avere un segnale di correzione positivo o negativo.

Descriveremo solo quest'ultimo, essendo evidentemente l'altro analogo, a parte il diverso numero di cifre e il diverso rapporto fra contenuto numerico e segnale di uscita.

Come si vede dalla fig. 6.41, ogni uscita del contatore va a eccitare un transistor, che a sua volta porta all'ingresso invertente di un amplificatore operazionale una corrente proporzionale al peso di ciascuna cifra. L'amplificatore è reazionato e funziona da sommatore, fornendo cioè in uscita una tensione negativa proporzionale al contenuto minimo del contatore.

Occorre però che tale tensione oscilli intorno al valore di zero (possa essere cioè sia positiva che negativa), per realizzare una correzione in più o meno. A questo scopo l'amplificatore è polarizzato con una corrente negativa pari a circa la metà della corrente massima proveniente dal circuito del contatore; in tal modo, l'uscita dell'amplificatore sarà uguale a zero in corrispondenza all'incirca del contenuto 50 del contatore. Per contenuti minori l'uscita dell'amplificatore sarà positiva (la correzione agirà in modo da aumentare la velocità del motore); per contenuti superiori l'uscita sarà invece negativa (farà cioè rallentare il motore).

Si può notare che, in questo caso, non occorre una grande precisione nel convertitore, in quanto lo stesso agisce all'interno di una catena reazionata.

Più preciso dovrà essere invece il convertitore per l'impostazione analogica; nemmeno questo necessita però di una precisione elevatissima, in quanto l'impostazione analogica è poi ancora corretta da quella digitale, ed ha pertanto solo lo scopo di portare la velocità del motore entro la zona di azione di quest'ultima.

Conclusioni.

Questo esempio applicativo dà un'idea della grande varietà di soluzioni tecniche che possono essere realizzate con i micrologici, anche per applicazioni industriali; va però sempre tenuta presente la necessità di protezione dai ditrubi, che nel caso in questione dovrà essere studiata per l'entrata del trasduttore e dei predispositori decadici. Inoltre le cartelle coi micrologici dovranno essere schermate e possibilmente non situate in prossimità dei collegamenti di potenza.

PARTE SECONDA — **Circuiti di conteggio**

PARTE TERZA — **Automatismi a circuiti logici**

PARTE QUARTA — **Programmatori di sequenza**

ELETTRONICA

A. Bandini Buti - V. Re - **Oscillografo a raggi catodici: costruzione ed impiego pratico.**
P. L. Cerato - **Tubi elettronici nell'industria.**
P. L. Cerato - **Circuiti fondamentali dell'elettronica industriale.**
E. Mazza - **Diodi al germanio ed al silicio.**
E. Mazza - **Transistori.**
P.L. Cerato - **Amplficatori magnetici.**
C. Borgonovo - **Regolazione automatica.**
E. Gelder - **I transistori nei circuiti di commutazione.**
R. Swoboda - **Thyristor.**
M. Flego - **Controllo numerico delle macchine utensili.**
K. Apel - **Circuiti elettronici di conteggio.**
V. J. Karpov - **I transistori nei circuiti di stabilizzazione.**
G. Figini - **I circuiti logici statici e le loro applicazioni negli azionamenti industriali.**
V. Vivona - **Gli elaboratori elettronici.**
E. Gelder - W. Hirschmann - **Applicazioni pratiche dei semiconduttori.**
- **Esempi di circuiti transistorizzati.**
V. Medved - **I relè statici.**
G. Figini - **Azionamenti a velocità variabile.**
R. Hahn - **Tecnica del comandi digltali.**
H. von Höppl - **Struttura e programmazione degli elaboratori di processo.**
- **Circuitl integrati.**
E. Angeleri - **Trasmlssione dati.**

GALVANOTECNICA

G. Clerici - **Gli accumulatori elettrici.**
E. Giudici - **Impianti galvanotecnici.**
L. Bresciani - **L'ossidazione anodica dell'alluminio.**
G. Mastai - **Formule e dati pratici per galvanotecnica.**

MECCANICA

E. Cometta - **Resistenza dei materiali.**
F. Pasqualini - **Tracciatura d'officina.**
M. Lensi - **Saldatura ossiacetilenica.**
C. Clerici - **Disegno tecnlco: problemi fondamentall graficl e geometrlcl.**
C. Clerici - **Convenzloni del disegno tecnlco e degll organl delle macchine.**

TELEFONIA

M. Gandais - A. Bannerie - **Principi di traffico lolofonico.**
M. Luceri - **Il lelefono.**

Lire **2500**
(2358)

il circuito logico statico evita il fermo-macchina

La logica statica può costare di più di una logica a relé. Il maggior costo però è largamente compensato. Mentre i relé si consumano la logica statica continua a lavorare; pertanto, sostituire i relé con i sistemi statici equivale a utilizzare di più gli impianti evitando il fermo-macchina.

Prologic leader nella logica statica

EOG DC
S8V EX
DIH BS
L2P NV
DIH TP
DR

CGE
Compagnia Generale di Elettricità S.p.A. Milano
Sede Legale: via Bergognone, 34

Dipartimento Automazione e Controlli
Via Tortona, 35
tel. 4242 - telex 31092

centro